



УКРАЇНА

(19) UA (11) 52704 (13) U
(51) МПК (2009)
H03F 3/26

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201001031

(22) 01.02.2010

(24) 10.09.2010

(46) 10.09.2010, Бюл.№ 17, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, ХОДЖАНІЯЗОВ ІГОР КУРБАНБАЙОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, МЕЛЬНИК СЕРГІЙ ОЛЕКСАНДРОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, що містить джерело струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, шину нульового потенціалу, двадцять вісім транзисторів, причому вхідну шину з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також з першими виводами резистора зворотного зв'язку і коригуючого конденсатора, колектори дев'ятого і десятого транзисторів з'єднано з колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами тридцять третього і тридцять четвертого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з базами та колекторами третього і четвертого, а також з базами першого і другого транзисторів відповідно, бази двадцять дев'ятого і тридцятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першим і другим виводами джерела струму відповідно, емітери тридцять першого і тридцять другого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з базами одинадцятого та дванадцятого транзисторів відповідно, бази тридцять першого і тридцять

другого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів об'єднано, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано і з'єднано з колекторами тридцять третього і тридцять четвертого транзисторів відповідно, а також з шиною нульового потенціалу, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери першого, третього, сьомого, одинадцятого, п'ятнадцятого, двадцять першого транзисторів, а також колектори двадцять сьомого і тридцять третього транзисторів з'єднано з шиною позитивного живлення, емітери другого, четвертого, восьмого, дванадцятого, шістнадцятого, двадцять другого транзисторів, а також колектори двадцять восьмого і тридцять четвертого транзисторів з'єднано з шиною негативного живлення, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з другими виходами резистора зворотного зв'язку і коригуючого конденсатора, а також з вихідною шиною.

(19) UA (11) 52704 (13) U

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (А.с. № 1548841, Н03F3/26, 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори у діодному включенні мають структуру відповідно до першого і другого транзисторів відповідно. Перший та другий струмосадаючі елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмосадаючого елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмосадаючий елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача. Недоліком пристрою є низька швидкодія та висока нелінійність.

За прототип обрано двотактний симетричний підсилювач струму (Патент України № 42946, Бюл. № 14, 2009 р.), який містить джерело струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, шину нульового потенціалу, тридцять два транзистори, причому вхідну шину з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також з першими виводами резистора зворотного зв'язку і коригуючого конденсатора, колектори дев'ятого і десятого транзисторів з'єднано з колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з шиною нульового потенціалу, емітери

двадцять дев'ятого і тридцятого транзисторів з'єднано з базами та колекторами третього і четвертого, а також з базами першого і другого транзисторів відповідно, бази двадцять дев'ятого і тридцятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першим і другим виводами джерела струму відповідно, емітери тридцять першого і тридцять другого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з базами одинадцятого та дванадцятого транзисторів відповідно, бази тридцять першого і тридцять другого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів об'єднано, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери першого, третього, сьомого, одинадцятого, п'ятнадцятого, двадцять першого транзисторів, а також колектор двадцять сьомого транзистора з'єднано з шиною додатного живлення, емітери другого, четвертого, восьмого, дванадцятого, шістнадцятого, двадцять другого транзисторів, а також колектор двадцять восьмого транзистора з'єднано з шиною від'ємного живлення, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з другими виходами резистора зворотного зв'язку і коригуючого конденсатора, а також з вихідною шиною.

Недоліком прототипу є низька швидкодія, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у підсилювач постійного струму, який містить дже-

рело струму, резистор зворотного зв'язку, коригуючий конденсатор, шини додатного і від'ємного живлення, шини нульового потенціалу, тридцять два транзистори, причому вхідну шину з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, а також з першими виводами резистора зворотного зв'язку і коригуючого конденсатора, колектори дев'ятого і десятого транзисторів з'єднано з колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з базами та колекторами третього і четвертого, а також з базами першого і другого транзисторів відповідно, бази двадцять дев'ятого і тридцятого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно, а також з першим і другим виводами джерела струму відповідно, емітери тридцять першого і тридцять другого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з базами одинадцятого та дванадцятого транзисторів відповідно, бази тридцять першого і тридцять другого транзисторів з'єднано з колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, емітери тринадцятого і чотирнадцятого транзисторів об'єднано, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери сімнадцятого і вісімнадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери першого, третього, сьомого, одинадцятого, п'ятнадцятого, двадцять першого транзисторів, а також колектор двадцять сьомого транзистора з'єднано з шиною додатного живлення, емітери другого, четвертого, восьмого, дванадцятого, шістнадцятого, двадцять другого транзисторів, а також колектор двадцять восьмого транзистора з'єднано з шиною від'ємного

живлення, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з другими виходами резистора зворотного зв'язку і коригуючого конденсатора, а також з вихідною шиною, введено тридцять третій і тридцять четвертий транзистори, причому колектори дев'ятого і десятого транзисторів з'єднано з колекторами тридцять першого і тридцять другого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами тридцять третього і тридцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано і з'єднано з колекторами тридцять третього і тридцять четвертого транзисторів відповідно, а також з'єднано з шиною нульового потенціалу, емітери першого, третього, сьомого, одинадцятого, п'ятнадцятого, двадцять першого транзисторів, а також колектори двадцять сьомого і тридцять першого транзисторів з'єднано з шиною додатного живлення, емітери другого, четвертого, восьмого, дванадцятого, шістнадцятого, двадцять другого транзисторів, а також колектори двадцять восьмого і тридцять четвертого транзисторів з'єднано з шиною від'ємного живлення.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 4, яку з'єднано з емітерами дев'ятого 14 і десятого 15 транзисторів відповідно, а також з першими виводами резистора зворотного зв'язку 22 і коригуючого конденсатора 23, колектори дев'ятого і десятого 15 транзисторів з'єднано з колекторами тридцять першого 13 і тридцять другого 16 транзисторів відповідно, а також з базами сімнадцятого 25 і вісімнадцятого 28 транзисторів відповідно, а також з базами тридцять третього 30 і тридцять четвертого 31 транзисторів відповідно, бази дев'ятого 14 і десятого 15 транзисторів з'єднано з базами та колекторами п'ятого 7 і шостого 9 транзисторів відповідно, а також з колекторами двадцять дев'ятого 6 і тридцятого 10 транзисторів відповідно, емітери п'ятого 7 і шостого 9 транзисторів з'єднано з шиною нульового потенціалу 8, емітери двадцять дев'ятого 6 і тридцятого 10 транзисторів з'єднано з базами та колекторами третього 5 і четвертого 11, а також з базами першого 1 і другого 3 транзисторів відповідно, бази двадцять дев'ятого 6 і тридцятого 10 транзисторів з'єднано з колекторами першого 1 і другого 3 транзисторів відповідно, а також з першим і другим виводами джерела струму 2 відповідно, емітери тридцять першого 13 і тридцять другого 16 транзисторів з'єднано з базами та колекторами сьомого 12 і восьмого 17 транзисторів відповідно, а також з базами одинадцятого 18 та дванадцятого 21 транзисторів відповідно, бази тридцять першого 13 і тридцять другого 16 транзисторів з'єднано з колекторами одинадцятого 18 і дванадцятого 21 транзисторів відповідно, а також з колекторами тринадцятого 19 і чотирнадцятого 20 транзисторів відповідно, емітери тринадцятого 19 і чотирнадцятого 20 транзисторів об'єднано, бази тринадцятого 19 і чотирнадцятого 20 транзисторів з'єднано з базами

та колекторами дев'ятнадцятого 26 і двадцятого 27 транзисторів відповідно, а також з колекторами сімнадцятого 25 і вісімнадцятого 28 транзисторів відповідно, емітери дев'ятнадцятого 26 і двадцятого 27 транзисторів об'єднано і з'єднано з колекторами тридцять третього 30 і тридцять четвертого 31 транзисторів відповідно, а також з шиною нульового потенціалу 8, емітери сімнадцятого 25 і вісімнадцятого 28 транзисторів з'єднано з колекторами п'ятнадцятого 24 і шістнадцятого 29 транзисторів відповідно, а також з базами двадцять третього 33 і двадцять четвертого 35 транзисторів відповідно, бази п'ятнадцятого 24 і шістнадцятого 29 транзисторів з'єднано з базами та колекторами двадцять першого 32 і двадцять другого 37 транзисторів відповідно, а також з емітерами двадцять третього 33 і двадцять четвертого 36 транзисторів відповідно, колектори двадцять третього 33 і двадцять четвертого 36 транзисторів з'єднано з базами та колекторами двадцять п'ятого 34 і двадцять шостого 35 транзисторів відповідно, а також з базами двадцять сьомого 38 і двадцять восьмого 39 транзисторів відповідно, емітери двадцять п'ятого 34 і двадцять шостого 35 транзисторів об'єднано, емітери першого 1, третього 5, сьомого 12, одинадцятого 18, п'ятнадцятого 24, двадцять першого 32 транзисторів, а також колектори двадцять сьомого 38 і тридцять третього 30 транзисторів з'єднано з шиною додатного живлення 40, емітери другого 3, четвертого 11, восьмого 17, дванадцятого 21, шістнадцятого 29, двадцять другого 37 транзисторів, а також колектори двадцять восьмого 39 і тридцять четвертого 31 транзисторів з'єднано з шиною від'ємного живлення 42, емітери двадцять сьомого 38 і двадцять восьмого 39 транзисторів з'єднано з другими виходами резистора зворотного зв'язку 22 і коригуючого конденсатора 23, а також з вихідною шиною 41.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 4. Якщо вхідний струм втікає у схему, то десятий 15 транзистор привідкривається, а дев'ятий 14 транзистор прикривається, при цьому колекторний струм десятого 15 транзистора збільшується, а дев'ятого 14 зменшується, це призводить до збільшення базових струмів вісімнадцятого 28 і тридцять четвертого 31 транзисторів і зменшення базових струмів сімнадцятого 25 і тридцять третього 30 транзисторів, при цьому вісімнадцятий 28 і тридцять четвертий 31 транзистори привідкриваються, а сімнадцятий 25 і тридцять третій 30 транзистори прикриваються. При цьому потенціал точки об'єднання емітерів двадцять п'ятого 34 і двадцять шостого 35 транзисторів зменшується і прямує до $-E_{ж}$. При цьому потенціал вихідної шини 41 пристрою відслідковує потенціал об'єднання емітерів двадцять п'ятого 34 і двадцять шостого 35 транзисторів і також зменшується та наближається до $-E_{ж}$.

Якщо вхідний струм витікає зі схеми, то десятий 15 транзистор прикривається, а дев'ятий 14 транзистор привідкривається, при цьому колекторний струм десятого 15 транзистора зменшується, а дев'ятого 14 збільшується, це призводить до зменшення базових струмів вісімнадцятого 28 і тридцять четвертого 31 транзисторів і збільшення базових струмів сімнадцятого 25 і тридцять третього 30 транзисторів, при цьому вісімнадцятий 28 і тридцять четвертий 31 транзистори прикриваються, а сімнадцятий 25 і тридцять третій 30 транзистори привідкриваються. При цьому потенціал точки об'єднання емітерів двадцять п'ятого 34 і двадцять шостого 35 транзисторів збільшується і прямує до $+E_{ж}$. При цьому потенціал вихідної шини 41 пристрою відслідковує потенціал об'єднання емітерів двадцять п'ятого 34 і двадцять шостого 35 транзисторів і також збільшується та наближається до $+E_{ж}$.

Джерело струму 2 та перший 1, другий 3, третій 5, двадцять дев'ятий 6, п'ятий 7, шостий 9, тридцятий 10, четвертий 11 транзистори утворюють схему завдання режиму по постійному струму каскадів схеми.

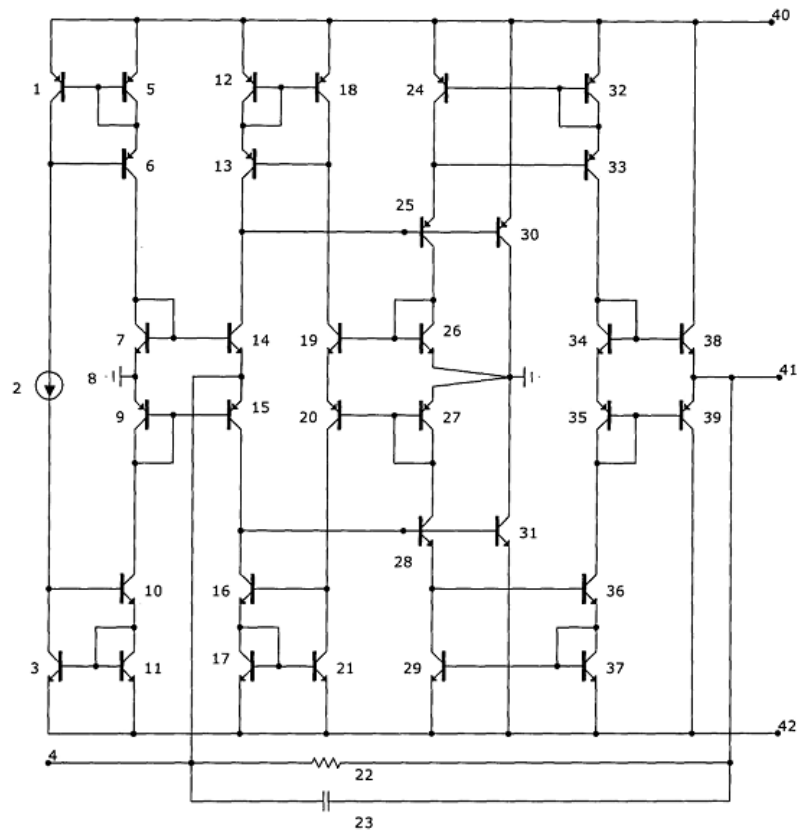
Дев'ятий 14 і десятий 15 транзистори утворюють двотактний симетричний вхідний каскад.

Тринадцятий 19, чотирнадцятий 20, дев'ятнадцятий 26, двадцятий 27 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з відбивачами струму за схемою Уілсона, які побудовано на сьомому 12, одинадцятому 18, тридцять першому 13, восьмому 17, тридцять другому 16, дванадцятому 21 транзисторах відповідно, забезпечують вирівнювання коефіцієнтів передачі підсилювальних каскадів, які побудовано на сімнадцятому 25, вісімнадцятому 28, тридцять третьому 30 і тридцять четвертому 31 транзисторах відповідно. Введення тридцять третього 30 і тридцять четвертого 31 транзисторів забезпечує підвищення швидкодії.

На п'ятнадцятому 24, шістнадцятому 29, двадцять першому 32 двадцять другому 37, двадцять третьому 33, двадцять четвертому 36 транзисторах відповідно побудовано відбивачі Уілсона, що забезпечують розв'язку підсилювальних каскадів, які побудовано на сімнадцятому 25, вісімнадцятому 28, тридцять третьому 30 і тридцять четвертому 31 транзисторах відповідно, та двотактного симетричного каскаду, який побудовано на п'ятому 34, двадцять шостому 35, двадцять сьомому 38, двадцять восьмому 39 транзисторах, та підвищують передачу підсиленого сигналу на вихід.

Резистор зворотного зв'язку 22 задає коефіцієнт підсилення. Коригуючий конденсатор 23 коригує АЧХ і запобігає генерації.

Шини додатного 40 і від'ємного 42 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.



Фіг.