



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **81782** (13) **U**
(51) МПК (2013.01)
Н03Н 3/00

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

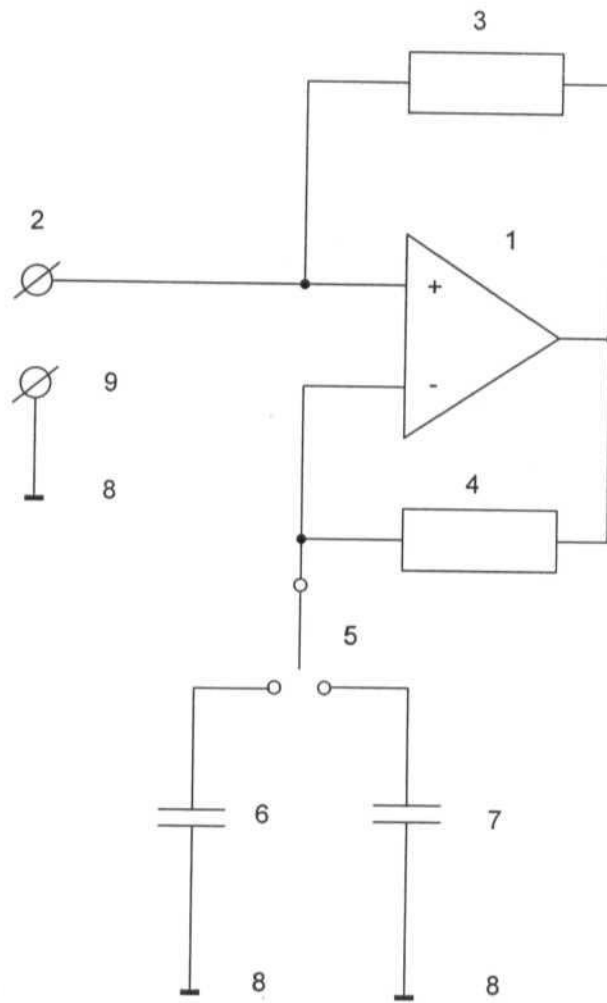
<p>(21) Номер заявки: u 2013 01010</p> <p>(22) Дата подання заявки: 28.01.2013</p> <p>(24) Дата, з якої є чинними права на корисну модель: 10.07.2013</p> <p>(46) Публікація відомостей про видачу патенту: 10.07.2013, Бюл.№ 13</p>	<p>(72) Винахідник(и): Лазарєв Олександр Олександрович (UA), Ліщинська Людмила Броніславівна (UA), Нікульшин Олександр Олександрович (UA), Філінюк Микола Антонович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	--

(54) ІМІТАНСНИЙ ЛОГІЧНИЙ ЕЛЕМЕНТ "НІ"

(57) Реферат:

Імітансний логічний елемент "НІ" містить два резистори, загальну шину, вихідну клему, другу вихідну клему, дві ємності та операційний підсилювач.

UA 81782 U



Корисна модель належить до галузі обчислювальної техніки, автоматики і може бути використана як елемент "НІ".

Відомий елемент "НІ", який містить оптрон анод якого з'єднаний з першою вхідною клемою, катод оптрона з'єднаний з загальною шиною, емітер оптрона з'єднаний з загальною шиною, колектор оптрона з'єднаний з катодом першого світлодіода, анод якого з'єднаний з шиною живлення [Кожемяко В.П. Оптоэлектронная схемотехника / В.П. Кожемяко., О.Г. Натрошвили, Т.Б. Мартинюк, Л.Ш. Имнаишвили - УМК ВО УСССР, Киев, 1988 г., с. 276.].

Недоліком даного елемента є незмінність логічного рівня при зміні характеру реактивного імітансу на вході. Схема має низьку швидкодію так як транзистор працює в ключовому режимі.

Найбільш близьким до запропонованого пристрою є елемент "НІ", який містить біполярний транзистор, база якого через перший резистор з'єднана з першою вхідною клемою та через другий резистор з'єднана з першою клемою шини живлення, колектор біполярного транзистора через третій резистор з'єднаний з другою клемою шини живлення, колектор першого транзистора з'єднаний з вихідною клемою, емітер першого транзистора з'єднаний з загальною шиною. [Николаев И.М. Интегральные микросхемы и основы их проектирования: Учебник для техникумов. / И.М. Николаев, Н.А. Филинук - 2-е изд., перераб. и доп. - Москва: Радио и связь, 1992. - 424 с.].

Недоліком даного елемента є те, що схема має низьку швидкодію так як транзистор працює в ключовому режимі.

В основу корисної моделі поставлено задачу створення такого імітансного логічного елемента "НІ", в якому за рахунок введення нових елементів та зв'язків досягається можливість реалізації функції "НІ" шляхом зміни характеру імітансу на вході логічного елемента, що призводить до підвищення швидкодії елемента.

Поставлена задача вирішується тим, що в імітансний логічний елемент "НІ", який містить два резистора, загальну шину, вихідну клеми, згідно з корисною моделлю, введено другу вихідну клеми, дві ємності та операційний підсилювач, неінвертуючий вхід якого з'єднаний з першою вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і ключем, який з'єднаний через першу або другу ємності з загальною шиною, яка також з'єднана з другою вихідною клемою.

На кресленні наведено схему імітансного логічного елемента "НІ".

Пристрій містить операційний підсилювач 1, неінвертуючий вхід якого з'єднаний з першою вихідною клемою 2 і першим виводом першого резистора 3, вихід операційного підсилювача 1 з'єднаний з другим виводом першого резистора 3 і першим виводом другого резистора 4, інвертуючий вхід операційного підсилювача 1 з'єднаний з першим виводом другого резистора 4 і ключем 5, який з'єднаний через першу 6 або другу 7 ємності з загальною шиною 8, яка також з'єднана з другою вихідною клемою 9.

Пристрій працює наступним чином. На операційному підсилювачі реалізовано конвертор від'ємного опору, вхідний імпеданс якого визначається виразом:

$$Z_{\text{вих}} = -Z_2 Z_1 / Z_3,$$

де Z_1 - опір першого резистора 2; $Z_2 = 1/j\omega C$, де C - перша 6 або друга 7 ємність; Z_3 - опір другого резистора 3.

З даного виразу видно, що поставивши замість Z_2 як навантаження додатну ємність, на вході одержимо від'ємний опір і навпаки.

Отже, що якщо на неінвертуючий вхід операційного підсилювача 1 через ключ 5 під'єднана перша ємність 6, яка є додатною, що відповідає логічній одиниці, то вихідна ємність буде менше нуля

$$C_{\text{вих1}} = R_1 / C_6 R_3,$$

що відповідає логічному нулю на вхідних клемах 2 і 9, а якщо на інвертуючий вхід операційного підсилювача 1 через ключ 5 під'єднана друга ємність 7, яка є від'ємною, що відповідає логічному нулю, то вхідний опір буде більше нуля

$$C_{\text{вих2}} = R_1 / C_7 R_3,$$

що відповідає логічній одиниці на вхідних клемах 2 і 9. Тобто реалізується логічна функція "НІ", її таблиця істинності:

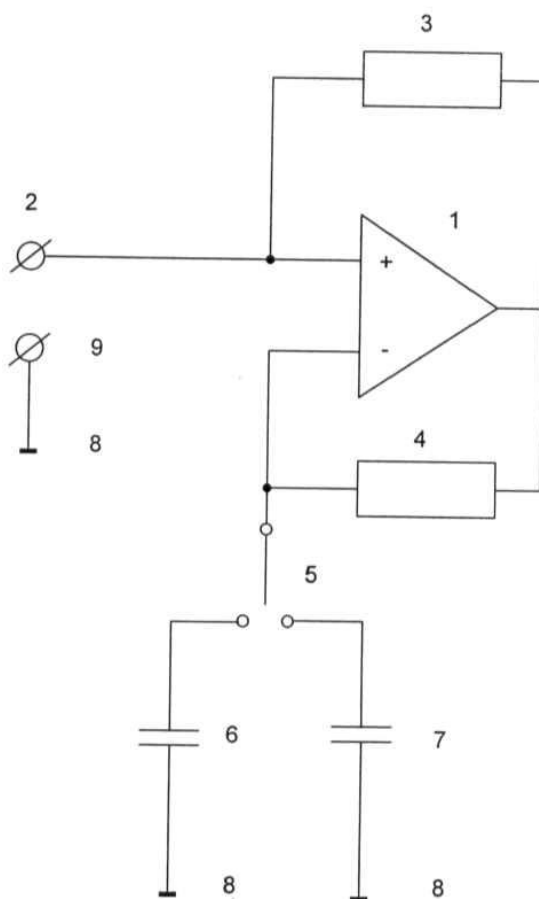
Вхід		Вихід	
$C^+ > 0$	1	$C^- < 0$	0
$C^- < 0$	0	$C^+ > 0$	1

5 Перший резистор 3 вмикається в коло додатного зворотного зв'язку операційного підсилювача 1. Другий резистор 4 разом з підключеною через ключ 5 першою ємністю 6 або другою ємністю 7 - це ємності від'ємного зворотного зв'язку, які задають коефіцієнт підсилення операційного підсилювача 1. Загальна шина 8 слугує заземленням.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

10 Імітансний логічний елемент "НІ", що містить два резистори, загальну шину, вихідну клему, який **відрізняється** тим, що введена друга вихідна клему, дві ємності та операційний підсилювач, неінвертуючий вхід якого з'єднаний з першою вихідною клемою і першим виводом першого резистора, вихід операційного підсилювача з'єднаний з другим виводом першого резистора і першим виводом другого резистора, інвертуючий вхід операційного підсилювача з'єднаний з першим виводом другого резистора і ключем, який з'єднаний через першу або другу ємності з загальною шиною, яка також з'єднана з другою вихідною клемою.

15



Комп'ютерна верстка А. Крулевський

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601