

БАГАТОФУНКЦІОНАЛЬНА РЕГУЛЯРНА СТРУКТУРА ДЛЯ ОБРОБКИ ВЕКТОРНИХ ДАНИХ

Тетяна Мартинюк, Антоніна Буда, Віктор Хом'юк, Леонід Куперштейн

Вінницький національний технічний університет
21021, м. Вінниця, Хмельницьке шосе, 95. Тел.: (0432)325718
Факс: (0432)465772, E-mail: vikira@svitonline.com

Abstract

The perspective methods of vector data parallel processing and the new hardware solutions are considered in the article. They provide effective realization of computational procedures such as signal and image processing, pattern recognition and neural networks modeling.

ВСТУП

Необхідність виконання у реальному часі складних обчислювальних процедур в процесі обробки сигналів і зображень, розпізнавання образів і моделювання нейронних мереж обумовлює актуальність розробки та застосування швидкодіючих апаратних засобів з розширеними функціональними можливостями [1]. Враховуючи, що особливістю обчислювальних процесів для наведених прикладних задач є не тільки велика кількість простих базових операцій, але й доцільність їхнього паралельного виконання, практичний інтерес представляє апаратна реалізація найбільш розповсюдженої базової операції, а саме паралельного багатооперандного підсумовування масиву чисел [2], тобто створення багатовхідного паралельного суматора. Якщо масив чисел розглядати як векторний масив, то багатооперандне підсумовування представляє собою скалярну операцію формування суми елементів векторного масиву [3], яку ще називають оператором групового підсумовування (ГП) [4].

1. МЕТОД РІЗНИЦЕВИХ ЗРІЗІВ

Відомо, що для реалізації оператора ГП використовують алгоритм логарифмічного підсумовування [5], що забезпечує зниження величини часових витрат з $O(n)$ до $O(\log_2 n)$, де n – розмірність векторного масиву. У цьому випадку багатовхідний паралельний суматор має вигляд деревоподібної структури [4]. Ще одним способом розпаралелення операції ГП, а отже її прискорення, є використання методу різницевих зрізів (РЗ), в якому поточний різницевий зріз A_j представляє собою сукупність величин різниці кожного елемента $a_{i,j-1}$ поточного векторного масиву A_{j-1} з певною величиною – поточним внутрішнім порогом обробки, в якості якого може використовуватись елемент фіксованої позиції, наприклад, найменший елемент $\min_i a_{i,j-1}$ поточного векторного масиву, $1 \leq j \leq n$ [6]. Процес обробки має ітераційний характер, оскільки сформований у j -му циклі РЗ A_j є вхідним векторним масивом для наступного $(j+1)$ -го циклу. Розмірність n вхідного векторного масиву визначає максимальну кількість циклів обробки $N_{\max} = n$, але час обробки за методом РЗ не є фіксованим на відміну від алгоритму логарифмічного підсумовування і залежить від наявності R груп з кількістю m_r чисел, що повторюються у початковому масиві A_0 , де m_r , R – випадкові величини, тобто [6]:

$$N = n - \sum_{r=1}^R (m_r - 1).$$

Отже, не забезпечуючи фіксоване прискорення виду $\frac{n}{\log_2 n}$ при реалізації оператора ГП, метод РЗ має свої переваги, а саме він дозволяє збільшити багатфункціональність обробки за рахунок одночасного разом із формуванням суми виконання сортування за зростанням значень елементів вхідного масиву A_0 [6], визначення екстремальних елементів масиву [6], формування верхньої межі середньої суми \bar{S} елементів масиву як локального зовнішнього порогу обробки [7], а також відновлення елементів $a_{i,0}$ вхідного масиву A_0 після завершення основної операції – паралельного підсумовування елементів масиву [6]. Необхідно також відзначити, що всі перераховані алгоритми належать до класу регулярних ітераційних алгоритмів (PIA) [6], тобто можуть бути ефективно реалізовані на матричних структурах [1].

2. ОРГАНІЗАЦІЯ РЕГУЛЯРНОЇ СТРУКТУРИ ДЛЯ БАГАТООПЕРАНДНОЇ ОБРОБКИ ДАНИХ

Апаратна реалізація процесу обробки за методом РЗ базується на організації лінійних систолічних масивів з використанням відомої методології відображення на матричні структури [1]. Конвеєрна організація обчислювального процесу у систолічному масиві дозволяє забезпечити його ритмічну роботу без простою апаратних вузлів, про що свідчить аналіз часових діаграм роботи основних вузлів.

На рис. 1 показано процесорний елемент (ПЕ) систолічного масиву, який представляє собою 4-х розрядну комірку конвеєрного пристрою [8], у якій можна виділити три функціональні блоки В1, В2, В3. Обчислювальна комірка має сім інформаційних входів, з яких: вхід операнда ($a_{i,0}$), вхід

внутрішнього порога обробки (q_i), чотири входи для зв'язку з попередньою коміркою ($S_{i-1,j}$, $S_{i-1,j}^p$, $q_{i-1,j}$, $\text{Sign } q_{i-1,j}$), вхід для зв'язку зі старшою коміркою ($q_{n,j}$), а також три входи керування: вибору операції (Mode), запису у комірку (WR), зсуву (Shift). Крім того, комірка має шість інформаційних виходів: вихід відновленого операнда ($\text{rest } a_{i,0}$), вихід відсортованого операнда ($\text{sort } a_{i,0}$) і чотири входи зв'язку з наступною коміркою ($S_{i,j}$, $S_{i,j}^p$, $q_{i,j}$, $\text{Sign } q_{i,j}$). Комірка містить у блоці В1: арифметично-логічний пристрій (ALU), три регістри (RGR, RGN, RGM), мініматор (MIN), мультіплексор (MX), D-тригер (T), блок логічних елементів I (&). У блоці В2 комірки знаходяться: суматор (SM), два регістри (RGA, RGF), два мультіплексори (MX1, MX2), демультіплексор (DMX), блок логічних елементів I (&), а блок В3 комірки складається з регістра (RGS) і блока логічних елементів I (&). На рис. 2 показано схему додаткової комірки, яка використовується для визначення екстремальних операндів у вхідному масиві, верхньої межі середньої суми операндів, а також для збереження поточних внутрішніх порогів обробки. Додаткова комірка має один інформаційний вхід поточного внутрішнього порога обробки ($q_{n,j}$) і чотири входи керування: запису/зчитування ($\overline{\text{WR}}/\overline{\text{RD}}$), лічби на збільшення/зменшення ($C_{\text{up}}/C_{\text{down}}$), скидання (Reset), а крім того чотири інформаційні виходи: поточного внутрішнього порога обробки (q_j), мінімального операнда ($\min_i a_{i,0}$), максимального операнда, значення якого збігається з верхньою межею середньої суми операндів ($\max_i a_{i,0} = \sup \bar{S}$), кількості циклів обробки (N), а також два виходи ознаки нуля: для завершення операції підсумовування (Z1), для завершення операції відновлення (Z2).

Додаткова комірка містить: оперативний ЗП (RAM), лічильник (CT), суматор (SM), два регістри (RGL, RGB), логічний елемент АБО-НІ (NOR).

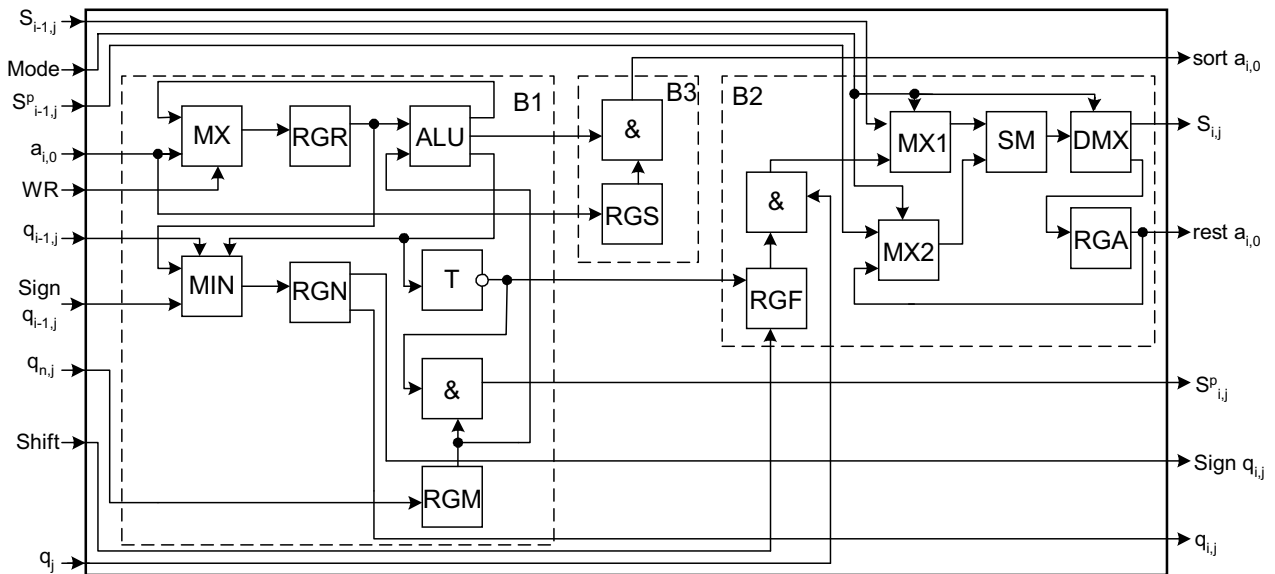


Рис. 1

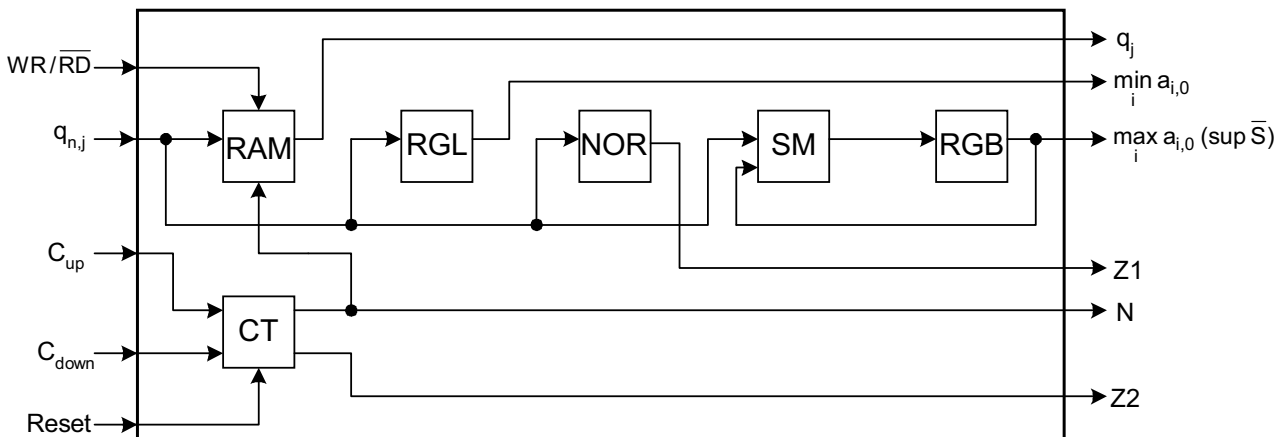


Рис. 2

У робочому режимі обчислювальна комірка виконує такі операції:

- виділення поточного мінімального значення ($q_{i,j}$) з двох операндів ($a_{i,j}$, $a_{i-1,j}$) та його знаку ($\text{Sign } q_{i,j}$), формування поточної часткової суми ($S^p_{i,j}$) та поточної суми ($S_{i,j}$) з використанням блоків B1 та B2;

- формування відсортованого операнда ($\text{sort } a_{i,0}$), з використанням блоків B1 та B3;

- відновлення вхідного операнда ($\text{rest } a_{i,0}$) з використанням блока B2.

У робочому режимі додаткова комірка виконує такі операції:

- збереження масиву поточних внутрішніх порогів обробки (q_j) з використанням ОЗП RAM і лічильника CT;

- визначення мінімального операнда у вхідному масиві ($\min_i a_{i,0}$) із залученням регістра RGL;

- визначення максимального операнда у вхідному масиві ($\max_i a_{i,0}$) і верхньої межі

- середньої суми операндів ($\text{sup } \bar{S}$) із залученням суматора SM регістра RGB;

- визначення кількості циклів обробки (N) і моменту закінчення операції відновлення операндів вхідного масиву (Z2) із залученням лічильника CT;

- визначення моменту закінчення операції підсумовування операндів вхідного масиву (Z1) із залученням логічного елемента NOR.

Регулярність структури обчислювальних комірок забезпечує їхню ефективну реалізацію у ПЛІС, наприклад, на мікросхемах сімейства FLEX 10К фірми ALTERA, що дозволяє розраховувати на отримання багатофункціонального суматора з кількістю входів у межах 20-60, який можна “розмістити” на одній мікросхемі. Така реалізація запропонованої регулярної структури забезпечує її використання, у першу чергу, в усіх обчислювальних процесах, де існує потреба у багатооперандному підсумовуванні. Отже, серед областей ефективного застосування такого суматора можна відзначити:

- апаратну реалізацію та моделювання нейронів та нейронних мереж;
- кореляційну обробку сигналів та зображень;
- системи управління для промислових роботів;
- локалізацію об’єкта з попереднім згортувальним підсумовуванням зображення;
- двовимірну медіанну фільтрацію на базі сортувальних елементів;
- сегментацію багатоградаційних зображень на базі позрізової обробки;
- відновлення втрачених даних як типової задачі нейромереж;
- розпізнавання біоелектричних сигналів.

ВИСНОВКИ

1. Апаратна реалізація арифметично-логічних операцій значно скорочує час обробки, що забезпечує ефективне використання запропонованої регулярної структури у системах обробки зображень реального часу, де необхідний час відгуку повинен знаходитись як мінімум у мілісекундному діапазоні.
2. Високий паралелізм запропонованої архітектури дозволяє одночасно виконувати чотири арифметично-логічні операції: багатооперандне підсумовування, формування локального зовнішнього порогу обробки, сортування елементів, визначення

екстремальних елементів вхідного масиву. Крім того, існує можливість відновлення елементів вхідного масиву.

3. Можливість переналаштування обчислювальних комірок забезпечує універсальність запропонованої багатофункціональної регулярної структури, що збільшує коло прикладних задач, для яких вона може бути використана.

ЛІТЕРАТУРА

1. Кун С. Матричные процессоры на СБИС: Пер. с англ. – М.: Мир, 1991. – 672 с.
2. Царев А.П. Алгоритмические модели и структуры высокопроизводительных процессоров цифровой обработки сигналов. – Szczecin, Informa, 2000. – 237 с.
3. СБИС для распознавания образов и обработки изображений: Пер. с англ./ Под ред. К. Фу. – М.: Мир, 1988. – 248 с.
4. Справочник по цифровой вычислительной технике/ Под ред. В.Н. Малиновского. – К.: Техніка, 1980. – 320 с.
5. Барский А.Б. Параллельные процессы в вычислительных системах: Планирование и организация. – М.: Радио и связь, 1990. – 256 с.
6. Мартинюк Т.Б. Рекурсивні алгоритми багатооперандної обробки інформації. Монографія. – Вінниця: “Універсум – Вінниця”, 2000. – 216 с.
7. Хом’юк В.В. Методи та засоби паралельних перетворень векторних масивів даних: Автореферат дис... канд. техн. наук: 05.13.13 / Вінницький національний технічний університет. – Вінниця, 2003. – 20 с.
8. Патент України 46877, G06G7/14, G06F7/50. Конвеєрний підсумовуючий пристрій/ Т.Б.Мартинюк, В.П. Кожем’яко, А.В. Кожем’яко, І.А. Вербицький, С.А. Василецький. - №99063405; Заявлено 18.06.1999; Опубл. 17.06.2002.- Бюл. №6. - 8 с.