



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ
АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№ 1172006

На основании полномочий, предоставленных Правительством СССР, Государственный комитет СССР по делам изобретений и открытий выдал настоящее авторское свидетельство на изобретение:
"Счетчик импульсов в R-кодах Фибоначчи"

Автор (авторы): Стахов Алексей Петрович, Лужецкий Владимир Андреевич, Черняк Александр Иванович и Андреев Александр Евстигнеевич

Заявитель: СПЕЦИАЛЬНОЕ КОНСТРУКТОРСКО-ТЕХНОЛОГИЧЕСКОЕ БЮРО "МОДУЛЬ" ВИННИЦКОГО ПОЛИТЕХНИЧЕСКОГО ИНСТИТУТА

Заявка № 3659066 Приоритет изобретения 3 ноября 1983г.

Зарегистрировано в Государственном реестре изобретений СССР

8 апреля 1985г.

Действие авторского свидетельства распространяется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела



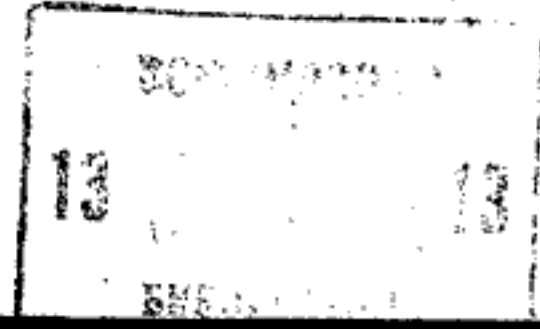
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1172006 A

(51)4 H 03 K 23/48

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3659066/24-21

(22) 03.11.83

(46) 07.08.85., Бюл. № 29

(72) А.П. Стахов, В.А. Лужецкий,
А.И. Черняк и А.Е. Андреев

(53) 621.374.32(088.8)

(56) Букреев И.Н. и др. Микроэлектронные схемы цифровых устройств. М., "Советское радио", 1975.

Авторское свидетельство СССР
№ 577682, кл. H 03 K 23/00, 1976
(прототип).

(54) (57) СЧЕТЧИК ИМПУЛЬСОВ В Р-КОДАХ
ФИБОНАЧЧИ, содержащий в каждом i -м
разряде ($i = 1, 2, \dots, n$) счетный
триггер, элемент ИЛИ, элемент И,
выход которого соединен с первым
входом элемента ИЛИ, выход которого
соединен со счетным входом триггера,

инверсный выход которого соединен с
первым входом элемента И, а прямой
выход является i -м информационным вы-
ходом счетчика, о т л и ч а ю щ и й-
с я тем, что, с целью повышения
быстродействия, прямой выход тригге-
ра i -го разряда соединен с $(k+2)$ -м
входом ($k = 1, 2, \dots, p+2$) элемента
И $(i+k)$ -го разряда, выход элемента
И i -го разряда соединен с вторым
входом элемента ИЛИ $(i-1)$ -го разря-
да и третьим входом элемента ИЛИ
 $(i-p-1)$ -го разряда, кроме первого
и второго разрядов, выход элемента
И $(p+3)$ -го разряда соединен с третьим
входом элемента ИЛИ первого разря-
да, счетный вход устройства соеди-
нен с вторым входом элемента И
 i -го разряда.

(19) SU (11) 1172006 A

Изобретение относится к вычислительной технике и может использоваться для счета импульсов с представлением результата счета в r -кодах Фибоначчи.

Цель изобретения - повышение быстродействия счетчика импульсов в r -кодах Фибоначчи.

На фиг. 1 приведена структурная схема счетчика при $r=1$; на фиг. 2 - то же, при $r=2$.

Счетчик импульсов в r -кодах Фибоначчи содержит в каждом i -м разряде (на фиг. 1 и 2 $i = 1, 2, \dots, 6$) счетный триггер 1- i , элемент ИЛИ 2- i , а также элемент И 3- i , выход которого соединен с первым входом элемента ИЛИ 2- i , выход которого соединен со счетным входом триггера 1- i , инверсный выход которого соединен с первым входом элемента И 3- i , второй вход которого соединен со счетным входом 4 счетчика, прямой выход триггера 1- i является i -м информационным выходом счетчика и соединен с $k+2$ -м входом ($k = 1, 2, \dots, r+2$) элемента И ($i+k$)-го разряда, выход элемента И i -го разряда соединен с вторым входом элемента ИЛИ ($i-1$)-го разряда и третьим входом элемента ИЛИ ($i-r-1$)-го разряда, кроме первого и второго разрядов, выход элемента И ($r+3$)-го разряда соединен с третьим входом элемента ИЛИ первого разряда.

Счетчик импульсов (при $r=1$) работает следующим образом.

Пусть в исходном состоянии в триггерах 1- i записан код 000000. Нулевой сигнал с прямого выхода триггера 1-1 поступает на второй вход элемента И 3-2, третий вход элемента И 3-3, четвертый вход элемента И 3-4. Нулевой логический сигнал с прямого выхода триггера 1-2 поступает на второй вход элемента И 3-3, третий вход элемента И 3-4, четвертый вход элемента И 3-5. Нулевой логический сигнал с прямого выхода триггера 1-3 поступает на второй вход элемента И 3-4, третий вход элемента И 3-5, четвертый вход элемента И 3-6. Нулевой логический сигнал с прямого выхода триггера 1-4 поступает на второй вход элемента И 3-5, третий вход элемента И 3-6. Нулевой логический сигнал с прямого выхода триггера 1-5 поступает на второй вход

элемента И 3-6. Единичный логический сигнал с инверсного выхода триггера 1-1 поступает на первый вход элемента И 3-1. При подаче первого единичного сигнала через счетный вход 4 устройства на входы элементов И 3- i положительный перепад с выхода элемента И 3-1 через элемент ИЛИ 2-1 поступает на счетный вход триггера 1-1. Счетчик устанавливается в состоянии 100000. Нулевой логический сигнал с инверсного выхода триггера 1-1 поступает на первый вход элемента И 3-1. Единичный логический сигнал с прямого выхода триггера 1-1 поступает на второй вход элемента И 3-2, третий вход элемента И 3-3, четвертый вход элемента И 3-4.

При поступлении второго единичного сигнала через счетный вход 4 устройства на входы элемента И 3- i положительный перепад с выхода элемента И 3-2 через элементы ИЛИ 2-1 и 2-2 поступает на счетные входы триггеров 1-1 и 1-2 соответственно. Счетчик устанавливается в состояние 010000. Единичный логический сигнал с инверсного выхода триггера 1-1 поступает на первый вход элемента И 3-1. Нулевой логический сигнал с прямого выхода триггера 1-1 поступает на второй вход элемента И 3-2, третий вход элемента И 3-3, четвертый вход элемента И 3-4. Нулевой логический сигнал с инверсного выхода триггера 1-2 поступает на первый вход элемента И 3-2. Единичный логический сигнал с прямого выхода триггера 1-2 поступает на второй вход элемента И 3-3, третий вход элемента И 3-4 и четвертый вход элемента И 3-5.

При подаче третьего единичного логического сигнала через счетный вход 4 устройства на входы элементов И 3- i положительный перепад с выхода элемента И 3-1 через элемент ИЛИ 2-1 поступает на счетный вход триггера 1-1. Счетчик устанавливается в состояние 110000. Дальнейшая работа счетчика иллюстрируется табл. 1.

В счетчике за счет того, что триггер i -го разряда переключается при наличии единиц трех младших разрядов, что достигается введением описанных связей, длина цепи переноса

са не зависит от разрядности. Быстродействие устройства равно

$$T_2 = 2t_1 + t_2,$$

где t_1 - время переключения логического элемента;

t_2 - время переключения счетного триггера.

Счетчик при $p=2$ работает аналогичным образом.

В табл. 2 показано функционирование счетчика при $p=2$.

Т а б л и ц а 1

Импульс	Состояния триггеров					
	1-1	1-2	1-3	1-4	1-5	1-6
0	0	0	0	0	0	0
1	0	0	0	0	0	1
2	0	0	0	0	1	0
3	0	0	0	0	1	1
4	0	0	0	1	0	1
5	0	0	0	1	1	0
6	0	0	0	1	1	1
7	0	0	1	0	1	0
8	0	0	1	0	1	1
9	0	0	1	1	0	1
10	0	0	1	1	1	0
11	0	1	0	0	1	1
12	0	1	0	1	0	1
13	0	1	0	1	1	0
14	0	1	0	1	1	1
15	0	1	1	0	1	0
16	0	1	1	0	1	1
17	0	1	1	1	0	1
18	1	0	0	1	1	0

Продолжение табл. 1

Импульс	Состояния триггеров					
	1-1	1-2	1-3	1-4	1-5	1-6
19	1	0	0	1	1	1
20	1	0	1	0	1	0
21	1	0	1	0	1	1
22	1	0	1	1	0	1
23	1	0	1	1	1	0
24	1	1	0	0	1	1
25	1	1	0	1	0	1
26	1	1	0	1	1	0
27	1	1	0	1	1	1
28	1	1	1	0	1	0

Т а б л и ц а 2

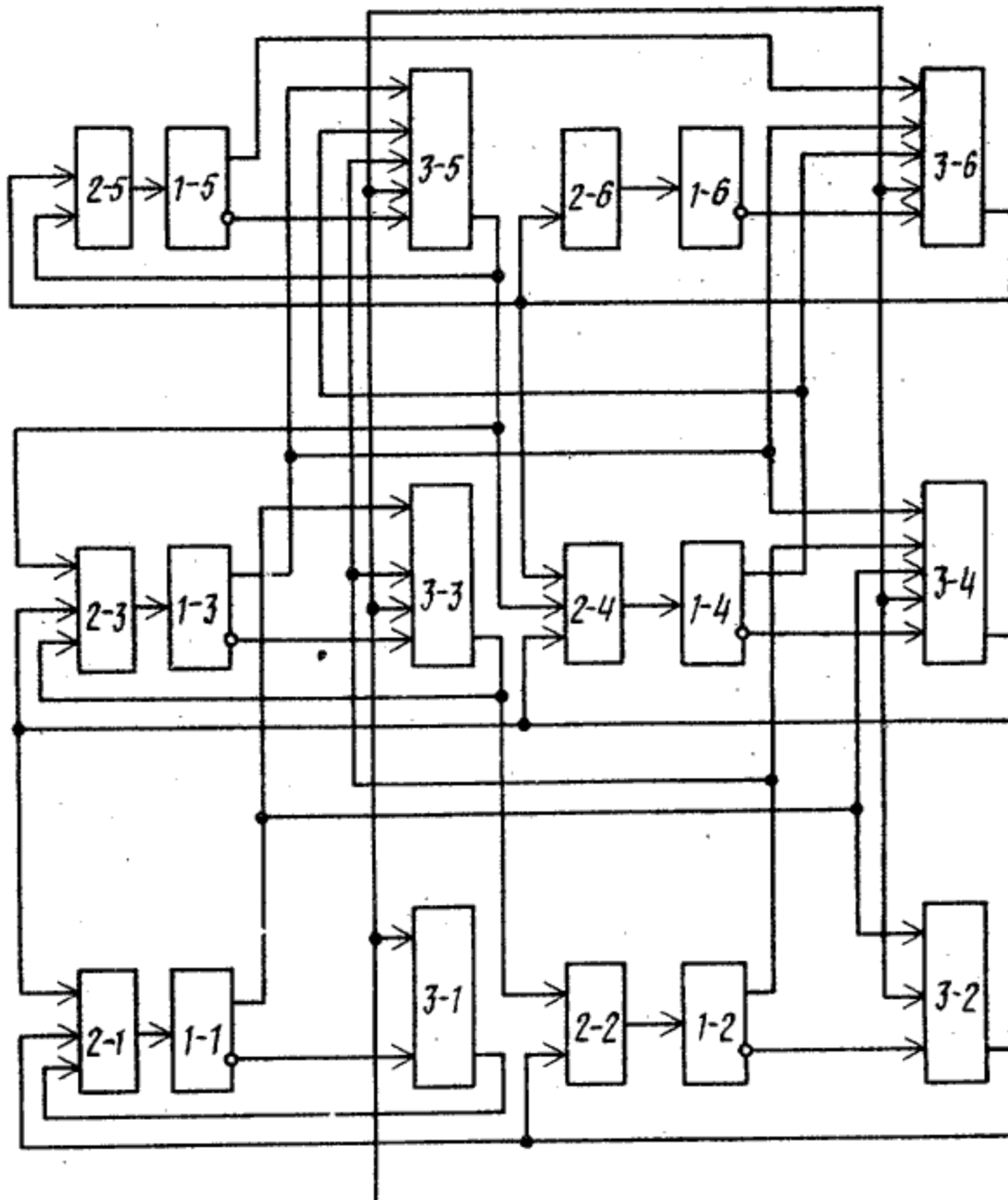
Импульс	Состояния триггеров					
	1-1	1-2	1-3	1-4	1-5	1-6
0	0	0	0	0	0	0
1	0	0	0	0	0	1
2	0	0	0	0	1	0
3	0	0	0	0	1	1
4	0	0	0	1	0	1
5	0	0	0	1	1	0
6	0	0	0	1	1	1
7	0	0	1	0	1	1
8	0	0	1	1	0	1
9	0	0	1	1	1	0
10	0	0	1	1	1	1
11	0	1	0	1	1	0
12	0	1	0	1	1	1

Продолжение табл.2

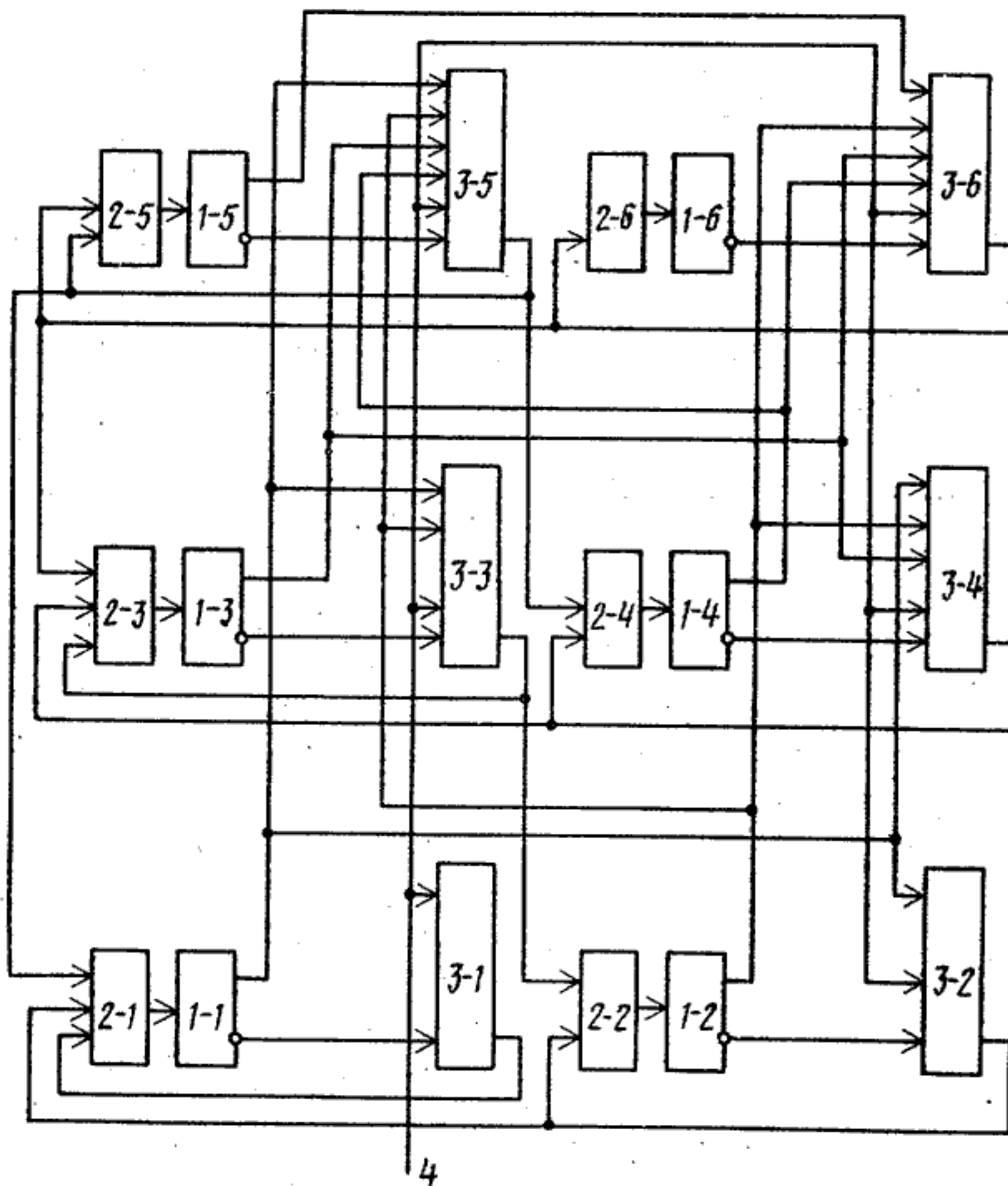
Им- пульс	Состояния триггеров					
	1-1	1-2	1-3	1-4	1-5	1-6
13	0	1	1	0	1	1
14	0	1	1	1	0	1
15	0	1	1	1	1	0
16	1	0	1	0	1	1
17	1	0	1	1	0	1
18	1	0	1	1	1	0

Продолжение табл.2

Им- пульс	Состояния триггеров					
	1-1	1-2	1-3	1-4	1-5	1-6
19	1	0	1	1	1	1
20	1	1	0	1	1	0
21	1	1	0	1	1	1
22	1	1	1	0	1	1
23	1	1	1	1	0	1



Фиг.1



Фиг. 2

Составитель О. Скворцов
 Редактор Аг. Шандор Техред А. Кикемезей Корректор Л. Пилипенко

Заказ 4917/52 Тираж 872 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4