



УКРАЇНА

(19) **UA** (11) **98349** (13) **U**
(51) МПК (2015.01)
G01R 25/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

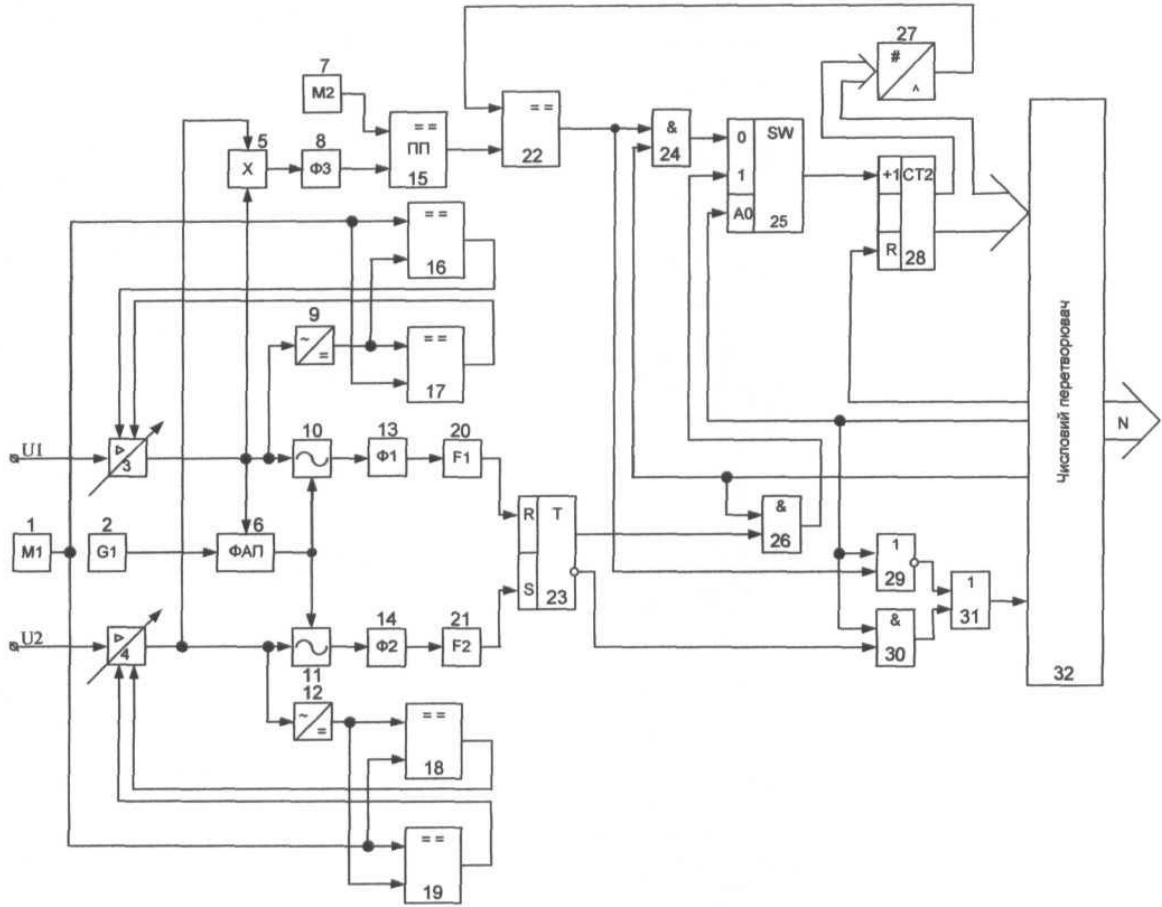
<p>(21) Номер заявки: u 2014 12019</p> <p>(22) Дата подання заявки: 06.11.2014</p> <p>(24) Дата, з якої є чинними права на корисну модель: 27.04.2015</p> <p>(46) Публікація відомостей про видачу патенту: 27.04.2015, Бюл.№ 8</p>	<p>(72) Винахідник(и): Кухарчук Василь Васильович (UA), Граняк Валерій Федорович (UA), Півнюк Юрій Юрійович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
---	--

(54) ВИСОКОЧАСТОТНИЙ ПОВНОДІАПАЗОННИЙ ФАЗОМЕТР

(57) Реферат:

Високочастотний повнодіапазонний фазометр має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр. В нього введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, п'ять компараторів з цифровими виходами, компаратор з аналоговим виходом, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення, дві зразкові міри напруги, два високочастотних випрямляча та два керованих нормуючих перетворювача.

UA 98349 U



Корисна модель належить до області радіотехніки і може бути використана для розробки фазометрів та фазових радіосистем.

Відомо фазометр високочастотного діапазону [описаний в Галахова О.П., Котлик Е.Д., Кравченко С.А. Основы фазометрии. - Л.: Энергия, 1976. - 256 с.], який складається з послідовно з'єднаних між собою перетворювача частоти, вузла проміжної частоти і вузла обробки інформації і індикації фазового зсуву. Перетворювач частоти має в кожному каналі фазометра послідовно з'єднаний змішувач і фільтр, один перестроюваний гетеродин, який через розгалужувач потужності під'єднаний до управляючих входів змішувачів частоти, і схему автопідстройки частоти гетеродина, яка включена між виходом одного фільтра і управляючим входом гетеродина.

Недоліками фазометра високочастотного діапазону є необхідність використання складного і дорогого перестроюваного гетеродина (вихідна частота якого близька до порівнюваних по фазі сигналів); необхідність використання складної схеми підстроювання частоти гетеродина; велике значення фазоамплітудної (далі амплітудної) похибки фазометра при його роботі в динамічному діапазоні і при неідентичності амплітуд порівнюваних по фазі сигналів; обмежені функціональні можливості.

За прототип вибрано фазометр високочастотних діапазонів [патент України № 75496, м. кл. G01R 25/00, опубл. 17.04.2006, бюл. № 4], який має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, а також вузол обробки інформації і індикації фазового зсуву, який підключено до виходів вузла проміжної частоти, а вузол проміжної частоти підключено до виходів першого і другого фільтрів, два модулятори, які підключено до входів пристрою, два генератори, які підключено до управляючих входів відповідних модуляторів, вузол обробки модульованих сигналів, який включено між виходами модуляторів і входами змішувачів, причому, на початку кожного каналу вузла проміжної частоти включено підсилювач, вузол обробки модульованих сигналів має два розгалужувачі потужності, які підключено до відповідних входів вузла, третій, четвертий, п'ятий і шостий фільтри, входи яких підключено до виходів відповідних розгалужувачів, а виходи третього і п'ятого фільтрів підключено до першого і другого виходів вузла, виходи четвертого і шостого фільтрів - до третього і четвертого виходів вузла, або виходи третього і шостого фільтрів підключено до першого і другого виходів вузла, а виходи четвертого і п'ятого фільтрів - до третього і четвертого виходів вузла, суматор, який підключено до входів вузла, чотириполюсник, який підключено до виходу суматора, розгалужувач, який підключено до виходу чотириполюсника, сьомий і восьмий фільтри, які підключено до відповідних виходів розгалужувача, а виходи фільтрів - відповідно до першого і другого виходів вузла, причому, в якості чотириполюсника використано лінію передачі і/або підсилювач, або/і вентиль, як підсилювачі використано підсилювачі-обмежувачі та підсилювачі з автоматичним регулюванням підсилення (АРП), обидва підсилювачі з АРП мають спільну схему АРП, вхід якої підключено до виходу одного з підсилювачів, а виходи - до регулюючих входів підсилювачів.

Недоліком даного пристрою є те, що він не забезпечує достатню точність вимірювань при малих значеннях кута зсуву фаз і характеризується наявністю фазоамплітудної похибки, що зменшує точність вимірювання та обмежує функціональні можливості.

В основу корисної моделі покладено задачу створення такого високочастотного повнодіапазонного фазометра, в якому за рахунок введення нових елементів та зв'язків досягається можливість роботи пристрою у області малих значень кута різниці фаз, що дає можливість використання даного приладу для усього діапазону різниці фаз сигналів та сприяє підвищенню точності вимірювань за рахунок компенсації фазоамплітудної похибки.

Поставлена задача вирішується тим, що у високочастотний повнодіапазонний фазометр, який містить два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр, введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, п'ять компараторів з цифровими виходами, компаратор з аналоговим виходом, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення, дві зразкові міри напруги, два високочастотних випрямляча та два керованих нормуючих перетворювача, причому вихід допоміжного генератора зразкової частоти з'єднаний з першим входом фазоамплітудного перетворювача, вихід якого з'єднаний з другими входами першого та другого змішувачів, виходи змішувачів послідовно з'єднані з першим та другим фільтрами та першим та другим формувачами фазових імпульсів відповідно, виходи першого та другого формувачів фазових імпульсів з'єднані з другим та першим входом RS - тригера відповідно, а перший вихід RS - тригера з'єднаний з другим входом другого логічного елемента

I, другий вихід RS - тригера з'єднаний з другим входом третього логічного елемента I, перший вхід другого логічного елемента I з'єднаний з третім виходом числового перетворювача, вихід другого логічного елемента I з'єднаний з другим входом аналогового мультиплексора, перший вхід третього логічного елемента I з'єднаний з другим виходом числового перетворювача, а вихід третього логічного елемента I з'єднаний з другим входом логічного елемента АБО, вихід якого з'єднаний з другим входом числового перетворювача, перший та другий входи блока аналогового множення з'єднані, відповідно, з другим та першим виходами другого і першого керованих нормуючих перетворювачів відповідно, вихід блока аналогового множення з'єднаний з входом третього фільтра, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом, друга зразкова міра напруги з'єднана з першим входом компаратора з аналоговим виходом, а його вихід з'єднаний з другим входом першого компаратора з цифровим виходом, вихід першого компаратора з цифровим виходом з'єднаний з першим входом першого логічного елемента I та другим входом логічного елемента АБО-НІ, вихід першого логічного елемента I з'єднаний з першим входом аналогового мультиплексора, третій вхід якого з'єднаний з другим виходом числового перетворювача, вихід аналогового мультиплексора з'єднаний з першим входом двійкового лічильника, другий вхід двійкового лічильника з'єднаний з першим виходом числового перетворювача, вихід двійкового лічильника з'єднаний з першим входом числового перетворювача та цифро-аналогового перетворювача, вихід цифро-аналогового перетворювача з'єднаний з першим входом першого компаратора з цифровим виходом, вихід логічного елемента АБО-НІ з'єднаний з першим входом логічного елемента АБО, перший вхід логічного елемента АБО-НІ з'єднаний з другим входом числового перетворювача, другий вхід першого логічного елемента I з'єднаний з третім виходом числового перетворювача, другий вхід фазоамплітудного перетворювача з'єднаний з виходом першого керованого нормуючого перетворювача, перші входи першого і другого змішувачів з'єднані з виходами першого та другого керованих нормуючих перетворювачів, перші входи першого та другого керованих нормуючих перетворювачів з'єднані з першим і другим входами пристрою відповідно, другі входи першого та другого керованих нормуючих перетворювачів з'єднані з виходами другого і п'ятого компараторів з цифровими виходами відповідно, а їх треті входи з'єднані з виходами третього і четвертого компараторів з цифровими виходами відповідно, перша зразкова міра напруги з'єднана з першими входами другого та п'ятого компараторів з цифровими виходами та другими входами третього та четвертого компараторів з цифровими виходами, входи першого та другого високочастотних випрямлячів з'єднані з виходами першого та другого керованих нормуючих перетворювачів відповідно, вихід першого високочастотного випрямляча з'єднаний з другим входом другого компаратора з цифровим виходом та з першим входом третього компаратора з цифровим виходом, вихід другого високочастотного випрямляча з'єднаний з другим входом п'ятого компаратора з цифровим виходом та з першим входом четвертого компаратора з цифровим виходом, четвертий вихід числового перетворювача є виходом пристрою.

На кресленні представлено структурну схему пристрою, на якій: 1, 7 - перша та друга зразкові міри напруги; 2 - допоміжний генератор зразкової частоти; 3, 4 - перший та другий керовані нормуючі перетворювачі; 5 - блок аналогового множення; 6 - фазоамплітудний перетворювач; 15 - компаратор з аналоговим виходом; 9, 12 - перший та другий високочастотні випрямлячі; 22, 16, 17, 18, 19 - перший, другий, третій, четвертий, п'ятий компаратори з цифровими виходами; 25 - аналоговий мультиплексор; 27 - цифро-аналоговий перетворювач; 10, 11 - перший та другий змішувачі; 13, 14, 8 - перший, другий та третій фільтри; 20, 21 - перший та другий формувачі фазових імпульсів; 23-RS - тригер; 24, 26, 30 - перший, другий та третій логічні елементи I; 29 - логічний елемент АБО-НІ; 31 - логічний елемент АБО; 28 - двійковий лічильник; 32 - числовий перетворювач.

Пристрій містить допоміжний генератора зразкової частоти 2 з'єднаний з першим входом фазоамплітудного перетворювача 6, вихід якого з'єднаний з другими входами першого 10 та другого 11 змішувачів, виходи змішувачів 10, 11 послідовно з'єднані з першим 13 та другим 14 фільтрами та першим та другим формувачами фазових імпульсів 20, 21 відповідно, виходи першого 20 та другого 21 формувачів фазових імпульсів з'єднані з другим та першим входом RS - тригера 23 відповідно, а перший вихід RS - тригера 23 з'єднаний з другим входом другого логічного елемента I 26, другий вихід RS - тригера 23 з'єднаний з другим входом третього логічного елемента I 30, перший вхід другого логічного елемента I 26 з'єднаний з третім виходом числового перетворювача 32, вихід другого логічного елемента I 26 з'єднаний з другим входом аналогового мультиплексора 25, перший вхід третього логічного елемента I 30 з'єднаний з другим виходом числового перетворювача 32, а вихід третього логічного елемента I 30 з'єднаний з другим входом логічного елемента АБО 31, вихід якого з'єднаний з другим

входом числового перетворювача 32, перший та другий входи блока аналогового множення 5 з'єднані, відповідно, з другим та першим виходами другого 4 і першого 3 керованих нормуючих перетворювачів відповідно, вихід блока аналогового множення 5 з'єднаний з входом третього фільтра 8, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом 15, друга зразкова міра напруги 7 з'єднана з першим входом компаратора з аналоговим виходом 15, а його вихід з'єднаний з другим входом першого компаратора з цифровим виходом 22, вихід першого компаратора з цифровим виходом 22 з'єднаний з першим входом першого логічного елемента І 24 та другим входом логічного елемента АБО-НІ 29, вихід першого логічного елемента І 24 з'єднаний з першим входом аналогового мультиплексора 25, третій вхід якого з'єднаний з другим виходом числового перетворювача 32, вихід аналогового мультиплексора 25 з'єднаний з першим входом двійкового лічильника 28, другий вхід двійкового лічильника 28 з'єднаний з першим виходом числового перетворювача 32, вихід двійкового лічильника 28 з'єднаний з першим входом числового перетворювача 32 та цифро-аналогового перетворювача 27, вихід цифро-аналогового перетворювача 27 з'єднаний з першим входом першого компаратора з цифровим виходом 22, вихід логічного елемента АБО-НІ 29 з'єднаний з першим входом логічного елемента АБО 31, перший вхід логічного елемента АБО-НІ 29 з'єднаний з другим входом числового перетворювача 32, другий вхід першого логічного елемента І 24 з'єднаний з третім виходом числового перетворювача 32, другий вхід фазо-амплітудного перетворювача 6 з'єднаний з виходом першого керованого нормуючого перетворювача 3, перші входи першого 10 і другого 11 змішувачів з'єднані з виходами першого 3 та другого 4 керованих нормуючих перетворювачів, перші входи першого 3 та другого 4 керованих нормуючих перетворювачів з'єднані з першим і другим входами пристрою відповідно, другі входи першого 3 та другого 4 керованих нормуючих перетворювачів з'єднані з виходами другого 16 і п'ятого 19 компараторів з цифровими виходами відповідно, а їх треті входи з'єднані з виходами третього 17 і четвертого 18 компараторів з цифровими виходами відповідно, перша зразкова міра напруги 1 з'єднана з першими входами другого 16 та п'ятого 19 компараторів з цифровими виходами та другими входами третього 17 та четвертого 18 компараторів з цифровими виходами, входи першого 9 та другого 12 високочастотних випрямлячів з'єднані з виходами першого 3 та другого 4 керованих нормуючих перетворювачів відповідно, вихід першого високочастотного випрямляча 9 з'єднаний з другим входом другого компаратора з цифровим виходом 16 та з першим входом третього компаратора з цифровим виходом 17, вихід другого високочастотного випрямляча 12 з'єднаний з другим входом п'ятого компаратора з цифровим виходом 19 та з першим входом четвертого компаратора з цифровим виходом 18, четвертий вихід числового перетворювача є виходом пристрою.

35 Пристрій працює так.

Вимірювання різниці фаз в залежності від поточного значення кута зсуву фаз здійснюється по першому каналу (якщо різниця фаз знаходиться в діапазоні від 0° до φ_{\min}) або по другому каналу (якщо різниця фаз знаходиться в діапазоні від φ_{\min} до 360°).

40 Компенсація фазоамплітудної похибки пристрою реалізується шляхом нормалізації амплітуди вхідних сигналів, що надходять на перший та другий входи високочастотного повнодіапазонного фазометра, що працює наступним чином. З виходу першого керованого нормуючого перетворювача 3 сигнал надходить на вхід першого високочастотного випрямляча 9, де перетворюється у рівень постійної напруги, пропорційний амплітуді напруги на виході першого керованого нормуючого перетворювача 3. З виходу першого високочастотного випрямляча 9 рівень постійної напруги подається на другий вхід другого 16 та перший вхід третього 17 компараторів з цифровими виходами. З виходу першої зразкової міри напруги 1 рівень постійної напруги, що відповідає нормальному значенню амплітуди вхідних сигналів високочастотного повнодіапазонного фазометру, подається на перший вхід другого 16 та другий вхід третього 17 компараторів з цифровими виходами. Якщо сигнал на першому вході 50 другого 16 або третього 17 компараторів перевищує сигнал на його другому вході, то на виході відповідного компаратора встановлюється сигнал логічної одиниці, у іншому випадку - сигнал логічного нуля. З виходів другого 16 та третього 17 компараторів з цифровими виходами сигнали надходять, відповідно, на другий та третій входи першого керованого нормуючого перетворювача 3. Якщо на другий вхід першого керованого нормуючого перетворювача 3 надходить сигнал логічної одиниці, то його коефіцієнт підсилення поетапно збільшується з певним (малим) кроком квантування, якщо ж сигнал логічної одиниці надходить на третій вхід першого керованого нормуючого перетворювача 3, то його коефіцієнт підсилення поетапно зменшується з певним (малим) кроком квантування. У випадку, якщо на другий та третій входи першого керованого нормуючого перетворювача 3 надходять сигнали логічного нуля (що 60 відповідає рівності амплітуди сигналу на виході першого керованого нормуючого

перетворювача 3 нормального значенню амплітуди вхідних сигналів високочастотного повнодіапазонного фазометру), то його коефіцієнт підсилення залишається незмінним. Система нормалізації амплітуди вхідного сигналу, що надходить на другий вхід високочастотного повнодіапазонного фазометра, реалізована за допомогою першої зразкової міри напруги 1,
 5 другого керованого нормуючого перетворювача 4, другого високочастотного випрямляча 12 та четвертого 18, п'ятого 19 компараторів з цифровими виходами працює аналогічно до системи нормалізації амплітуди вхідного сигналу, що надходить на перший вхід високочастотного повнодіапазонного фазометра.

Перший канал працює так.

10 З першого та другого входу високочастотного повнодіапазонного фазометру, через перший 3 та другий 4 керований нормуючий перетворювач, сигнали надходять на перший та другий входи блока аналогового множення 5. В результаті перемноження опорного та інформативного сигналу у блоці аналогового множення 5 на його виході отримуємо наступний сигнал:

$$A_1 \sin(\omega t + \varphi_1) \cdot A_2 \sin(\omega t + \varphi_2) = \frac{1}{2} A_1 A_2 [\sin(\varphi_1 - \varphi_2) + \sin(2\omega t + \varphi_1 + \varphi_2)],$$

15 де A_1 - амплітуда першого сигналу;

A_2 - амплітуда другого сигналу;

φ_1 - початкова фаза першого сигналу;

φ_2 - початкова фаза другого сигналу;

ω - кругова частота.

20 З виходу блока аналогового множення 5 даний сигнал надходить на вхід третього фільтра 8, де відбувається відфільтрування змінних у часі сигналів, як вищих гармонік, що були отримані у наслідок перемноження, так і змінного в часі випадкового шуму. З виходу третього фільтра 8 відфільтрований сигнал надходить на другий вхід компаратора з аналоговим виходом 15, де він порівнюється з сигналом, що надходить на перший вхід компаратора з аналоговим виходом 15
 25 з виходу другої зразкової міри напруги 7. На виході компаратора з аналоговим виходом 15 формується сигнал, що дорівнює різниці напруг, що надходять на перший та другий вхід, відповідно. З виходу компаратора з аналоговим виходом 15 сигнал надходить на другий вхід першого компаратора з цифровим виходом 22. На перший вхід першого компаратора з цифровим виходом 22 надходить сигнал з виходу цифро-аналогового перетворювача 27. Якщо
 30 рівень сигналу на другому вході першого компаратора з цифровим виходом 22 перевищує рівень сигналу на першому вході, то на виході першого компаратора з цифровим виходом 22 формується сигнал логічної "1", в іншому випадку - сигнал логічного "0". З виходу першого компаратора з цифровим виходом 22 сигнал надходить на перший вхід першого логічного елемента І 24 та другий вхід логічного елемента АБО-НІ 29. На другий вхід першого логічного
 35 елемента І 24 надходить сигнал зразкової частоти з третього виходу числового перетворювача 32. З виходу першого логічного елемента І 24 сигнал надходить на перший вхід аналогового мультиплексора 25. Якщо на другому виході числового перетворювача 32 встановлено сигнал логічного "0", то на виході аналогового мультиплексора 25 встановлюється сигнал, що
 40 надходить на його перший вхід, у іншому випадку на його виході встановлюється сигнал, що надходить на його другий вхід. З виходу аналогового мультиплексора 25 сигнал надходить на перший вхід двійкового лічильника 28. При надходженні кожного наступного імпульсу на перший вхід двійкового лічильника 28 паралельний двійковий код на його виході зростає на одиницю. Сигнал з виходу двійкового лічильника 28 надходить на вхід цифро-аналогового перетворювача 27, на виході якого формується рівень напруги, що пропорційний двійковому коду на його вході.
 45 При перевищенні рівня сигналу на виході цифро-аналогового перетворювача 27, що одночасно є сигналом на першому вході першого компаратора з цифровим виходом 22, над сигналом на другому вході першого компаратора з цифровим виходом 22 на його виході встановлюється сигнал логічного "0". В наслідок цього перший логічний елемент І 24 закривається, і сигнали з
 50 третього виходу числового перетворювача 32 припиняють надходити на перший вхід двійкового лічильника 28. При цьому, оскільки сигнал з другого виходу числового перетворювача 32, на якому встановлено сигнал логічного "0", надходить на перший вхід логічного елемента АБО-НІ 29, на його виході формується сигнал логічної "1". Сигнал з виходу логічного елемента АБО-НІ 29 надходить на перший вхід логічного елемента АБО 31. Оскільки, для того, щоб на виході логічного елемента АБО 31 встановився сигнал логічної "1" достатньо, щоб хоча б на одному
 55 його вході був сигнал логічної "1", то з виходу логічного елемента АБО 31 на другий вхід числового перетворювача 32 надходить сигнал логічної "1", що є ознакою кінця вимірювального перетворення.

Після цього з першого входу числового перетворювача 32, на який надходить сигнал з виходу двійкового лічильника 28 відбувається зчитування двійкового коду, що пропорційний поточній різниці фаз сигналів на першому та другому вході високочастотного повнодіапазонного фазометру. Після цього з першого виходу числового перетворювача 32 на другий вхід двійкового лічильника 28 надходить короткий імпульс, що встановлює на його виході нульовий двійковий код, а на другому виході числового перетворювача 32 встановлюється сигнал логічного "0", якщо вимірне значення різниці фаз не перевищує ϕ_{\min} , або сигнал логічної "1" у протилежному випадку.

Другий канал працює так.

З виходу допоміжного генератора зразкової частоти 2 на перший вхід фазоамплітудного перетворювача 6 надходить зразковий сигнал частоти $f_{др}$.

В залежності від початкової фази сигналу, що надходить на другий вхід фазоамплітудного перетворювача 6 у останньому формується вихідний сигнал, частота якого дорівнює частоті сигналу на його першому вході, а початкова фаза зміщена на певний кут, в залежності від початкової фази сигналу на другому вході. Сигнал з виходу фазоамплітудного перетворювача 6 надходить на другі входи першого 10 та другого 11 змішувачів. З виходу першого керованого нормуючого перетворювача 3 сигнал подається на перший вхід першого змішувача 10. З виходу другого керованого нормуючого перетворювача 4 сигнал подається на перший вхід другого змішувача 11. У першому 10 та другому 11 змішувачах відбувається накладання вхідних сигналів (безпосередньо з входів першого 3 та другого 4 керованого нормуючого перетворювача) з хвилями, що генеруються допоміжним генератором зразкової частоти 2, сигнали яких за фазою збігаються з сигналом на першому вході високочастотного повнодіапазонного фазометру. У результаті процедури накладання двох хвиль у першому 10 та другому 11 змішувачах на його виході з'являється складний сигнал, частота першої гармоніки якого дорівнює:

$$f_{пр} = f_{др} - f_r,$$

де $f_{пр}$ - частота першої гармоніки вихідного сигналу;

$f_{др}$ - частота сигналу допоміжного високочастотного генератора;

f_r - частота сигналу високочастотного генератора.

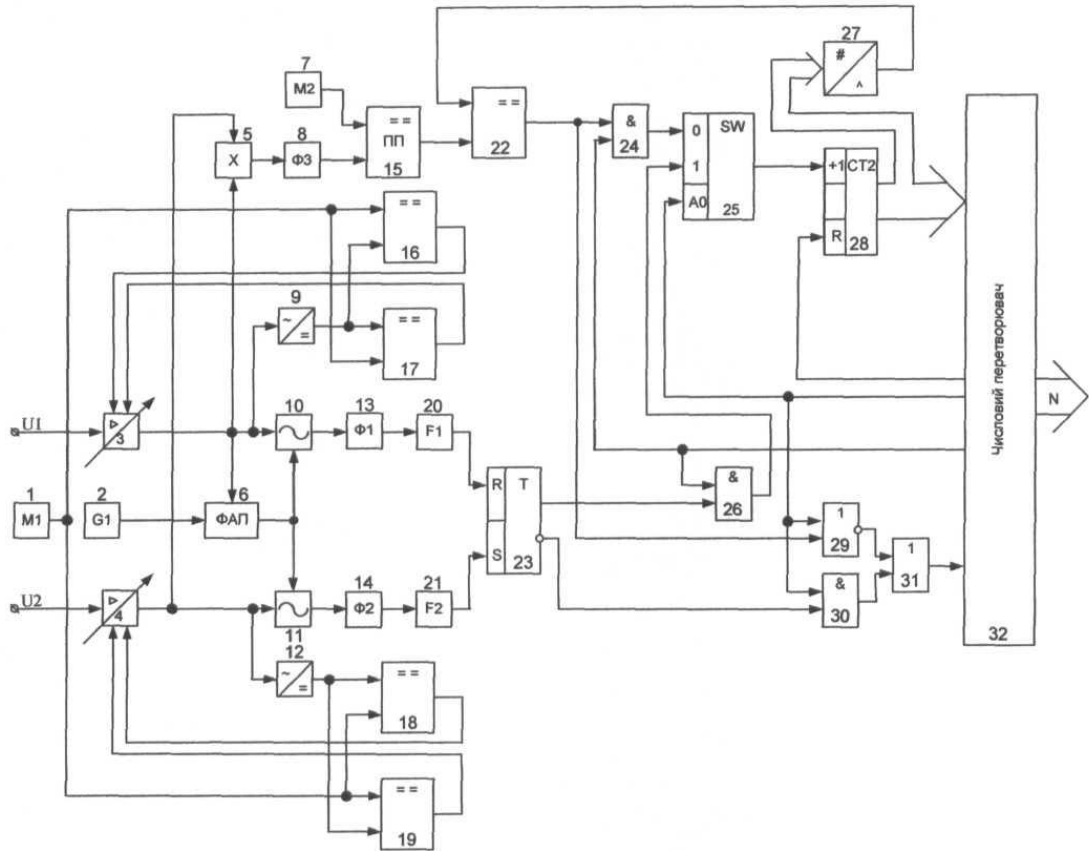
З виходу першого 10 та другого 11 змішувачів сигнал надходить на входи першого 13 та другого 14 фільтрів. У першому 13 та другому 14 фільтрах здійснюється відфільтровування вищих гармонік складних сигналів, що надходять з виходів першого 10 та другого 11 змішувачів, тобто на входи першого 20 та другого 21 формувачів фазових імпульсів надходять сигнали, що містять у собі лише одну першу гармоніку та зсунуті за фазою на електричний кут $\Delta\phi$. При переході цих сигналів через нуль з додатною першою похідною на виході першого 20 та другого 21 формувачів фазових імпульсів відповідно з'являється короткий одиничний сигнал, що подається на перший (set) та другий (reset) входи RS - тригера 23. При подачі одиничного сигналу на перший (set) вхід RS - тригера 23 відбувається його встановлення. При цьому на його прямому виході з'являється сигнал логічної "1", який "відкриває" другий логічний елемент I 26, а на його реверсному виході з'являється сигнал логічного "0", що, надходячи на другий вхід третього логічного елемента I 30, формує на його виході сигнал логічного нуля. А, оскільки, на другому виході числового перетворювача 32 встановлено сигнал логічної "1" та на виході третього логічного елемента I 30 встановлено сигнал логічного нуля, то на другий вхід числового перетворювача 32 надходить сигнал логічного нуля, що є сигналом заборони зчитування вихідної інформації, оскільки процес вимірювального перетворення є таким, що не закінчився. Через відкритий другий логічний елемент I 26 сигнали з третього виходу числового перетворювача 32 надходять на перший вхід двійкового лічильника 28, збільшуючи код на його виході (аналогічно до його роботи у першому каналі).

При подачі ж одиничного сигналу на другий (reset) вхід RS - тригера 23 відбувається його занулення. При цьому на його прямому виході з'являється сигнал логічного нуля, який "закриває" другий логічний елемент I 26, а на його реверсному виході з'являється сигнал логічної одиниці, що формує сигнал логічної одиниці на другому вході числового перетворювача 32, оскільки процес вимірювального перетворення є таким, що закінчився. Далі зчитування інформації з двійкового лічильника 28, його обнулення та вибір робочого каналу відбувається за алгоритмом, описаним вище.

Третій вихід числового перетворювача 32 є виходом високочастотного повнодіапазонного фазометру, на якому формується двійковий код, пропорційний різниці фаз сигналів на першому та другому входах високочастотного повнодіапазонного фазометру.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Високочастотний повнодіапазонний фазометр, який має два входи, послідовно з'єднані перший змішувач і перший фільтр, другий змішувач і другий фільтр, вузол проміжної частоти, третій фільтр, який **відрізняється** тим, що в нього введено допоміжний генератор зразкової частоти, фазоамплітудний перетворювач, два формувачі фазових імпульсів, числовий та цифро-аналоговий перетворювачі, двійковий лічильник, п'ять компараторів з цифровими виходами, компаратор з аналоговим виходом, RS - тригер, три логічних елемента І, логічний елемент АБО-НІ та логічний елемент АБО, аналоговий мультиплексор, блок аналогового множення, дві зразкові міри напруги, два високочастотних випрямляча та два керованих нормуючих перетворювача, причому вихід допоміжного генератора зразкової частоти з'єднаний з першим входом фазоамплітудного перетворювача, вихід якого з'єднаний з другими входами першого та другого змішувачів, виходи змішувачів послідовно з'єднані з першим та другим фільтрами та першим та другим формувачами фазових імпульсів відповідно, виходи першого та другого формувачів фазових імпульсів з'єднані з другим та першим входом RS - тригера відповідно, а перший вихід RS - тригера з'єднаний з другим входом другого логічного елемента І, другий вихід RS - тригера з'єднаний з другим входом третього логічного елемента І, перший вхід другого логічного елемента І з'єднаний з третім виходом числового перетворювача, вихід другого логічного елемента І з'єднаний з другим входом аналогового мультиплексора, перший вхід третього логічного елемента І з'єднаний з другим виходом числового перетворювача, а вихід третього логічного елемента І з'єднаний з другим входом логічного елемента АБО, вихід якого з'єднаний з другим входом числового перетворювача, перший та другий входи блока аналогового множення з'єднані, відповідно, з другим та першим виходами другого і першого керованих нормуючих перетворювачів відповідно, вихід блока аналогового множення з'єднаний з входом третього фільтра, вихід якого з'єднаний з другим входом компаратора з аналоговим виходом, друга зразкова міра напруги з'єднана з першим входом компаратора з аналоговим виходом, а його вихід з'єднаний з другим входом першого компаратора з цифровим виходом, вихід першого компаратора з цифровим виходом з'єднаний з першим входом першого логічного елемента І та другим входом логічного елемента АБО-НІ, вихід першого логічного елемента І з'єднаний з першим входом аналогового мультиплексора, третій вхід якого з'єднаний з другим виходом числового перетворювача, вихід аналогового мультиплексора з'єднаний з першим входом двійкового лічильника, другий вхід двійкового лічильника з'єднаний з першим виходом числового перетворювача, вихід двійкового лічильника з'єднаний з першим входом числового перетворювача та цифро-аналогового перетворювача, вихід цифро-аналогового перетворювача з'єднаний з першим входом першого компаратора з цифровим виходом, вихід логічного елемента АБО-НІ з'єднаний з першим входом логічного елемента АБО, перший вхід логічного елемента АБО-НІ з'єднаний з другим входом числового перетворювача, другий вхід першого логічного елемента І з'єднаний з третім виходом числового перетворювача, другий вхід фазоамплітудного перетворювача з'єднаний з виходом першого керованого нормуючого перетворювача, перші входи першого і другого змішувачів з'єднані з виходами першого та другого керованих нормуючих перетворювачів, перші входи першого та другого керованих нормуючих перетворювачів з'єднані з першим і другим входами пристрою відповідно, другі входи першого та другого керованих нормуючих перетворювачів з'єднані з виходами другого і п'ятого компараторів з цифровими виходами відповідно, а їх треті входи з'єднані з виходами третього і четвертого компараторів з цифровими виходами відповідно, перша зразкова міра напруги з'єднана з першими входами другого та п'ятого компараторів з цифровими виходами та другими входами третього та четвертого компараторів з цифровими виходами, входи першого та другого високочастотних випрямлячів з'єднані з виходами першого та другого керованих нормуючих перетворювачів відповідно, вихід першого високочастотного випрямляча з'єднаний з другим входом другого компаратора з цифровим виходом та з першим входом третього компаратора з цифровим виходом, вихід другого високочастотного випрямляча з'єднаний з другим входом п'ятого компаратора з цифровим виходом та з першим входом четвертого компаратора з цифровим виходом, четвертий вихід числового перетворювача є виходом пристрою.



Комп'ютерна верстка Г. Паяльніков

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601