



УКРАЇНА

(19) **UA** (11) **89909** (13) **U**  
(51) МПК  
*H03F 3/04* (2006.01)

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

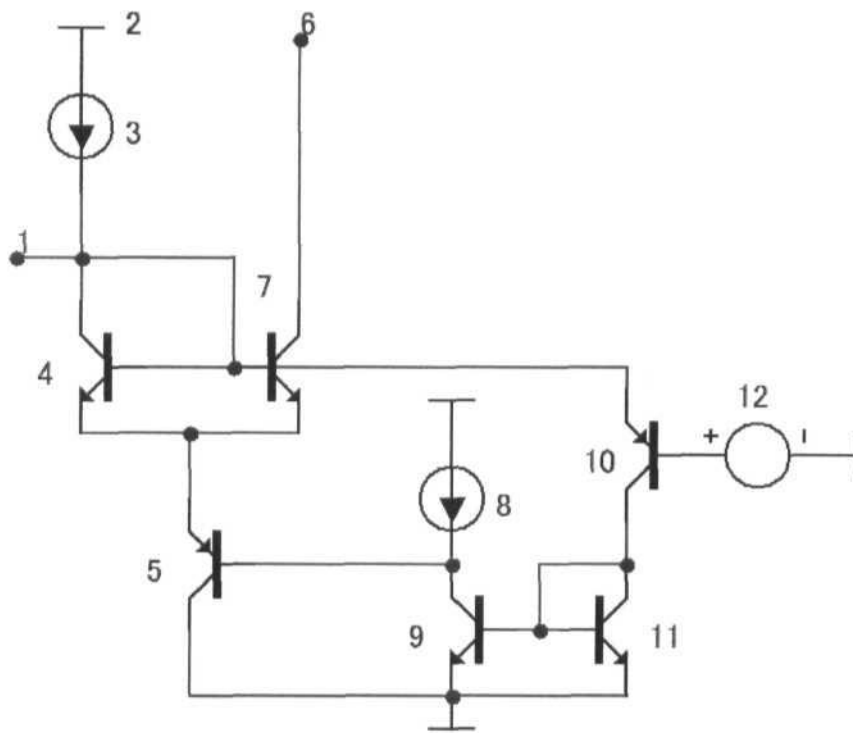
<p>(21) Номер заявки: <b>u 2013 06896</b></p> <p>(22) Дата подання заявки: <b>01.06.2013</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>12.05.2014</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>12.05.2014, Бюл.№ 9</b></p>	<p>(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Павлович Сергій Ігорович (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
---	--

**(54) ВІДБИВАЧ СТРУМУ**

**(57) Реферат:**

Відбивач струму, який містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, колектор третього транзистора з'єднано з вихідною шиною, причому у нього введено три транзистори, два джерела струму, джерело напруги, причому вхідну шину з'єднано з об'єднаними базами четвертого і шостого транзисторів, а також із об'єднаним колектором четвертого транзистора і першим джерелом струму, емітери четвертого і шостого транзисторів об'єднані між собою і з'єднані з емітером п'ятого транзистора, база п'ятого транзистора з'єднана із об'єднаним колектором першого транзистора і другим джерелом струму, база шостого транзистора з'єднана з емітером третього транзистора, колектор шостого транзистора з'єднано із вихідною шиною, база третього транзистора з'єднана з джерелом напруги, а колектор третього транзистора з'єднано з колектором другого транзистора, база другого транзистора з'єднана із базою першого транзистора, перший вивід першого та перший вивід другого джерел струму з'єднано з шиною нульового потенціалу.

**UA 89909 U**



Корисна модель належить до аналогової техніки і може бути використана в двотактних підсилювальних схемах.

За аналог вибрано відбивач струму (U.S. PatentSalleratal.; PatentNumber: 4,766,367; Appl. No.: 75,140; DateofPatent: Aug. 23, 1988), який містить шину нульового потенціалу, вхідну та вихідну шини, чотири транзистори та джерело струму, причому вхідну шину з'єднано з колектором першого транзистора, а також з базою третього транзистора, другий вивід джерела струму з'єднано з емітером третього транзистора, а також з базою четвертого транзистора, перший вивід джерела струму з'єднано з шиною нульового потенціалу, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, а також з колектором третього транзистора, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером четвертого транзистора, колектор четвертого транзистора з'єднано з вихідною шиною. Недоліком аналога є низька точність роботи.

За прототип вибрано відбивач струму Уілсона (Wilson, G.R. (December 1968), "A Monolithic Junction FET-n-p-n Operational Amplifier", IEEE J. Solid State Circuits SC-3 (4): 341-348, doi: 10.1109/JSSC. 1968.1049922), який містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, а також з базою третього транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, колектор третього транзистора з'єднано з вихідною шиною.

Недоліком прототипу є низька навантажувальна здатність.

В основу корисної моделі поставлено задачу створення відбивача струму, в якому за рахунок введення нових елементів та зв'язків між ними, за умови, що генератор вхідного сигналу має обмежений опір, підвищується точність роботи, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у відбивач струму, який містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, а також з базою третього транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, введено три транзистори, два джерела струму, джерело напруги, причому вхідну шину з'єднано з об'єднаними базами четвертого і шостого транзисторів, а також із об'єднаним колектором четвертого транзистора і першим джерелом струму, емітери четвертого і шостого транзисторів об'єднані між собою і з'єднані з емітером п'ятого транзистора, база п'ятого транзистора з'єднана із об'єднаним колектором першого транзистора і другим джерелом струму, база шостого транзистора з'єднана з емітером третього транзистора, колектор шостого транзистора з'єднано із вихідною шиною, база третього транзистора з'єднана з джерелом напруги, а колектор третього транзистора з'єднано з колектором другого транзистора, база другого транзистора з'єднана із базою першого транзистора, перший вивід першого та перший вивід другого джерел струму з'єднано з шиною нульового потенціалу.

На кресленні представлено схему відбивача струму.

Пристрій містить вхідну шину 1, яку з'єднано з об'єднаними базами четвертого 4 і шостого 7 транзисторів, а також із об'єднаним колектором четвертого 4 транзистора і першим 3 джерелом струму, емітери четвертого 4 і шостого 7 транзисторів об'єднані між собою і з'єднані з емітером п'ятого 5 транзистора, база п'ятого 5 транзистора з'єднана із об'єднаним колектором першого 9 транзистора і другим 8 джерелом струму, база шостого 7 транзистора з'єднана з емітером третього 10 транзистора, колектор шостого 7 транзистора з'єднано із вихідною шиною 6, база третього 10 транзистора з'єднана з джерелом напруги 12, а колектор третього 10 транзистора з'єднано з колектором другого 11 транзистора, база другого 11 транзистора з'єднана із базою першого 9 транзистора, перший вивід першого 3 та перший вивід другого 8 джерел струму з'єднано з шиною нульового потенціалу 2.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1. Якщо вхідний струм втікає у схему, то це призводить до збільшення падіння напруги на четвертому 4 транзисторі у діодному вмиканні, що у свою чергу прикладається до переходу "база-емітер" шостого 7 транзистора. Це призводить до збільшення базового струму шостого 7 транзистора, який трохи відкривається, а струм його колектора збільшується та передається на вихідну шину 6. Третій 10 транзистор відслідковує збільшення базового струму шостого 7 транзистора та трохи відкривається, при

цьому збільшується струм його емітера, який через другий 11 транзистор і друге 8 джерело струму у діодному вмиканні передає базу першого 9 транзистора, що приводить до його невеликого відкривання та збільшення струму колектора. При цьому зменшується струм бази п'ятого 5 транзистора і він трохи закривається. Це приводить до компенсації збільшення падіння

5 напруги на четвертому 4 транзисторі.

Якщо вхідний струм витікає з схеми, то це приводить до зменшення падіння напруги на четвертому 4 транзисторі у діодному вмиканні, що у свою чергу прикладається до переходу "база-емітер" шостого 7 транзистора. Це приводить до зменшення базового струму шостого 7 транзистора, який трохи закривається, а струм його колектора зменшується та передається на вихідну шину 6. Третій 10 транзистор відслідковує зменшення базового струму шостого 7 транзистора та трохи закривається, при цьому зменшується струм його емітера, який через другий 11 транзистор і друге 8 джерело струму у діодному вмиканні передає базу першого 9 транзистора, що приводить до його невеликого закривання та зменшення струму колектора. При цьому збільшується струм бази п'ятого 5 транзистора і він трохи відкривається. Це

15 приводить до компенсації зменшення падіння напруги на четвертому 4 транзисторі.

Перше 3 і друге 8 джерела струму задають режим роботи схеми по постійному струму.

Перше 12 джерело напруги задає робочий струм третього 10 транзистора.

Друге 8 джерело струму та перше 12 джерело напруги, другий 11, перший 9, п'ятий 5 транзистори утворюють коло від'ємного зворотного зв'язку, за рахунок якого зменшується

20 вхідний опір, що приводить до підвищення точності.

Шини живлення 12 та нульового потенціалу 2 забезпечують живлення схеми.

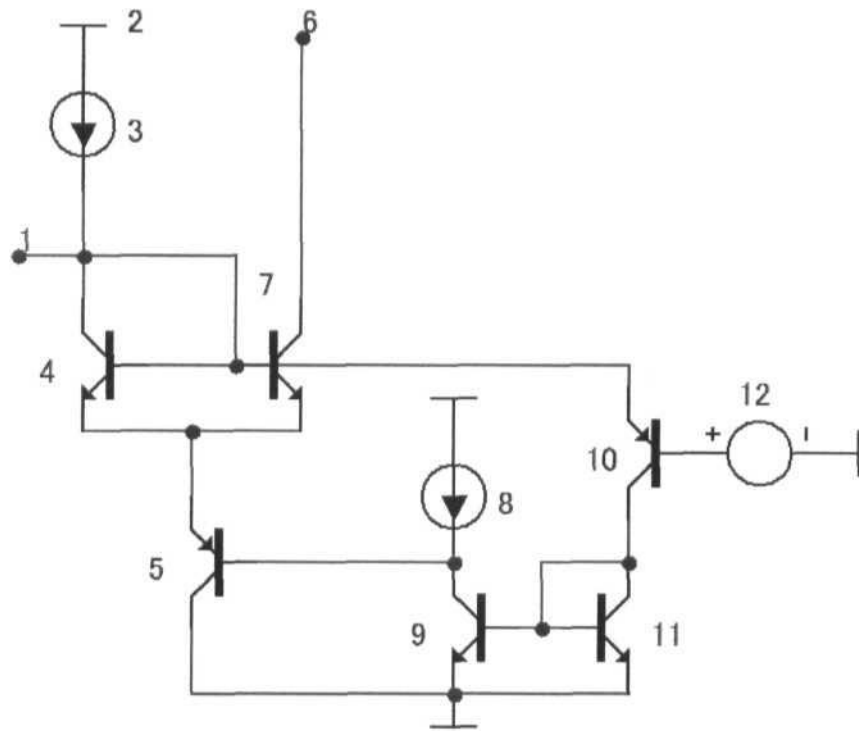
#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

25 Відбивач струму, який містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з колектором першого транзистора, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази першого та

30 другого транзисторів об'єднано та з'єднано з колектором другого транзистора, а також з емітером третього транзистора, колектор третього транзистора з'єднано з вихідною шиною, який **відрізняється** тим, що у нього введено три транзистори, два джерела струму, джерело напруги, причому вхідну шину з'єднано з об'єднаними базами четвертого і шостого транзисторів, а також із об'єднаним колектором четвертого транзистора і першим джерелом струму, емітери четвертого і шостого транзисторів об'єднані між собою і з'єднані з емітером

35 п'ятого транзистора, база п'ятого транзистора з'єднана із об'єднаним колектором першого транзистора і другим джерелом струму, база шостого транзистора з'єднана з емітером третього транзистора, колектор шостого транзистора з'єднано із вихідною шиною, база третього транзистора з'єднана з джерелом напруги, а колектор третього транзистора з'єднано з колектором другого транзистора, база другого транзистора з'єднана із базою першого транзистора, перший вивід першого та перший вивід другого джерел струму з'єднано з шиною

40 нульового потенціалу.




---

Комп'ютерна верстка Л. Ціхановська

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601