



УКРАЇНА

(19) **UA** (11) **86549** (13) **U**  
(51) МПК  
*Н03К 19/20* (2006.01)

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

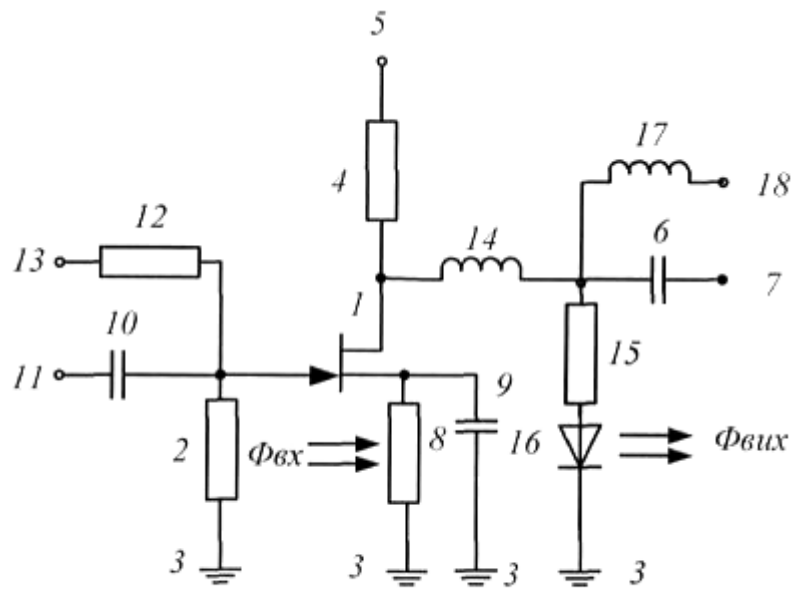
(21) Номер заявки: <b>u 2013 04670</b>	(72) Винахідник(и): <b>Ліщинська Людмила Броніславівна (UA)</b>
(22) Дата подання заявки: <b>15.04.2013</b>	(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ,</b>
(24) Дата, з якої є чинними права на корисну модель: <b>10.01.2014</b>	<b>Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b>
(46) Публікація відомостей про видачу патенту: <b>10.01.2014, Бюл.№ 1</b>	

## (54) УНІВЕРСАЛЬНИЙ ОПТОІМІТАНСНИЙ ЛОГІЧНИЙ LC-ЕЛЕМЕНТ НІ

### (57) Реферат:

Універсальний оптоімітансний логічний LC-елемент НІ містить транзистор, перший вивід якого через резистор підключений до шини живлення, фоторезистор та конденсатор, який підключений до вихідної клеми, спільну шину. Додатково в нього введено дві вхідні та друга вихідна клеми, світлодіод, дві індуктивності, три резистори, два конденсатори. Як транзистор використовується польовий транзистор, стік якого є його першим виводом, затвор - другим виводом, а витік - третім виводом. Перший вивід транзистора через першу індуктивність і перший конденсатор підключений до першої вихідної клеми, через послідовно включені першу індуктивність, четвертий резистор і світлодіод підключений до спільної шини і через послідовно включені першу і другу індуктивності з'єднаний з другою вихідною клемою. Другий вивід транзистора через другий резистор під'єднаний до спільної шини, через третій конденсатор підключений до першої вхідної клеми, через третій резистор під'єднаний до другої вхідної клеми. Третій вивід транзистора через включені паралельно фоторезистор і другий конденсатор підключений до спільної шини.

UA 86549 U



Фиг. 1

Корисна модель належить до обчислювальної техніки, зокрема до елементної бази обчислювальних пристроїв.

Відомий оптоелектронний логічний елемент НІ, який містить біполярний фототранзистор, в подальшому біполярний транзистор, спільну шину, колектор біполярного транзистора через обмежувальний резистор з'єднано з шиною живлення, емітер біполярного транзистора з'єднано з спільною шиною, між емітером та другим виводом обмежувального резистора під'єднано вхідну клему, а біполярний транзистор ввімкнений по схемі зі спільним емітером [О некоторых оптоэлектронных логических схемах некогерентных процессоров / О.Г. Натрошвили, О.Т. Цинцадзе, Н.З. Чхайдзе // Новые методы и средства вычислительной техники / под ред. О.Г. Натрошвили - Тбилиси: Изд-во "Сабчата сакартвело", 1985. - С. 169].

Недоліком цього пристрою є низька швидкодія та обмежені функціональні можливості, обумовлені перехідними процесами, оскільки транзистор працює у ключовому режимі.

За найближчий аналог (прототип) вибраний оптоімітансний LC-логічний елемент НІ, який містить біполярний транзистор, спільну шину, емітер біполярного транзистора через обмежувальний резистор з'єднано з шиною живлення, колектор біполярного транзистора з'єднано зі спільною шиною, між емітером біполярного транзистора та другим виводом обмежувального резистора під'єднано вхідну клему, розділовий конденсатор, під'єднаний до вихідної клеми, емітера біполярного транзистора та другого виводу обмежувального резистора, біполярний транзистор ввімкнений по схемі зі спільним колектором, фоторезистор, під'єднаний до бази біполярного транзистора, другий вивід якого під'єднано до спільної шини [Патент на корисну модель № 68723, МПК Н03К 19/20, опубл. 10.04.2012, бюл. № 7].

Недоліком цього пристрою є обмежені функціональні можливості, обумовлені неможливістю працювати у різних режимах.

В основу корисної моделі поставлено задачу розробки універсального оптоімітансного логічного LC-елемента НІ, в якому за рахунок введення нових елементів та зв'язків між ними досягається розширення функціональних можливостей.

Поставлена задача вирішується тим, що в універсальний оптоімітансний логічний LC-елемент НІ, що містить транзистор, перший вивід якого через резистор підключений до шини живлення, фоторезистор та конденсатор, який підключений до вихідної клеми, спільну шину, згідно з корисною моделлю, введено дві вхідні та друга вихідна клеми, світлодіод, дві індуктивності, три резистори, два конденсатори, причому перший вивід транзистора через першу індуктивність і перший конденсатор підключений до першої вихідної клеми, через послідовно включені першу індуктивність, четвертий резистор і світлодіод підключений до спільної шини і через послідовно включені першу і другу індуктивності з'єднаний з другою вихідною клемою, другий вивід транзистора через другий резистор під'єднаний до спільної шини, через третій конденсатор підключений до першої вхідної клеми, через третій резистор під'єднаний до другої вхідної клеми, крім того, третій вивід транзистора через включені паралельно фоторезистор і другий конденсатор підключений до спільної шини, причому як транзистор використовується польовий транзистор, стік якого є його першим виводом, затвор – другим виводом, а витік - третім виводом.

На фіг. 1 наведена схема універсального оптоімітансного логічного LC-елемента НІ

На фіг. 2 наведена залежність реактивної складової вихідного імітансу від реактивної складової вхідного імітансу.

Пристрій містить транзистор 1, перший вивід якого через резистор 4 підключений до шини живлення 5, фоторезистор 8 та конденсатор 6, який підключений до першої вихідної клеми 7, спільну шину 3, дві вхідні 11 і 13 та другу вихідну 18 клеми, світлодіод 16, дві індуктивності 14 і 17, три резистори 2, 12, 15, два конденсатори 9 і 10, причому перший вивід транзистора 1 через першу індуктивність 14 і перший конденсатор 6 підключений до першої вихідної клеми 7, через послідовно включені першу індуктивність 14, четвертий резистор 15 і світлодіод 16 підключений до спільної шини 3 і через послідовно включені першу 14 і другу 17 індуктивності з'єднаний з другою вихідною клемою 18, другий вивід транзистора 1 через другий резистор 2 під'єднаний до спільної шини 3, через третій конденсатор 10 підключений до першої вхідної клеми 11, через третій резистор 12 під'єднаний до другої вхідної клеми 13, крім того, третій вивід транзистора 1 через включені паралельно фоторезистор 8 і другий конденсатор 16 підключений до спільної шини 3, причому як транзистор використовується польовий транзистор, стік якого є його першим виводом, затвор - другим виводом, а витік - третім виводом.

Пристрій працює таким чином. Резистори перший 2, другий 4, фоторезистор 8 і другий конденсатор 9 забезпечують необхідну робочу точку польового транзистора 1, включеного по змінному струму, за рахунок заземлюючих властивостей другого конденсатора 9, за схемою зі спільним затвором. У цьому режимі такий чотириполісник має властивості інвертора імітансу

[Филинюк Н. А. Активные СВЧ фильтры на транзисторах / Н.А. Филинюк. - М.: Радио и связь, 1987. - 112 с.] і залежність його реактивної складової  $\text{Im}Z_{\text{вих}}$  вихідного імпедансу між першою вихідною клемою 7 і спільною шиною 3 від реактивної складової  $\text{Im}Z_{\text{вх}}$  вхідного імпедансу (імпедансу) в ідеальному випадку має вигляд 1 (див. фіг. 2).

5 У цьому випадку при появі між першою вхідною клемою 11 і спільною шиною 3 індуктивного імпедансу  $\text{Im}Z_{\text{вх}} > 0$  реактивний імпеданс  $\text{Im}Z_{\text{вих}}$  між першою вихідною клемою 7 і спільною шиною 3 буде ємнісним  $\text{Im}Z_{\text{вих}} < 0$ . При появі між першою вхідною клемою 11 і спільною шиною 3 ємнісного імпедансу  $\text{Im}Z_{\text{вх}} < 0$  реактивний імпеданс  $\text{Im}Z_{\text{вих}}$  між першою вихідною клемою 7 і спільною шиною 3 буде індуктивним, що відповідає таблиці істинності (табл. 1) імпедансного логічного LC-елемента "НІ".

10 Оскільки реальна імпедансна передавальна характеристика такого інвертора імпедансу зміщена відносно початку координат імпедансної передавальної характеристики (крива 2 на фіг. 2), для її корекції у положення кривої 1 у схему введені корегуючий третій конденсатор 10, що забезпечує зсув кривої уздовж осі ординат, та перша індуктивність 14, що забезпечує зсув кривої 2 уздовж осі ординат.

Таблиця 1

Таблиця істинності універсального логічного LC-елемента НІ у режимі імпедансного логічного елемента

$\text{Im}Z_{\text{вх}}$		$\text{Im}Z_{\text{вих}}$	
$\text{Im}Z_{\text{вх}} > 0$	1	$\text{Im}Z_{\text{вих}} < 0$	0
$\text{Im}Z_{\text{вх}} < 0$	0	$\text{Im}Z_{\text{вих}} > 0$	1

20 За відсутності вхідного оптичного сигналу опір фоторезистора 8 великий, падіння напруги на якому забезпечує негативний зсув на затворі транзистора 1, струм стоку транзистора 1 малий, падіння напруги на другому резисторі 4 мале і через світлодіод 16, через четвертий резистор 15 і першу індуктивність 14 протікає великий струм, що забезпечує свічення світлодіода 16 ( $\Phi_{\text{вих}} \neq 0$ ).

25 При появі вхідного оптичного сигналу  $\Phi_{\text{вх}} \neq 0$ , який опромінює фоторезистор 8, у результаті чого омичний опір зменшується, запираюча напруга на затворі транзистора 1 зменшується, струм стоку транзистора 1 зростає, а напруга на його стоці зменшується, внаслідок чого світлодіод 16 перестає світитися ( $\Phi_{\text{вих}} = 0$ ). Таким чином, як впливає з табл. 2, реалізується логічна функція "НІ" за оптичним каналом.

Таблиця 2

Таблиця істинності універсального логічного LC-елемента НІ у режимі оптоелектронного логічного елемента

$\Phi_{\text{вх}}$		$\Phi_{\text{вих}}$	
$\Phi_{\text{вх}} = 0$	0	$\Phi_{\text{вих}} \neq 0$	1
$\Phi_{\text{вх}} \neq 0$	1	$\Phi_{\text{вих}} = 0$	0

30 За відсутності постійної напруги між другою вхідною клемою 13 і спільною шиною 3, що відповідає нульовому рівню по відеовходу, до затвора транзистора 1 прикладена запираюча напруга, що обмежує струм стоку транзистора 1. В результаті на стоці транзистора 1 і другій вихідній клемі 18 буде висока позитивна напруга, яка відповідає логічному рівню "1". При появі між другою вхідною клемою 13 і спільною шиною 3 високої позитивної напруги через подільник, утворений першим резистором 2 і третім резистором 12, протікає струм, який створює на першому резисторі 2 падіння напруги, яке компенсує падіння напруги на фоторезисторі 8. В результаті напруга на затворі транзистора 1 зменшується, струм стоку зростає і напруга на стоці зменшується, що відповідає логічній "1" (табл. 3). Таким чином, у цій схемі реалізується логічна функція НІ на відеоімпульсному рівні.

40

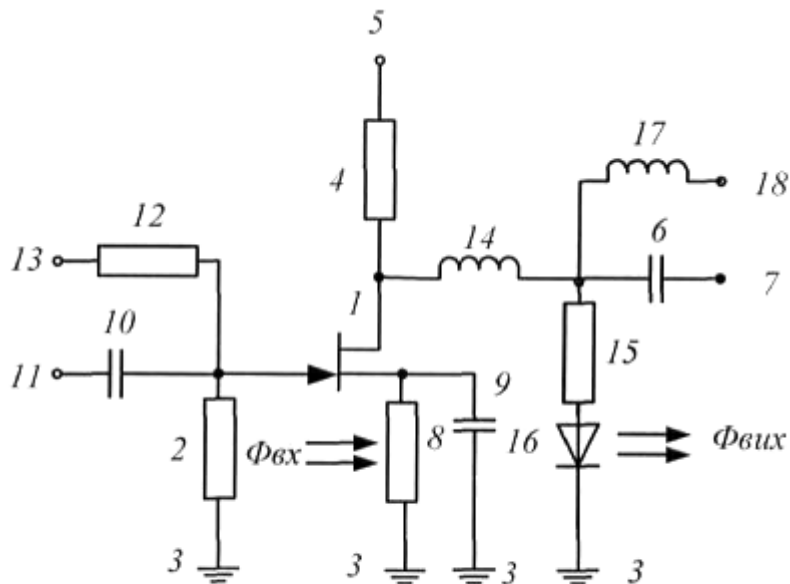
Таблиця істинності універсального логічного LC-елемента НІ у режимі відеоімпульсного логічного елемента

$U_{ВХ}$		$U_{ВІХ}$	
$U_{ВХ} < 0$	0	$U_{ВІХ1} > 0$	1
$U_{ВХ} > 0$	1	$U_{ВІХ2} < U_{ВІХ1}$	0

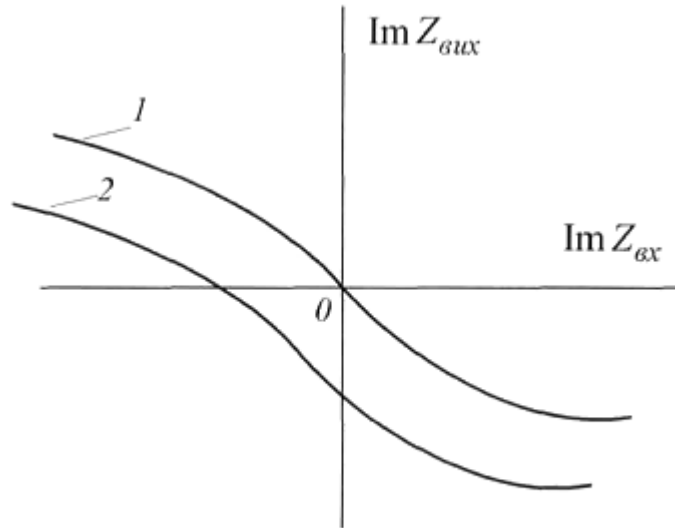
5 Таким чином, така однострижорна схема реалізує логічну функцію НІ при використанні як інформаційного параметра: постійної напруги  $U$ , що відповідає відеоімпульсному логічному елементу; зміна реактивної складової імітансу  $ImZ$ , що відповідає імітансному логічному елементу; зміна оптичного сигналу, що відповідає оптоелектронному логічному елементу, що забезпечує розширення функціональних можливостей запропонованої схеми.

10 ФОРМУЛА КОРИСНОЇ МОДЕЛІ

10 Універсальний оптоімітансний логічний LC-елемент НІ, що містить транзистор, перший вивід якого через резистор підключений до шини живлення, фоторезистор та конденсатор, який підключений до вихідної клеми, спільну шину, який **відрізняється** тим, що в нього введено дві вхідні та друга вихідна клеми, світлодіод, дві індуктивності, три резистори, два конденсатори, причому перший вивід транзистора через першу індуктивність і перший конденсатор підключений до першої вихідної клеми, через послідовно включені першу індуктивність, четвертий резистор і світлодіод підключений до спільної шини і через послідовно включені першу і другу індуктивності з'єднаний з другою вихідною клемою, другий вивід транзистора через другий резистор під'єднаний до спільної шини, через третій конденсатор підключений до першої вхідної клеми, через третій резистор під'єднаний до другої вхідної клеми, крім того, третій вивід транзистора через включені паралельно фоторезистор і другий конденсатор підключений до спільної шини, причому як транзистор використовується польовий транзистор, стік якого є його першим виводом, затвор - другим виводом, а витік - третім виводом.



Фіг. 1



Фіг. 2

---

Комп'ютерна верстка І. Мироненко

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601