



УКРАЇНА

(19) **UA** (11) **72312** (13) **U**
(51) МПК (2012.01)
H03K 5/00
G05B 1/01 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

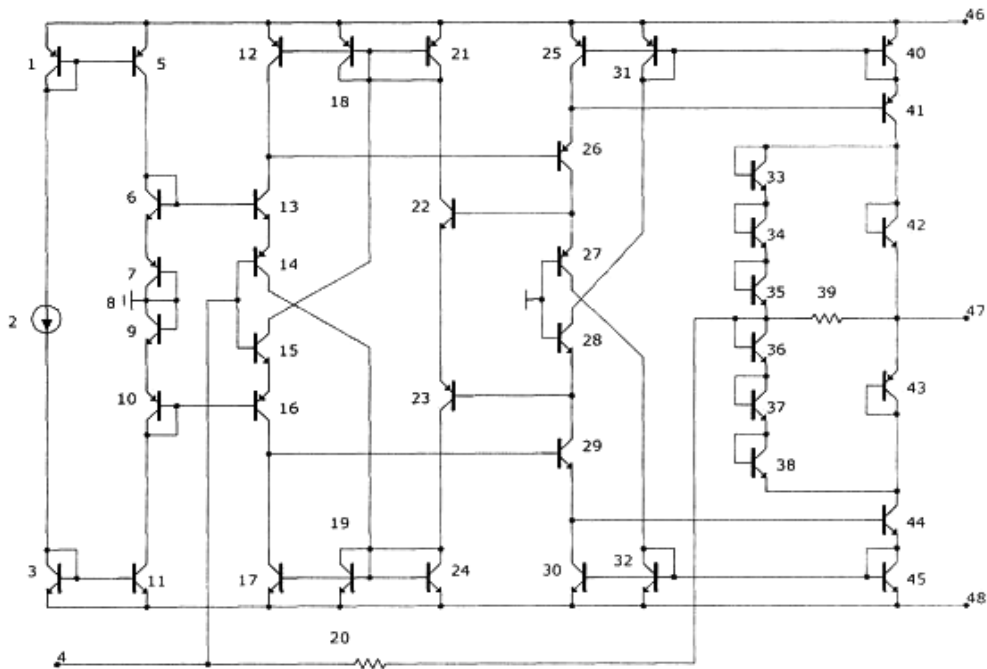
(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2012 02170	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Пономарьова Марія Валеріївна (UA), Муращенко Олексій Геннадійович (UA)
(22) Дата подання заявки: 24.02.2012	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.08.2012	
(46) Публікація відомостей про видачу патенту: 10.08.2012, Бюл.№ 15	

(54) ВХІДНИЙ ПРИСТРІЙ СХЕМИ ПОРІВНЯННЯ СТРУМІВ

(57) Реферат:

Двотактний симетричний підсилювач струму містить перше та друге джерело струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять транзисторів. У нього додатково введено тридцять перший, тридцять другий, тридцять третій та тридцять четвертий транзистори.



UA 72312 U

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму [Патент України № 26493, Н03К5/22, G05B1/00, бюл. № 15, 2007 р.], який містить перше та друге джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, тридцять чотири транзистори, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого і тридцять другого транзисторів, а також з першими виводами резистора зворотного зв'язку та коригуючого конденсатора, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами сьомого і восьмого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з емітерами двадцять дев'ятого і тридцятього транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятього транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з виводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з виводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять дев'ятого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною. Недоліком є низька точність, що звужує галузь застосування пристрою.

За прототип вибрано вхідний пристрій схеми порівняння струмів [Патент України № 53517, Н03К5/22, G05B1/00, бюл. № 19, 2010 р.], який містить перше та друге джерела струму, резистор зворотного зв'язку, резистор, тридцять вісім транзисторів, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого і тридцять другого транзисторів, а також з першим виводом резистора зворотного зв'язку, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами сьомого і восьмого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з емітерами двадцять дев'ятого і тридцятього транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятього транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з виводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного

живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з виводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базою дев'ятнадцятого транзистора відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, базу та колектор дев'ятнадцятого транзистора з'єднано з базою та колектором сімнадцятого транзистора та колектором двадцять третього транзистора, емітери дев'ятнадцятого, тридцять п'ятого, тридцять восьмого, тридцять шостого транзисторів з'єднано з базами та колекторами тридцять п'ятого, тридцять сьомого, тридцять шостого, двадцять другого транзисторів відповідно, емітер двадцять другого транзистора з'єднано з базою та колектором вісімнадцятого транзистора та з колектором двадцять четвертого транзистора, емітер тридцять сьомого транзистора з'єднано з базою та колектором тридцять восьмого транзистора, а також з другим виводом резистора зворотного зв'язку та з першим виводом резистора, другий вивід резистора з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення, що деякою мірою обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення вхідного пристрою схеми порівняння струмів, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи схеми, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у вхідний пристрій схеми порівняння струмів, який містить джерело струму, резистор зворотного зв'язку, резистор, тридцять вісім транзисторів, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого і тридцять другого транзисторів, а також з першим виводом резистора зворотного зв'язку, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами сьомого і восьмого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з виводами джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять

третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базою дев'ятнадцятого транзистора відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано, базу та колектор дев'ятнадцятого транзистора з'єднано з базою та колектором сімнадцятого транзистора та колектором двадцять третього транзистора, емітери дев'ятнадцятого, тридцять п'ятого, тридцять восьмого, тридцять шостого транзисторів з'єднано з базами та колекторами тридцять п'ятого, тридцять сьомого, тридцять шостого, двадцятього транзисторів відповідно, емітер двадцятього транзистора з'єднано з базою та колектором вісімнадцятого транзистора та з колектором двадцять четвертого транзистора, емітер тридцять сьомого транзистора з'єднано з базою та колектором тридцять восьмого транзистора, а також з другим виводом резистора зворотного зв'язку та з першим виводом резистора, другий вивід резистора з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з вихідною шиною, введено тридцять дев'ятий і сороковий транзистори, причому колектори тридцять другого і тридцять першого транзисторів з'єднано з базами третього, тридцять третього і одинадцятого та четвертого, тридцять четвертого і чотирнадцятого транзисторів відповідно, а також з колекторами тридцять третього, одинадцятого і дванадцятого та колекторами тридцять четвертого, тринадцятого і чотирнадцятого транзисторів, бази дванадцятого і тринадцятого транзисторів з'єднано з колектором п'ятнадцятого і емітером двадцять восьмого транзисторів та колектором шістнадцятого і емітером двадцять сьомого транзисторів, бази двадцять сьомого і двадцять восьмого транзисторів з'єднано між собою та з'єднано з шиною нульового потенціалу, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять першого, тридцять дев'ятого і двадцять п'ятого та двадцять другого, сорокового і двадцять шостого транзисторів відповідно, а також з колекторами тридцять дев'ятого і двадцять п'ятого та сорокового і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітер тридцять дев'ятого транзистора з'єднано з шиною додатного живлення, емітер сорокового транзистора з'єднано з шиною від'ємного живлення.

На кресленні представлено принципову схему вхідного пристрою схеми порівняння струмів. Пристрій містить вхідну шину 4, яку з'єднано з базами тридцять першого 14 і тридцять другого 15 транзисторів, а також з першим виводом резистора зворотного зв'язку 20, емітери тридцять першого 14 і тридцять другого 15 транзисторів з'єднано з емітерами першого 13 і другого 16 транзисторів відповідно, бази першого 13 і другого 16 транзисторів з'єднано з базами та колекторами п'ятого 6 і шостого 10 транзисторів відповідно, а також з колекторами сьомого 5 і восьмого 11 транзисторів відповідно, емітери п'ятого 6 і шостого 10 транзисторів з'єднано з емітерами двадцять дев'ятого 7 і тридцятого 9 транзисторів відповідно, бази та колектори двадцять дев'ятого 7 і тридцятого 9 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, бази сьомого 5 і восьмого 11 транзисторів з'єднано з базами та колекторами дев'ятого 1 і десятого 3 транзисторів відповідно, а також з виводами джерела струму 2, емітери сьомого 5 і дев'ятого 1 транзисторів з'єднано з шиною додатного живлення 46, емітери восьмого 11 і десятого 3 транзисторів з'єднано з шиною від'ємного живлення 48, колектори першого 13 і другого 16 транзисторів з'єднано з базами п'ятнадцятого 26 і шістнадцятого 29 транзисторів відповідно, а також з колекторами третього 12 і четвертого 17 транзисторів відповідно, емітери третього 12, тридцять третього 18 і одинадцятого 21 транзисторів з'єднано з шиною додатного живлення 46, емітери четвертого 17, тридцять четвертого 19 і чотирнадцятого 24 транзисторів з'єднано з шиною від'ємного живлення 48, бази третього 12 і четвертого 17 транзисторів з'єднано з базами та колекторами одинадцятого 21, чотирнадцятого 24, тридцять третього 18, тридцять четвертого 19 транзисторів відповідно, а також з колекторами дванадцятого 22 і тринадцятого 23 транзисторів відповідно, емітери п'ятнадцятого 26 і шістнадцятого 29 транзисторів з'єднано з базами двадцять третього 41 і двадцять четвертого 44 транзисторів відповідно, а також з колекторами двадцять першого 25 і двадцять другого 30 транзисторів відповідно, бази двадцять першого 25 і двадцять другого 30 транзисторів з'єднано з базами та колекторами двадцять п'ятого 40 і двадцять шостого 45 транзисторів відповідно, а також з емітерами двадцять третього 41 і двадцять четвертого 44 транзисторів відповідно, емітери

двадцять першого 25 і двадцять п'ятого 40 транзисторів з'єднано з шиною додатного живлення 46, емітери двадцять другого 30 і двадцять шостого 45 транзисторів з'єднано з шиною від'ємного живлення 48, колектори двадцять третього 41 і двадцять четвертого 44 транзисторів з'єднано з базами та колекторами сімнадцятого 42 і вісімнадцятого 43 транзисторів відповідно, а також з базою дев'ятнадцятого 33 транзистора відповідно, емітери сімнадцятого 42 і вісімнадцятого 43 транзисторів об'єднано, базу та колектор дев'ятнадцятого 33 транзистора з'єднано з базою та колектором сімнадцятого 42 транзистора та колектором двадцять третього 41 транзистора, емітери дев'ятнадцятого 33, тридцять п'ятого 34, тридцять восьмого 36, тридцять шостого 37 транзисторів з'єднано з базами та колекторами тридцять п'ятого 34, тридцять сьомого 35, тридцять шостого 37, двадцятого 38 транзисторів відповідно, емітер двадцятого 38 транзистора з'єднано з базою та колектором вісімнадцятого 43 транзистора та з колектором двадцять четвертого 44 транзистора, емітер тридцять сьомого 35 транзистора з'єднано з базою та колектором тридцять восьмого 36 транзистора, а також з другим виводом резистора зворотного зв'язку 20 та з першим виводом резистора 39, другий вивід резистора 39 з'єднано з емітерами сімнадцятого 42 і вісімнадцятого 43 транзисторів відповідно, а також з вихідною шиною 47, колектори тридцять другого 15 і тридцять першого 14 транзисторів з'єднано з базами третього 12, тридцять третього 18 і одинадцятого 21 та четвертого 17, тридцять четвертого 19 і чотирнадцятого 24 транзисторів відповідно, а також з колекторами тридцять третього 18, одинадцятого 21 і дванадцятого 22 та колекторами тридцять четвертого 19, тринадцятого 23 і чотирнадцятого 24 транзисторів, бази дванадцятого 22 і тринадцятого 23 транзисторів з'єднано з колектором п'ятнадцятого 26 і емітером двадцять восьмого 27 транзисторів та колектором шістнадцятого 29 і емітером двадцять сьомого 28 транзисторів, бази двадцять сьомого 28 і двадцять восьмого 27 транзисторів з'єднано між собою та з'єднано з шиною нульового потенціалу 8, колектори двадцять сьомого 28 і двадцять восьмого 27 транзисторів з'єднано з базами двадцять першого 25, тридцять дев'ятого 31 і двадцять п'ятого 40 та двадцять другого 30, сорокового 32 і двадцять шостого 45 транзисторів відповідно, а також з колекторами тридцять дев'ятого 31 і двадцять п'ятого 40 та сорокового 32 і двадцять шостого 45 транзисторів відповідно, а також з емітерами двадцять третього 41 і двадцять четвертого 44 транзисторів відповідно, емітер тридцять дев'ятого 31 транзистора з'єднано з шиною додатного живлення 46, емітер сорокового 32 транзистора з'єднано з шиною від'ємного живлення 48.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 4. Якщо вхідний струм втікає у схему, то тридцять другий 15 транзистор трохи відкривається, а тридцять перший 14 транзистор трохи закривається, відповідно другий 16 транзистор трохи відкривається, а перший 13 транзистор трохи закривається. При цьому базовий струм шістнадцятого 29 транзистора збільшується, що призводить до його привідкривання, а базовий струм п'ятнадцятого 26 транзистора зменшується, що призводить до його призакривання. При цьому потенціал точки об'єднання емітерів сімнадцятого 42 і вісімнадцятого 43 транзисторів зменшується і прямує до - Еж.

Якщо вхідний струм витікає із схеми, то тридцять другий 15 транзистор трохи закривається, а тридцять перший 14 транзистор трохи відкривається, відповідно другий 16 транзистор трохи закривається, а перший 13 транзистор трохи відкривається. При цьому базовий струм шістнадцятого 29 транзистора зменшується, що призводить до його призакривання, а базовий струм п'ятнадцятого 26 транзистора збільшується, що призводить до його привідкривання. При цьому потенціал точки об'єднання емітерів сімнадцятого 42 і вісімнадцятого 43 транзисторів збільшується і прямує до Еж.

Джерело струму 2 та перший 13, другий 16, п'ятий 6, шостий 10, сьомий 5, восьмий 11, дев'ятий 1, десятий 3, двадцять дев'ятий 7, тридцятий 9 транзистори утворюють схему задання режиму по постійному струму.

Тридцять перший 14 і тридцять другий 15 транзистори утворюють двотактний вхідний підсилювальний каскад.

Дванадцятий 22, тринадцятий 23, двадцяти сьомий 28, двадцяти восьмий 27 транзистори утворюють двонаправлений відбивач струму, який через компенсатори струму, які побудовано на третьому 12, четвертому 17, одинадцятому 21, чотирнадцятому 24, тридцять третьому 18, тридцять четвертому 19 транзисторах відповідно, задає базові струми проміжних підсилювальних каскадів, які побудовано на п'ятнадцятому 26 і шістнадцятому 29 транзисторах відповідно, а також режим по постійному струму двотактного вхідного підсилювального каскаду, що забезпечує збільшення коефіцієнта підсилення.

Двадцять перший 25, двадцять другий 30, двадцять третій 41, двадцять четвертий 44, двадцять п'ятий 40, двадцять шостий 45, тридцять дев'ятий 31, сороковий 32 транзистори утворюють відбивачі Уїлсона, які забезпечують передачу підсиленого сигналу, через сімнадцятий 42 і вісімнадцятий 43 транзистори у діодному вмиканні на вихід пристрою, а також розв'язку колекторів двадцять восьмого 27 і двадцять сьомого 28 транзисторів та їх більш оптимального режиму роботи, що у свою чергу призводить до підвищення точності роботи схеми.

Ланцюг транзисторів з дев'ятнадцятого 33, двадцятого 38 та з тридцять п'ятого по тридцять восьмий 34-37 транзисторів у діодному вмиканні та резистор 39 утворюють коло нелінійного від'ємного зворотного зв'язку, мета уведення якого - обмежити амплітуду змінення напруги на виході схеми. При цьому, якщо струм, що втікає у схему збільшується, то потенціал вихідної шини 47 зменшується, то транзистори тридцять восьмий 36, тридцять шостий 37 і двадцятий 38 трохи відкриваються, а транзистори дев'ятнадцятий 33, тридцять п'ятий 34, тридцять сьомий 35 трохи закриваються. При цьому через тридцять восьмий 36, тридцять шостий 37 і двадцятий 38 транзистори в коло колектора двадцять четвертого 44 транзистора втікає струм, який компенсує вхідний струм схеми. У міру збільшення вхідного струму тридцять восьмий 36, тридцять шостий 38 і двадцятий 38 трохи відкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку збільшається.

Якщо струм, що втікає у схему, зменшується, то потенціал вихідної шини 47 збільшується, то транзистори тридцять восьмий 36, тридцять шостий 37 і двадцятий 38 трохи закриваються, а транзистори дев'ятнадцятий 33, тридцять п'ятий 34, тридцять сьомий 35 трохи відкриваються. При цьому через дев'ятнадцятий 33, тридцять п'ятий 34, тридцять сьомий 35 в коло колектора двадцять третього 41 транзистора витікає струм, який компенсує вхідний струм схеми. У міру зменшення вхідного струму дев'ятнадцятий 33, тридцять п'ятий 34, тридцять сьомий 35 трохи відкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку збільшується.

Оскільки ланцюг транзисторів з дев'ятнадцятого 33, двадцятого 38 та з тридцять п'ятого по тридцять восьмий 34-37 транзисторів у діодному вмиканні підключені паралельно колу сімнадцятого 42 і вісімнадцятого 43 транзисторів, то в стані спокою, тобто, коли $I_{vx} = 0$, ланцюг транзисторів з дев'ятнадцятого 33, двадцятого 38 та з тридцять п'ятого по тридцять восьмий 34-37 транзисторів знаходяться на порозі відпирання. Якщо вхідний струм приймає максимальне значення, то залежно від напрямку вхідного струму або група з дев'ятнадцятого 33, тридцять п'ятого 34, тридцять сьомого 35 транзисторів відпирається, а група з тридцять восьмого 36, тридцять шостого 37 і двадцятого 38 транзисторів закривається, або група з тридцять восьмого 36, тридцять шостого 37 і двадцятого 38 транзисторів відкривається, а група з дев'ятнадцятого 33, тридцять п'ятого 34, тридцять сьомого 35 транзисторів закривається.

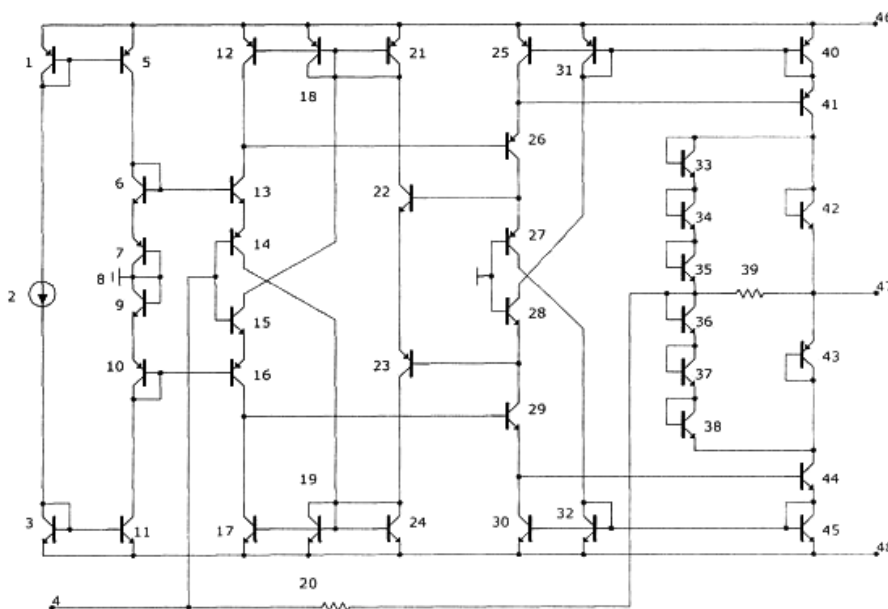
Резистор зворотного зв'язку 20 задає коефіцієнт підсилення.

Шини додатного 46 і від'ємного 48 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, який містить перше та друге джерело струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з емітерами п'ятого і шостого транзисторів, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого, восьмого, дев'ятого, десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери сьомого, тринадцятого, сімнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери восьмого, чотирнадцятого, вісімнадцятого та колектор двадцять четвертого транзисторів з'єднано з

шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку та з вихідною шиною, бази та колектори двадцять п'ятого і двадцять шостого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, а також базами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого, двадцять дев'ятого та двадцятього, тридцятого транзисторів відповідно, а також з базами тринадцятого і чотирнадцятого транзисторів відповідно, бази двадцять дев'ятого і тридцятого транзисторів з'єднано з базами дев'ятнадцятого і двадцятього транзисторів відповідно, емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з об'єднаними емітерами двадцять першого і двадцять другого транзисторів відповідно, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцять шостого і двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, який **відрізняється** тим, що у нього введено тридцять перший, тридцять другий, тридцять третій та тридцять четвертий транзистори, причому бази п'ятого і шостого транзисторів з'єднано з емітерами другого і першого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, бази першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого і другого транзисторів з'єднано з шиною додатного та від'ємного живлення відповідно, базу дев'ятого транзистора з'єднано з об'єднаними колектором п'ятнадцятого і емітером тридцять першого транзисторів, базу десятого транзистора з'єднано з об'єднаними колектором шістнадцятого і емітером тридцять другого транзисторів, бази тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектор тридцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять першого, тридцять дев'ятого і двадцять п'ятого та двадцять другого, сорокового і двадцять шостого транзисторів відповідно, а також з колекторами тридцять дев'ятого і двадцять п'ятого та сорокового і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітер тридцять дев'ятого транзистора з'єднано з шиною додатного живлення, емітер сорокового транзистора з'єднано з шиною від'ємного живлення.



Комп'ютерна верстка Л. Ціхановська

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601