

РЕАЛІЗАЦІЯ БЛОКА КОРЕЛЯЦІЇ У СКЛАДІ ОПТОЕЛЕКТРОННОГО КОРЕЛЯТОРА

Вінницький національний технічний університет

Анотація

Пропонується структура блока кореляції у складі оптоелектронного корелятора, який може бути використаний у спеціалізованих обчислювальних пристроях реального часу для цифрової обробки сигналів та аналізу зображень. Розглядаються способи реалізації блока кореляції.

Ключові слова: нормалізована кореляційна обробка; бінарне зображення; оптоелектронна елементна база.

Abstract

The structure of the correlation block consisting of optoelectronic correlator that can be used in specialized computing devices of real time for digital signal processing and image analysis that works is proposed. The methods of implementation correlation block are considered.

Keywords: normalized correlation processing; binary image; optoelectronic element base.

Вступ

Процес кореляції знайшов застосування в обробці зображень у сфері комп'ютерного зору та дистанційного зондування із супутників, в яких порівнюються дані з різних зображень, в радарному та гідроакустичному обладнанні. Тому, в якості складових елементів багатьох систем обробки та аналізу радіотехнічних, електричних, біомедичних сигналів на практиці широко застосовуються корелятори, що працюють в реальному часі. Поєднання паралельного оптичного введення/виведення матриці даних з їх цифровою обробкою відкриває широкі можливості для реалізації складних алгоритмів, зокрема, кореляцію на оптоелектронній елементній базі.

Метою даної роботи є дослідження особливостей реалізації блока кореляції на оптоелектронній елементній базі, а також вдосконалення процесу кореляційної обробки у матричному кореляторі.

Результати дослідження

Першим варіантом, що пропонується, є реалізація блока кореляції (рис.1), що містить кореляційну матрицю 1, блок керування 2, пам'ять еталонів 3, аналогово-цифровий перетворювач (АЦП) 4, матрицю світлодіодів 5. Блоком кореляції є виділена пунктиром зона. Сигнал у вигляді оптичного поточного зображення 6 потрапляє на вхід АЦП 4, де відбувається перетворення у бінарне зображення 9, яке поступає на вхід кореляційної матриці 1, де порівнюється із еталонним зображенням 7, формуючи матрицю кореляційного рельєфу 10 [1]. В результаті обробки масиву даних формується оптичний двовимірний кореляційний рельєф 8, взаємно-кореляційної функції (ВКФ), де одиничні значення ВКФ вказують на місцезнаходження центрів еталона на поточному бінарному зображенні через використання нормалізації кореляційного рельєфу [2]. Блок керування має синхровхід 11, адресний вхід 12, вхід початкового встановлення 13, керуючі шини матриці 14-16, а матриця має вхід еталонного сигналу 17.

Другим варіантом є реалізація блока кореляції на основі матриці смарт-пікселів [3]. Окремий смарт піксель представляє собою фрагмент інтегральної схеми (ІС), в якій об'єднані пристрої введення/виведення оптичної інформації та електронна схема, необхідна для обробки цієї інформації. Складність електронної схеми може у значній мірі змінюватися – від одного або двох транзисторів у простих схемах, що забезпечують формування та підсилення сигналу, до декількох тисяч транзисторів в пристроях, які виконують складну обробку інформації, наприклад, обробку в системах із асинхронною передачею даних.

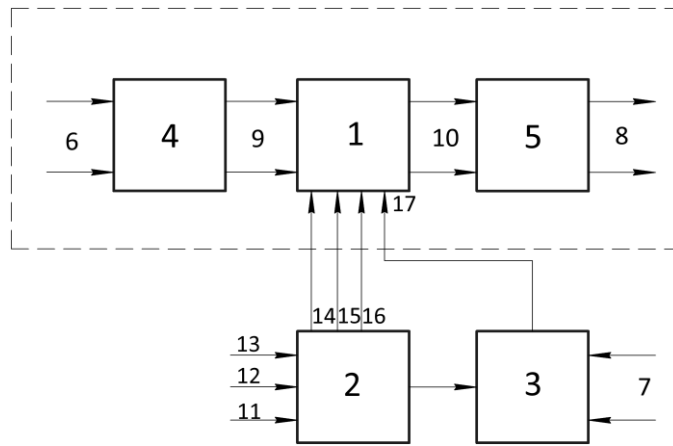


Рисунок 1 – Оптиелектронний матричний корелятор

Окремі елементи смарт-пікселів об'єднуються у матрицю, створюючи оптиелектронну ІС. Оптична інформація надходить на матрицю і після обробки виходить у вигляді двовимірного оптичного масиву [3], тому немає необхідності у використанні АЦП 4 і матриці світлодіодів 5, як на рис. 1.

Висновки

Застосування методу нормалізації вмісту матриці кореляційних коефіцієнтів забезпечує перехід від багатоградацийного до бінарного результуючого кореляційного рельєфу, що дозволяє не тільки зменшити апаратні витрати, але й дозволити візуалізацію результату. Отже, розглянуто два варіанти реалізації блока кореляції у складі оптиелектронного корелятора з можливістю отримання результату кореляції у вигляді двовимірного оптичного масиву.

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Пат. 95168 Україна, МПК G06F17/00. Корелятор / Т.Б. Мартинюк, С.В. Сидорук, С.В. Костюк. – № u 2014 07561; заявл. 04.07.2014; опубл. 10.12.2014, Бюл. №23.
2. Мартинюк Т. Б. Нормалізована кореляційна обробка двовимірних зображень / Т. Б. Мартинюк, А. В. Кожем'яко, І. Ю. Видмиш, Д. О. Шаромов // Інформаційні технології та комп'ютерна інженерія. – 2016. – №37 – С. 44-51.
3. Захаров С. М. Оптиелектронные интегральные схемы с применением полупроводниковых вертикально излучающих лазеров / С. М. Захаров, В. Б. Фёдоров, В. В. Цветков // Квантовая электроника. – 1999. – №3. – С. 189-205.

Шаромов Дмитро Олександрович – студент групи ЛТО-16сп, Факультет комп'ютерних систем та автоматизації, Вінницький національний технічний університет, Вінниця, e-mail: sharomovdima94@gmail.com.

Науковий керівник: **Мартинюк Тетяна Борисівна** – доктор технічних наук, професор кафедри лазерної та оптикоелектронної техніки, Вінницький національний технічний університет, Вінниця.

Sharomov Dmytro – Department of Computer Systems and Automation, Vinnytsia National Technical University, Vinnytsia, e-mail: sharomovdima94@gmail.com.

Supervisor: **Martyniuk Tetyana** – Doctor of Science, professor of laser and optoelectronic technology department, Vinnytsia National Technical University, Vinnytsia.