



УКРАЇНА

(19) UA (11) 24499 (13) A

(51) G 06 F 7/08

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769 XII від 23 XII 1993 рПублікується
в редакції заявника

(54) ПРИСТРІЙ ДЛЯ СОРТУВАННЯ ЧИСЕЛ

1

(21) 97052217
(22) 14.05.97
(24) 21.07.98
(46) 30.10.98 Бюл. № 5
(47) 21.07.98(72) Кожем'яко Володимир Прокопович,
Мартинюк Тетяна Борисівна, Кожем'яко
Андрій Вікторович, Мартинович Олена Ми-
колаївна, Фофанова Наталя Володимирівна
(73) Вінницький державний технічний
університет(57) Устрійство для сортировки чисел, содер-
жащее входной регистр, два элемента И и
элемент НЕ и $(m-1)$ узлов, где m – количество
чисел сортируемого массива, причем каж-
дый узел сравнения содержит схему сравне-
ния, коммутатор, элемент И и регистр,
выходы разрядов которого соединены с ин-
формационными входами первой группы
схемы сравнения и коммутатора, управляю-
щий вход которого подключен к выходу схе-
мы сравнения, выходы коммутатора i -го узла
сравнения, где $i=1, 2, \dots, (m-2)$, соединены с
установочными входами регистра $(i+1)$ узла
сравнения, вход задания режима сортиров-
ки устройства подключен к управляющим
входам схем сравнения, первый вход эле-
мента И каждого узла сравнения соединен с
выходом схемы сравнения этого узла срав-
нения, а выход – с входом управления за-
писью регистра этого узла сравнения,
вторые входы элементов И всех узлов срав-
нения подключены к входу тактовых импуль-
сов устройства, подключенному также к
входам управления записью входного реги-
стра, информационные входы устройства
соединены с установочными входами реги-
стра первого узла сравнения, информацио-

2

нными входами второй группы схемы сравне-
ния и коммутаторов всех узлов сравнения,
вход задания режима сортировки устройст-
ва подключен к первому входу первого эле-
мента И и через элемент НЕ – к первому
входу второго элемента И, вторые входы
первого и второго элементов И подключены
к шине начальной установки устройства, а
выходы – к входам установки соответствен-
но в единичное и нулевое состояния регист-
ров всех узлов сравнения, о т л и ч а ю щ е е
с я тем, что устройство содержит вход зада-
ния режима сравнения и дополнительный
узел сравнения, а в каждой схеме сравнения –
элемент сравнения с тремя выходами ($>$, $<$, $=$) и
первый логический элемент 2И-ИЛИ, при
этом первый ($>$) и второй ($<$) выходы элемента
сравнения подключены к первому и четвер-
тому входам первого элемента 2И-ИЛИ,
второй и третий (инверсный) входы которого
являются первым управляющим входом схе-
мы сравнения, который соединен с входом
задания режима сортировки, а первый и вто-
рой входы элемента сравнения подключены
к информационным входам первой и второй
группы схемы сравнения соответственно,
причем все схемы сравнения, кроме схемы
сравнения первого узла сравнения, содер-
жит также второй элемент 2И-ИЛИ и эле-
мент И и ИЛИ, выходы которых являются
первым и вторым выходами схемы сравне-
ния соответственно, входы элемента И сое-
динены с выходами первого и второго
элементов 2И-ИЛИ, а входы элемента ИЛИ
– с третьим выходом ($=$) элемента сравнения
и вторым управляющим входом схемы срав-
нения, который подключен к первому входу,
а также к третьему и четвертому (инверсным)

(19) UA (11) 24499 (13) A



УКРАЇНА

(19) UA (11) 24499 (13) A

(51) G 06 F 7/08

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІДбез проведення експертизи по суті
на підставі Постанови Верховної Ради України
№ 3769-XII від 23.XII. 1993 р.Публікується
в редакції заявника

(54) ПРИСТРІЙ ДЛЯ СОРТУВАННЯ ЧИСЕЛ

1

(21) 97052217

(22) 14.05.97

(24) 21.07.98

(46) 30.10.98. Бюл. № 5

(47) 21.07.98

(72) Кожем'яко Володимир Прокопович,
Мартинюк Тетяна Борисівна, Кожем'яко
Андрій Вікторович, Мартинович Олена Ми-
колаївна, Фофанова Наталя Володимирівна
(73) Вінницький державний технічний
університет.(57) Устрійство для сортировки чисел, содер-
жащее входной регистр, два элемента И и
элемент НЕ и $(m-1)$ узлов, где m – количество
чисел сортируемого массива, причем каж-
дый узел сравнения содержит схему сравне-
ния, коммутатор, элемент И и регистр,
выходы разрядов которого соединены с ин-
формационными входами первой группы
схемы сравнения и коммутатора, управляю-
щий вход которого подключен к выходу схе-
мы сравнения, выходы коммутатора l -го узла
сравнения, где $l=1,2,\dots,(m-2)$, соединены с
установочными входами регистра $(l+1)$ узла
сравнения, вход задания режима сортиров-
ки устройства подключен к управляющим
входам схем сравнения, первый вход эле-
мента И каждого узла сравнения соединен с
выходом схемы сравнения этого узла срав-
нения, а выход – с входом управления за-
писью регистра этого узла сравнения,
вторые входы элементов И всех узлов срав-
нения подключены к входу тактовых импуль-
сов устройства, подключенному также к
входам управления записью входного реги-
стра, информационные входы устройства
соединены с установочными входами реги-
стра первого узла сравнения, информацио-

2

нными входами второй группы схемы сравне-
ния и коммутаторов всех узлов сравнения,
вход задания режима сортировки устройст-
ва подключен к первому входу первого эле-
мента И и через элемент НЕ – к первому
входу второго элемента И, вторые входы
первого и второго элементов И подключены
к шине начальной установки устройства, а
выходы – к входам установки соответствен-
но в единичное и нулевое состояния регис-
тров всех узлов сравнения, о т л и ч а ю щ е е
с я тем, что устройство содержит вход зада-
ния режима сравнения и дополнительный
узел сравнения, а в каждой схеме сравнения –
элемент сравнения с тремя выходами ($>$, $<$, $=$) и
первый логический элемент 2И-ИЛИ, при
этом первый ($>$) и второй ($<$) выходы элемента
сравнения подключены к первому и четвер-
тому входам первого элемента 2И-ИЛИ,
второй и третий (инверсный) входы которого
являются первым управляющим входом схе-
мы сравнения, который соединен с входом
задания режима сортировки, а первый и вто-
рой входы элемента сравнения подключены
к информационным входам первой и второй
группы схемы сравнения соответственно,
причем все схемы сравнения, кроме схемы
сравнения первого узла сравнения, содер-
жит также второй элемент 2И-ИЛИ и эле-
мент И и ИЛИ, выходы которых являются
первым и вторым выходами схемы сравне-
ния соответственно, входы элемента И сое-
динены с выходами первого и второго
элементов 2И-ИЛИ, а входы элемента ИЛИ
– с третьим выходом ($=$) элемента сравнения
и вторым управляющим входом схемы срав-
нения, который подключен к первому входу,
а также к третьему и четвертому (инверсным)

(19) UA (11) 24499 (13) A

входам второго элемента 2И-ИЛИ и к второму входу схемы сравнения предыдущего узла сравнения, второй вход второго элемента 2И-ИЛИ соединен с третьим управляющим входом схемы сравнения, который подключен к шине задания режима сравнения уст-

ройства, кроме того, в схеме сравнения первого узла сравнения выходы первого элемента 2И-ИЛИ и третий выход (=) элемента сравнения являются первым и вторым выходами схемы сравнения соответственно

Изобретение относится к вычислительной технике и автоматике и может быть использовано в системе обработки при реализации технических средств цифровых вычислительных машин дискретной автоматики.

Известно устройство для сортировки чисел [Авт. св. СССР № 1007099, кл. G 06 F 7/08, 1981], состоящее из ячеек m ячеек, где m — количество чисел в выходном множестве, причем каждая ячейка содержит элемент сравнения и приемный регистр, выходы разрядов которого соединены с первой группой информационных входов элемента сравнения, кроме того каждая ячейка содержит коммутатор и регистр результата, при этом регистры результата соединены с первой группой информационных входов коммутатора, установочные входы приемного регистра являются информационными входами ячейки, а выходы разрядов приемного регистра соединены с установочными входами регистра результата и со второй группой информационных входов коммутатора, а входы коммутатора являются выходами ячейки, входы установки приемного регистра и регистра результата в исходное состояние соединены со входом установки устройства в исходное состояние, вход управления записью приемного регистра и первый вход управления записью регистра результата соединены с входом тактовых сигналов устройства, выход элемента сравнения соединен со вторыми входами управления записью регистра результатов и управляющим входом коммутатора, управляющий вход элемента сравнения соединен с управляющим входом коммутатора управляющий вход элемента сравнения соединен с управляющим входом устройства, группы информационных входов каждой ячейки, кроме того первой, соединены с группой выходов предыдущей ячейки, а группа информационных входов первой ячейки является группой информационных входов первой ячейки является группой информационных входов устройства.

5

10

15

20

25

30

35

40

45

Известно устройство для сортировки чисел [Авт. св. СССР № 981988, кл. G 06 F 7/06, 1980], содержащее распределитель импульсов, m регистров, m элементов сравнения, групп элементов И, счетчик, сумматор и регистр результата причем выходы i -го ($i=1 \dots m$) регистра соединены с первой группой входов i -го элемента сравнения и с первыми входами элементов И i -й группы, выходы которой соединены с i -й группой входов регистра результата, а вторые входы с i -выходом распределителя импульсов, вход которого является первым управляющим входом устройства, выход i -го элемента сравнения соединен с i -м входом счетчика, выходы которого соединены с первой группой входов сумматора, вторая группа входов которого соединена с группой информационных входов устройства, а выходы — с первыми входами элементов И первой выходной группы, выходы которых являются первой группой выходов устройства, первые входы элементов И второй выходной группы соединены с выходами регистра результата, а выходы являются второй группой выходов устройства, введены отличительные связи — выходы элементов И i -ой группы соединены с $(i-1)$ -ыми группами входов элементов сравнения с первой по $(i-1)$ -ю и к i -ым группам входов элементов сравнения с $(i+1)$ -ой по m ую

Известные устройства не позволяют учесть возможность появления одинаковых величин в сортируемой последовательности чисел, что является необходимым условием для случая, когда числа должны быть отсортированы без случаев повторения числовых величин

Наиболее близким к предлагаемому является устройство для сортировки чисел [Авт. св. СССР № 111362, кл. G 06 F 7/08, 1983], содержащее $(m-1)$ узлов сравнения, где m — количество чисел сортируемого массива, причем каждый узел сравнения содержит схему сравнения, коммутатор и регистр, выходы разрядов которого соединены с информационными входами первой группы схемы сравнения и коммутатора, управляю-

щий вход которого подключен к выходу схемы сравнения, выходы коммутатора l -го узла сравнения, где $l=1, 2, \dots, (m-2)$, соединены с установочными входами регистра $(l+1)$ -го узла сравнения, вход задания режима сортировки устройства подключен к управляющим входам схем сравнения всех узлов сравнения, содержит также входной и выходной регистры, два элемента И и элемент НЕ, а в каждом узле сравнения - элемент И, первый вход которого соединен с выходом схемы сравнения этого узла сравнения, а выход - с входом управления записью регистра этого узла сравнения, вторые входы элементов И всех узлов сравнения подключены к входу тактовых импульсов устройства, подключенному также к входам управления записью входного и выходного регистров, информационные входы устройства соединены с установочными входами входного регистра, выходы разрядов которого соединены с установочными входами первого узла сравнения, информационными входами второй группы схем сравнения и коммутаторов всех узлов сравнения, выходы коммутатора $(m-1)$ -го узла сравнения соединены с установочными входами выходного регистра, вход задания режима сортировки устройства подключен к первому входу первого элемента И и через элемент НЕ - к первому входу второго элемента И, вторые входы первого и второго элементов И подключены к шине начальной установки устройства, а выходы - к входам установки соответственно в единичное и нулевое состояния регистров всех узлов сравнения.

Это устройство не позволяет учесть возможность фиксирования момента появления одинаковых величин в последовательности сортируемых чисел, в отношении которых возможны два режима работы устройства, а именно, с учетом и без учета повторяющихся данных.

В основу изобретения поставлена задача усовершенствования устройства для сортировки чисел, в которых учет или неучет повторяющихся чисел обеспечивает расширение функциональных возможностей устройства за счет работы в двух режимах.

Поставленная задача решается тем, что в устройство для сортировки чисел, содержащее входной регистр, два элемента И и элемент НЕ, $(m-1)$ узлов сравнения, где m - количество чисел сортируемого массива, причем каждый узел сравнения содержит схему сравнения, коммутатор, элемент И и регистр, выходы разрядов которого соединены с информационными входами первой группы схемы сравнения и коммутатора, уп-

равляющий вход которого подключен к выходу схемы сравнения, выходы коммутатора l -го узла сравнения, где $l=1, 2, \dots, (m-2)$, соединены с установочными входами регистра $(l+1)$ -го узла сравнения, вход задания режима сортировки устройства подключен к управляющим входам схем сравнения всех узлов сравнения, первый вход элемента И каждого узла сравнения соединен с выходом схемы сравнения этого узла сравнения, а выход - с входом управления записью регистра этого узла сравнения, вторые входы элементов И всех узлов сравнения подключены к входу тактовых импульсов устройства, подключенному также к входам управления записью входного регистра, информационные входы устройства соединены с установочными входами входного регистра, выходы разрядов которого соединены с установочными входами регистра первого узла сравнения, информационными входами второй группы схем сравнения и коммутаторов всех узлов сравнения, вход задания режима сортировки устройства подключен к первому входу первого элемента И и через элемент НЕ - к первому входу второго элемента И, вторые входы первого и второго элементов И подключены к шине начальной установки устройства, а выходы - к входам установки соответственно в единичное и нулевое состояния регистров всех узлов сравнения, введены вход задания режима сравнения и дополнительный узел сравнения, а в каждой схеме сравнения - элемент сравнения с тремя выходами ($>$, $<$, $=$) и первый логический элемент 2И-ИЛИ, при этом первый ($>$) и второй ($<$) выходы элемента сравнения подключены к первому и четвертому входам первого элемента 2И-ИЛИ, второй и третий (инверсный) вход которого являются первым управляющим входом схемы сравнения, который соединен с входом задания режима сортировки, а первый и второй входы элемента сравнения подключены к информационным входам первой и второй группы схемы сравнения соответственно, причем все схемы сравнения, кроме схемы сравнения первого узла сравнения, содержат также второй элемент 2И-ИЛИ и элементы И и ИЛИ, выходы которых являются первым и вторым выходами схемы сравнения соответственно, входы элемента соединены с выходами первого и второго элементов И-ИЛИ, а входы элемента ИЛИ - с третьим выходом ($=$) элемента сравнения и вторым управляющим входом схем сравнения, который подключен к первому входу, а также к третьему и четвертому (инверсным) входам второго элемента 2И-ИЛИ и к второму выходу схемы

сравнения предыдущего узла сравнения, второй вход второго элемента 2И-ИЛИ соединен с третьим управляющим входом схемы сравнения, который подключен к шине задания режима сравнения устройства, кроме того, в схеме сравнения первого узла сравнения выходы первого элемента 2И-ИЛИ и третий выход (=) элемента сравнения являются первым и вторым выходами схемы сравнения соответственно.

Отличительными признаками предлагаемого устройства для сортировки чисел является то, что устройство содержит вход задания режима сравнения и в каждую схему сравнения элемента сравнения с тремя выходами (>, <, =), двух логических элементов 2И-ИЛИ и элементов И и ИЛИ, дающие возможность выявить соотношение равенства с учетом и без учета повторяющихся величин в сортируемой последовательности чисел.

Таким образом, предлагаемое устройство для сортировки чисел обладают существенными отличиями.

На чертеже представлена структурная схема устройства.

Устройство содержит информационные входы 1, вход 2 тактовых импульсов, вход 3 задания режима сортировки, шину 4 начальной установки, элемент НЕ 5, элементы И 6 и И 7, входной регистр 8 с информационным выходом 9, m узлов 10 сравнения (m — количество сортируемых чисел), причем каждый узел 10 сравнения содержит элемент И 11, регистр 12, схему 13 сравнения, коммутатор 14. Кроме того, устройство содержит вход 15 задания режима сравнения, а схема 13 сравнения состоит из элемента сравнения 16, элемента 2И-ИЛИ 17, элемента 2И-ИЛИ 18 и элементов И 19, ИЛИ 20. В каждой схеме 13 сравнения второй и третий инверсный входы элемента 2И-ИЛИ 17 являются управляющим входом 21 схемы 13 сравнения, который соединен с входом 3 задания режима сортировки. Первый и второй выходы элемента сравнения 16 подключены к первому и четвертому входам элемента 2И-ИЛИ 17, второй вход элемента 2И-ИЛИ 18 является управляющим входом 22 схемы 13 сравнения, который соединен с входом 15 задания режима сравнения устройства. Выходы элементов ИЛИ 20 и И 19 являются выходами 23 и 24 всех схем 13 сравнения соответственно, кроме схемы 13 сравнения первого узла 10 сравнения, в которой выходами 23 и 24 являются соответственно третий выход элемента 16 сравнения и выход элемента 2И-ИЛИ 17. Выходы элемента И 19 схемы 13 сравнения i -го узла 10 сравнения соединены с выходами элементов 2И-ИЛИ 17 и 18, входы элемента ИЛИ 20 — с третьим выходом

элемента 16 сравнения, выходом 23 схемы 13 сравнения узла ($i-1$)-го узла 10 сравнения и первым входом, а также третьим и четвертым (инверсными) входами элемента 2И-ИЛИ 18, а информационные входы первой и второй группы элементов 16 сравнения является информационными входами 25 и 26 первой и второй группы схемы 13 сравнения соответственно, информационные входы первой и второй группы коммутатора 14 соединены с выходами разрядов регистров 12 и 8 соответственно, выходы коммутатора 14 i -го узла 10 сравнения подключены к установочным входам регистра 12 ($i+$)-го узла 10 сравнения, при этом вход управления записью входного регистра 8 подсоединен к входу 2 тактовых импульсов, выходы разрядов регистра 12 соединены с информационными входами 25 первой группы схемы 13 сравнения, информационные входы 26 второй группы этой схемы подключены к выходам разрядов регистра 8. Вход элемента НЕ 5 подключен к входу 3 задания режима сортировки, а его выход — к первому входу элемента И 17, второй вход которого соединен с шиной 4 начальной установки устройства и вторым входом элемента И 6, первый вход которого соединен с входом 3 задания режима сортировки. Выходы элементов И 6 и И 7 подключены к входам установки в единичное и нулевое состояние регистров 12 всех узлов 10 сравнения. Установочные входы регистра 12 первого узла 10 сравнения соединены с выходами разрядов регистра 8, установочные входы которого подключены к входам 1 устройства. В каждом узле 10 сравнения первый вход элемента И 11 подключен к входу 2 тактовых импульсов, а второй вход — к выходу 24 схемы 13 сравнения, причем выход элемента И 11 соединен с входом управления записью регистра 12 узла 10 сравнения. Устройство работает следующим образом. Перед началом сортировки уровнем сигнала на входе 3 задания режима сортировки выставляется режим сортировки по возрастанию (логическая "1") или по убыванию (логический "0"). Импульсом положительной полярности на входе 4 начальной установки регистры 12 устройства устанавливаются в нуль (режим сортировки по убыванию), или все разряды регистров 12 устанавливаются в единичное состояние (режим сортировки по возрастанию). Сортируемая последовательность чисел с информационных входов 1 поступает на входы регистра 8. В каждом такте работы в регистр 8 записывается одно из чисел этой последовательности. Информация с выхода регистра 8 поступает на вторые входы 26 всех схем 13 сравнения, на первые входы 25

которых поступает информация с соответствующих регистров 12

В режиме сортировки по убыванию при превышении содержимого регистра 8 над содержимым регистра 12 на выходе 24 схемы 13 сравнения формируется сигнал логической "1", в других случаях сигнал логического "0". При работе устройства в режиме сортировки чисел по возрастанию сигнал логической "1" на выходе 24 схемы 13 сравнения формируется, когда содержимое регистра 12 превышает содержимое регистра 8, в остальных случаях формируется сигнал логического "0". Информация на выходе 24 схемы 13 сравнения управляет коммутатором 14. Сигнал логической "1" на управляющем входе коммутатора 14 устанавливает его в положение, когда на его выход поступает информация с выходов регистра 12. Сигнал логического "0" на управляющем входе коммутатора 14 устанавливает его в положение, когда на его выход поступает информация с выходов регистра 8.

Информация на выходе 24 схемы 13 сравнения каждого узла 10 сравнения разрешает (логическая "1") или запрещает (логический "0") прохождения тактовых импульсов через элемент И 11 на вход управления записью регистра 12.

Рассмотрим работу устройства в режиме сортировки чисел по убыванию, при условии, что на вход 15 выбора режима сравнения подается логическая "1", т. е. когда учитывается случай выполнения соотношения $D_i = A_j$, $i, j = 1, 2, \dots, m$, где D_i — содержимое регистра 12-го узла 10 сравнения, A_j — j -ое число в сортируемой последовательности чисел.

По первому тактовому импульсу в регистр 6 записывается первое число A_1 , которое с его выхода, поступает на вторые входы 26 всех схем 13 сравнения, на первые входы 25 которых поступает ноль. Если первое число не равно нулю, то на входе всех схем сравнения формируется сигнал логической "1".

По второму тактовому импульсу в регистр 3 записывается второе число A_2 из сортируемого массива, в регистр 12 первого узла 10 сравнения переписывается первое число из регистра 8, а в регистры 12 остальных узлов 10 сравнения записывается информация с выходов коммутаторов 14, т. е. нули. Второе число A_2 сравнивается с содержимым D_1 регистра 12 каждого узла 10 срав-

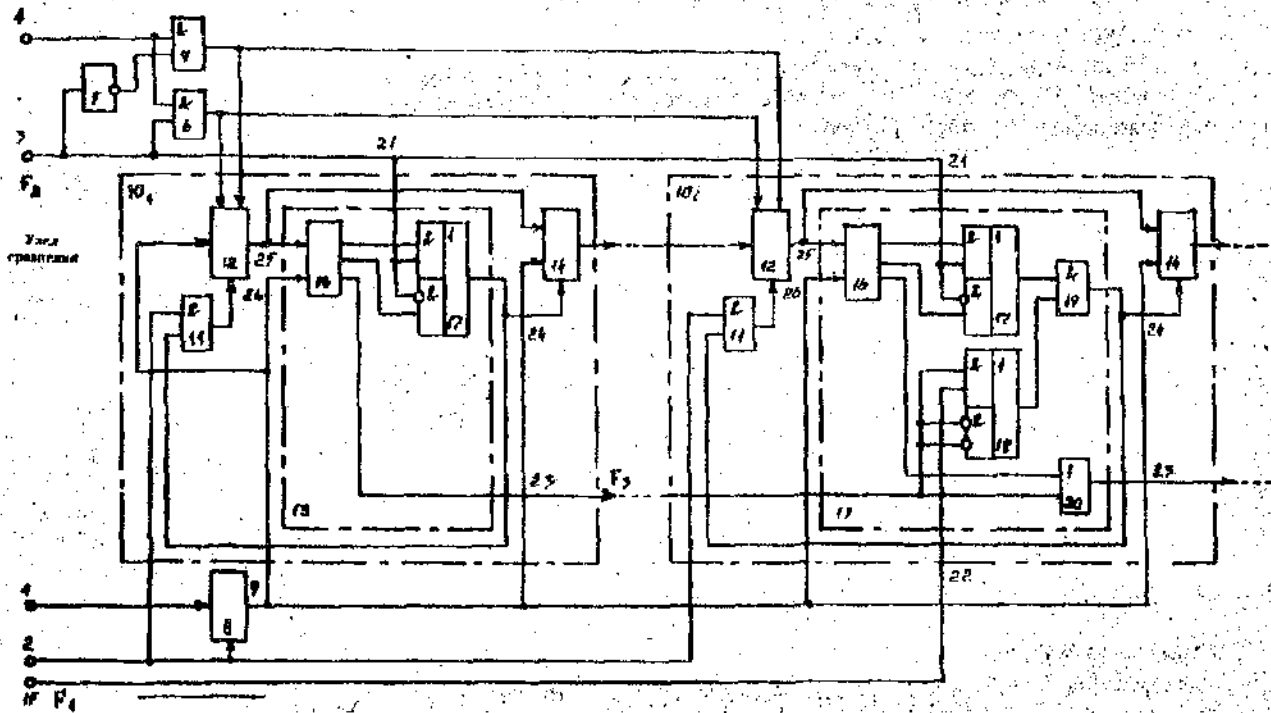
нения. Если второе число больше, то на выходе 24 всех схем 13 сравнения формируются сигнал логической "1". Если же второе число меньше первого, то на выходе 24 схемы 13 сравнения первого узла 10 сравнения формируется сигнал логического "0", а на выходе остальных схем 10 сравнения — сигнал логической "1", т. е. число A_2 должно записаться в регистр 12 второго узла 10 сравнения.

По третьему тактовому импульсу происходит запись третьего числа A_3 из сортируемого массива в регистр 8, запись второго числа (для случая, когда второе число больше первого) в регистр 12 первого узла 10 сравнения, запись информации с выходов коммутаторов 14 предыдущих узлов 10 сравнения.

Дальнейшая работа устройства в данном режиме узла будет проходить аналогично. В результате числа массива будут просортированы в порядке убывания (наибольшее число будет в регистре 12 первого узла 10 сравнения, следующее по величине число — в регистре 12 второго узла 10 сравнения и т. д.)

Работа устройства в режиме сортировки по возрастанию аналогична работе устройства в режиме сортировки чисел по убыванию.

Работа устройства при условии, что на вход 15 выбора режима сравнения подается логический "0" аналогично описанной выше работе с тем отличием, что при выполнении условия $D_i = A_j$ не происходит изменения содержимого регистров 12 всех схем 13 сравнения, начиная с i -го и кончая m -м узлом 10 сравнения. Это обусловлено тем, что при наличии логической "1" на выходе 23 хотя бы одной схемы 13 сравнения на выходе элемента 2И-ИЛИ 18 всех последующих схем 13 сравнения присутствуют логической "0", который приводит к появлению логического "0" на выходе элемента И 19 и, следовательно, на выходе 24 соответствующих схем 13 сравнения. В случае отсутствия логической "1" на выходе 23 всех схем 13 сравнения на выходе элемента 2И-ИЛИ 18 всех схем 13 сравнения присутствует логическая "1", которая разрешает последним функционировать аналогично рассмотренной ранее работе для случая, когда на входе 15 устройства присутствует логическая "1".



Упорядник

Техред М.Келемеш

Коректор М.Самборська

Замовлення 4593

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Відкрите акціонерне товариство "Патент", м. Ужгород, вул.Гагаріна, 101