



УКРАЇНА

(19) UA

(11) 43871

(13) C2

(51) B G06F7/08

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІОПИС  
ДО ПАТЕНТУ НА ВИНАХІД

## (54) РОЗПОДІЛЬНИК СИГНАЛІВ

1

2

(21) 97052218

(22) 14 05 1997

(24) 15 01 2002

(46) 15 01 2002, Бюл. № 1, 2002 р.

(72) Кожем'яко Володимир Прокопович, Мартинюк Тетяна Борисівна, Фофанова Наталя Володимирівна, Кожем'яко Андрій Вікторович, Мартинюк Олена Миколаївна, Шолота Владислав Васильович

(73) ВІННИЦЬКИЙ ДЕРЖАВНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(56) 1 Майоров С А, Новиков Г И Принципы организации цифровых машин Ленинград Машиностроение 1974, С 279

2 Хетагуров Я А, Малишевский В В, Потураев О С Основы инженерного проектирования управляющих ЦВМ М Советское радио, 1972 – С 217

(57) Распределитель сигналов, содержащий сдвиговой регистр, первый электрический вход которого

является входом начальной установки, отличающийся тем, что в него введены волоконно-оптическая линия связи и схемы совпадения, причем сдвиговой регистр выполнен в виде оптоэлектронного сдвигового регистра, оптический вход волоконно-оптической линии связи является входом синхронизации переходов, а выходы волоконно-оптической линии связи соединены с первыми оптическими входами соответствующих схем совпадения, вторые оптические входы которых, кроме первой, являются входами соответствующих осведомительных сигналов, а второй оптический вход первой схемы совпадения является входом запуска, выход каждой схемы совпадения соединен с оптическим входом соответствующего разряда сдвигового регистра, второй электрический вход которого является входом разрешения сдвига, а оптические выходы являются выходами распределителя сигналов

Изобретение относится к вычислительной технике и может быть использовано в устройствах управления быстродействующих специализированных ЭВМ

Известен распределитель сигналов [1], построенный на основе счетчика дешифратора, включающий в себя также управляющий триггер и схему совпадения. Причем информационный выход счетчика соединен с входом дешифратора, N выходов которого являются выходами распределителя сигналов, а (N + 1)-й выход соединен с входом установки в нуль управляющего триггера, у которого вход установки в единичное состояние соединен со входом сигнала запуска, а первый вход - с первым входом схемы совпадения, второй вход которой соединен с входом синхронизирующего сигнала, а вход - с первым входом счетчика, второй вход которого является входом обнуления.

Это устройство не позволяет повысить быстродействие из-за увеличения логической глубины схемы, которую обуславливают последовательно соединенные счетчик и дешифратор.

Известен датчик тактов [2] построенный на двух регистрах сдвига и дешифраторе, причем

информационный вход старшего разряда первого регистра соединен с информационным входом младшего разряда первого разряда и управляющим входом сдвига второго регистра, информационный выход старшего разряда которого соединен с информационным входом младшего разряда управляющий вход первого регистра является входом сигнала сдвига, информационные выходы всех разрядов первого регистра соединены с первой группой входов дешифратора, вторая группа входов которого соединена с информационными выходами всех разрядов второго регистра, а выходы дешифратора являются выходами устройства.

Это устройство также не предполагает достаточного быстродействия, связанного с необходимостью использования дешифратора, соединенного последовательно с регистрами сдвига, что приводит к увеличению времени формирования управляющих сигналов на выходе устройства.

Наиболее близким по технической сущности является распределитель сигналов [1], построенный на основе сдвигового регистра, в котором сдвигается унитарный код 0 010 0 и единица

(13) C2

(11) 43871

(19) UA

последовательно проходит через разряды 1, 2, ..., N. Причем N выходов сдвигового регистра являются выходами распределителя сигналов, первый вход сдвигового регистра является входом начальной установки, второй вход - входом синхронизации.

Это устройство не позволяет обеспечивать высокое быстродействия операционного устройства, управляемого таким автоматом, из-за жесткого переключения состояний в известном распределителе сигналов, время выполнения микропрограммы всегда будет постоянным и равным максимальному значению.

В основу изобретения поставлена задача создания распределителя сигнала, в котором использование волоконно-оптической линии связи, в которой оптический сигнал является синхросигналом, обеспечивает повышение быстродействия.

Поставленная задача решается тем, что в распределителе сигналов, содержащий сдвиговой регистр, первый электрический вход которого является входом начальной установки, введены волоконно-оптическая линия связи и схемы совпадения, причем сдвиговой регистр является оптоэлектронным сдвиговым регистром, оптический вход волоконно-оптической линии связи является входом синхронизации переходов, выходы соединены с первыми оптическими входами соответствующих схем совпадения. Вторые оптические входы всех схем совпадений, кроме первой, являются входами соответствующих осведомительных сигналов, а второй оптический вход первой схемы совпадения является входом запуска. Выход каждой схемы совпадения соединен с оптическим входом соответствующего разряда сдвигового регистра, второй электрический вход которого является входом разрешения сдвига, а оптические выходы являются выходами распределителя сигналов.

Отличительным признаком данного распределителя сигналов является введение в него волоконно-оптической линии связи и схем совпадения, причем сдвиговой регистр выполнен в виде оптоэлектронного сдвигового регистра. То, оптический сигнал, поступающий на вход волоконно-оптической линии связи, является сигналом синхронизации переходов, выполняемых в сдвиговом регистре. Время формирования управляющих сигналов предлагаемым распределителем сигналов можно определить по формуле

$$T = t_n + t_p$$

где,  $t_n$  - время срабатывания схемы совпадения,

$t_p$  - время срабатывания сдвигового регистра,

причем  $t_n + t_p = 1\tau$

В это время не входит время прохождения управляющих сигналов через блок логических условий. Это значительно увеличивает временной показатель, поскольку в этом случае, блок логических условий содержит не только схемы совпадения ("И"), но и схемы сборки ("ИЛИ"). На фиг 1 представлена структурная схема распределителя

сигналов, на фиг 2 - функциональная схема оптоэлектронного сдвигового регистра.

Распределитель сигналов (фиг 1) состоит из волоконно-оптической линии связи 1, схем совпадения 2, оптоэлектронного сдвигового регистра 3.

Оптический вход 4 волоконно-оптической линии связи 1 является входом синхронизации переходов, выходы волоконно-оптической линии связи 1 соединены с оптическими входами 5 схем совпадения 2. Оптические входы 6 схем совпадений 2, кроме первой, являются входами осведомительных сигналов. Оптический вход 7 первой схемы совпадения 2 является входом запуска. Выходы схем совпадений 2 соединены с оптическими входами 8 оптоэлектронного сдвигового регистра 3. Первый электрический вход 9 регистра 3 является входом начальной установки, второй электрический вход 10 - входом разрешения сдвига. С оптических выходов 11 регистра 3 снимается управляющий код.

Оптоэлектронный сдвиговой регистр 3 (фиг 2) состоит из разрядов, каждый из которых представляет собой регенеративный оптрон 12. Оптические единичные входы 13 регенеративных оптронов 12 являются входами 8 оптоэлектронного регистра 3, а первые оптические выходы - выходами 11 оптоэлектронного сдвигового регистра 3. Вторым оптическим выходом каждого регенеративного оптрона 12, кроме первого, соединен с нулевым входом 14 регенеративного оптрона 12 предыдущего разряда. Первые электрические входы 15 регенеративных оптронов 12 соединены с шиной 9 и являются входами начальной установки, вторые электрические входы 16 соединены с шиной 10 и являются входами разрешения сдвига.

Распределитель сигналов работает следующим образом.

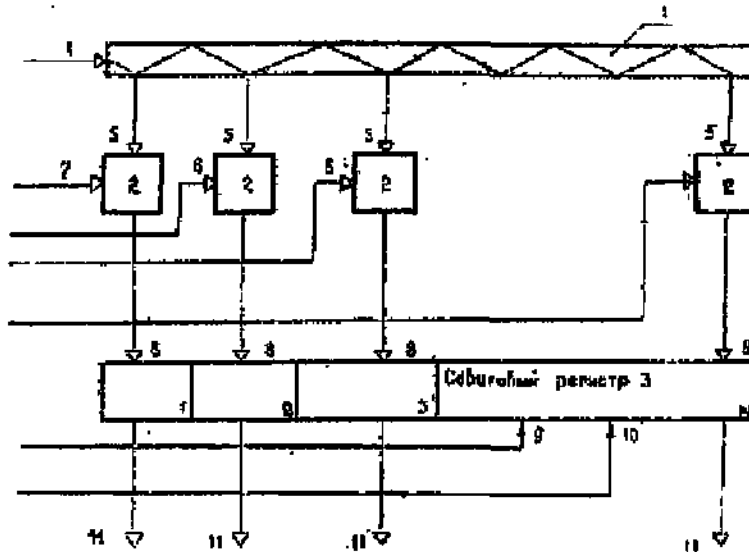
При подаче электрического сигнала на вход 9 оптоэлектронного сдвигового регистра 3 происходит обнуление последнего. При подаче оптического сигнала на вход 4 синхронизации переходов по волоконно-оптической линии связи 1 начинает распространяться передний фронт электромагнитной волны. Этот фронт последовательно проходит через границы дискретов среды и на входах 5 схем совпадения 2 появляются оптические сигналы. При подаче сигнала запуска на оптический вход 7 первой схемы совпадения 2 на ее выходе появляется оптический сигнал, который поступает на вход 8 первого разряда регистра 3, устанавливает его в единичное состояние при наличии сигнала на входе 10 разрешения сдвига. С выходов 11 регистра 3 сдвига снимается управляющий унитарный код 100 0, который инициирует начало работы операционного автомата. После выполнения следующего такта микропрограммы на оптический вход 6 второй схемы совпадения 2 из операционного автомата поступает осведомительный сигнал и на выходе 8 появляется оптический сигнал устанавливающий второй разряд регистра 3 в единичное состояние, если на входе 10 разрешения сдвига регистра 3 присутствует электрический сигнал. С помощью обратной оптической связи между вторым и первым разрядом происходит обнуление первого разряда регистра 3, и таким

образом, с его выходов 11 снимается унитарный управляющий код 010 0. Количество разрядов сдвигового регистра 3 определяется числом тактов работы распределителя сигналов, за которую можно выполнить данную микропрограмму. То при реализации микропрограммы работы операционного автомата в оптоэлектронном сдвиговом регистре 3 сдвигается унитарный код 0 010 0 и единица последовательно проходит через разряды 1, 2, ..., N. Наличие единичного оптического сигнала на выходе N-го разряда сдвигового регистра 3 свидетельствует о завершении выполнения данной микропрограммы.

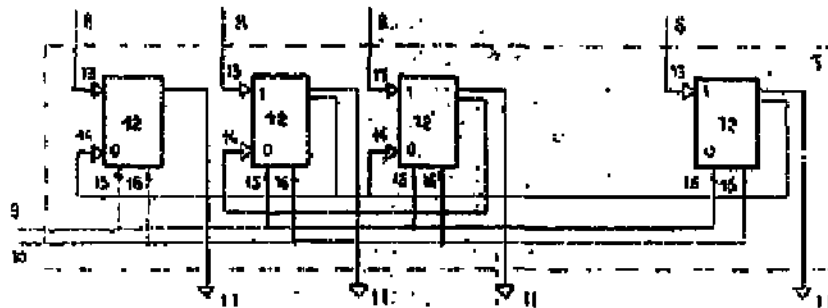
Оптоэлектронный сдвиговой регистр (фиг 2) работает следующим образом.

Электрический сигнал, поступающий с шины 9 на входы 15 начальной установки каждого регенеративного опторона 12, устанавливает все разряды оптоэлектронного сдвигового регистра 3 в нулевое состояние. Затем оптический сигнал, поступающий на вход 13 первого регенеративного

опторона 12, при наличии электрического сигнала разрешения сдвига на входе 16, устанавливает его в единичное состояние. Оптический сигнал, поступающий на вход 13 второго регенеративного опторона 12, при наличии электрического сигнала разрешения сдвига на входе 16 устанавливает его в единичное состояние. Оптический сигнал поступающий со второго выхода второго регенеративного опторона 12 на нулевой вход 14 первого регенеративного опторона 12 обнуляет последний. С выходов 11 оптоэлектронного сдвигового регистра 3 снимается управляющий код 010 0. Указанным выше способом производится запись единицы во все разряды последовательно с выходов 11 оптоэлектронного сдвигового регистра 3 снимается управляющий код 0 010 0. Появление управляющего кода 0 01 на выходах оптоэлектронного сдвигового регистра 3 свидетельствует об окончании работы распределителя сигналов.



Фиг.1



Фиг.2