



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **127376** (13) **U**
(51) МПК
Н03К 5/22 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

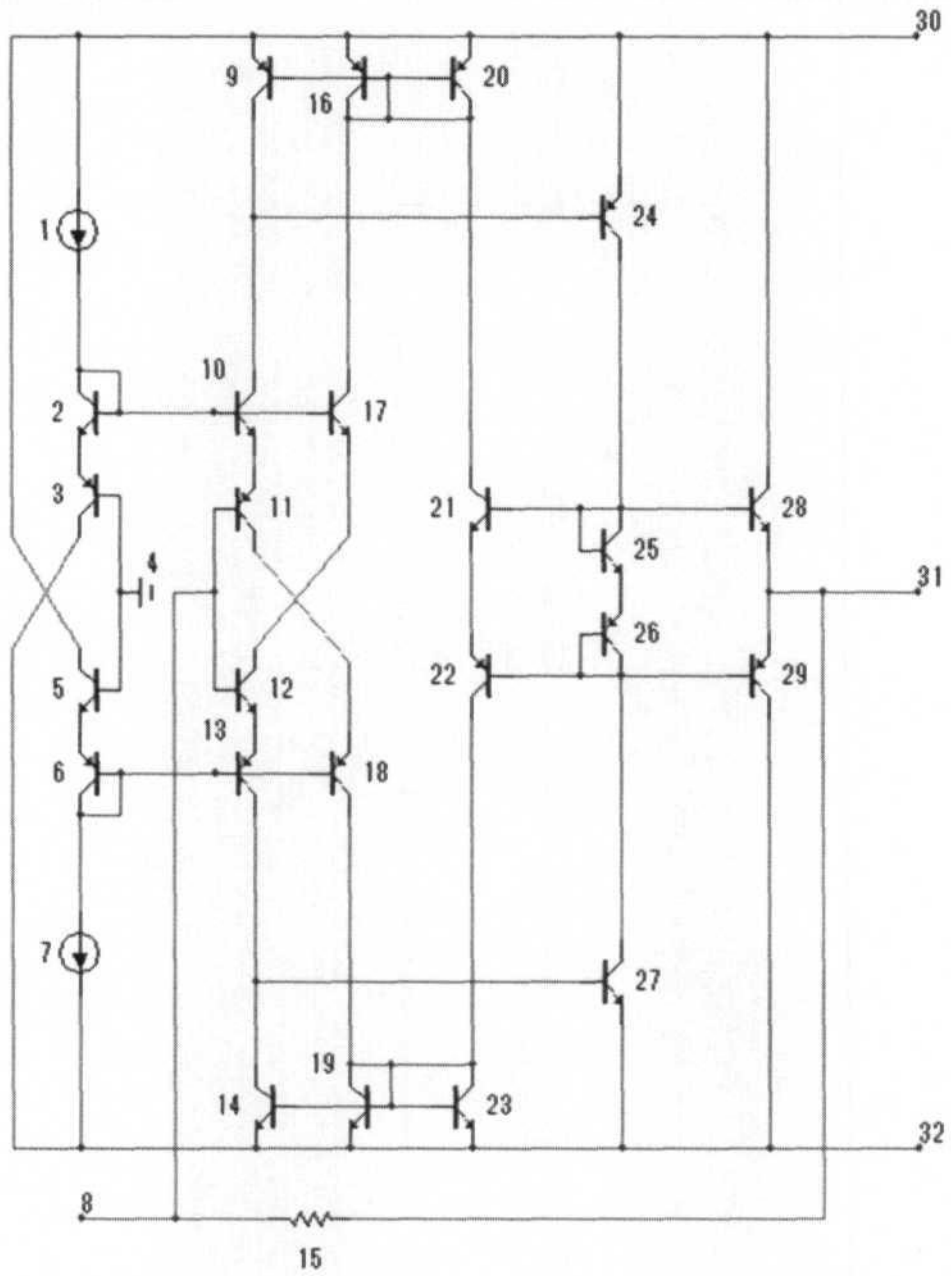
(21) Номер заявки: u 2018 02477	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Стягайло Ірина Володимирівна (UA), Фігас Анна Сергіївна (UA)
(22) Дата подання заявки: 12.03.2018	
(24) Дата, з якої є чинними права на корисну модель: 25.07.2018	
(46) Публікація відомостей про видачу патенту: 25.07.2018, Бюл.№ 14	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний підсилювач постійного струму містить два джерела струму, резистор зворотного зв'язку, шини позитивного та негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два біполярних транзистори. При цьому, у нього введено двадцять третій, двадцять четвертий біполярні транзистори, причому бази двадцять третього і двадцять четвертого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого, з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, колектори восьмого, сьомого, двадцять третього, двадцять четвертого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, емітери двадцять третього і двадцять четвертого транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

UA 127376 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий двотактний симетричний підсилювач струму (патент України № 41316, Н03F 3/26, бюл. № 9, 2009 р.), який містить два джерела струму, резистор зворотного зв'язку, шини позитивного та негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два біполярних транзистори, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з емітерами одинадцятого і дванадцятого транзисторів, колектори одинадцятого і дванадцятого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, емітери одинадцятого і дванадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднані з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами та колекторами першого і другого транзисторів відповідно, а також з першими выводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднані з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднані з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, бази п'ятнадцятого і шістнадцятого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком пристрою є низький коефіцієнт підсилення та висока нелінійність, що обмежує галузь використання пристрою.

За прототип обрано двотактний симетричний підсилювач струму (патент України № 65785, Н03К 5/22, G05B 1/00, бюл. № 23, 2011 р.), який містить два джерела струму, резистор зворотного зв'язку, шини позитивного та негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два біполярних транзистори, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднані з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами двадцять першого і двадцять другого транзисторів відповідно, бази та колекторами першого і другого транзисторів відповідно, а також з першими выводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднані з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого, дев'ятнадцятого, двадцятого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднані з базами і колекторами тринадцятого, дев'ятнадцятого і чотирнадцятого, двадцятого транзисторів відповідно, колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів з'єднані з колекторами дванадцятого і одинадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, бази п'ятнадцятого і шістнадцятого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики, тощо.

Поставлена задача досягається тим, що у двотактний підсилювач постійного струму, який містить два джерела струму, резистор зворотного зв'язку, шини позитивного та негативного

живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два біполярних транзистори, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднані з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами двадцять першого і двадцять другого транзисторів відповідно, базами та колекторами першого і другого транзисторів відповідно, а також з першими выводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднані з емітерами сьомого і восьмого транзисторів відповідно, бази сьомого і восьмого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого, дев'ятнадцятого, двадцятого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднані з базами і колекторами тринадцятого, дев'ятнадцятого і чотирнадцятого, двадцятого транзисторів відповідно, колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів з'єднані з колекторами дванадцятого і одинадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, бази п'ятнадцятого і шістнадцятого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднані, введено двадцять третій, двадцять четвертий біполярні транзистори, причому бази двадцять третього і двадцять четвертого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого, з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, колектори восьмого, сьомого, двадцять третього, двадцять четвертого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, емітери двадцять третього і двадцять четвертого транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

На кресленні представлено принципову схему двотактного підсилювача постійного струму, який містить вхідну шину 8, яку з'єднано з першим виводом резистора зворотного зв'язку 15, а також з базами одинадцятого 11 і дванадцятого 12 транзисторів, емітери одинадцятого 11 і дванадцятого 12 транзисторів з'єднані з емітерами третього 10 і четвертого 13 транзисторів відповідно, колектори третього 10 і четвертого 13 транзисторів з'єднані з базами п'ятого 24 і шостого 27 транзисторів відповідно, а також з колекторами дев'ятого 9 і десятого 14 транзисторів відповідно, бази третього 10 і четвертого 13 транзисторів з'єднані з базами двадцять першого 17 і двадцять другого 18 транзисторів відповідно, базами та колекторами першого 2 і другого 6 транзисторів відповідно, а також з першими выводами першого 1 і другого 7 джерел струму, емітери першого 2 і другого 6 транзисторів з'єднані з емітерами сьомого 3 і восьмого 5 транзисторів відповідно, бази сьомого 3 і восьмого 5 транзисторів об'єднані та з'єднані з шиною нульового потенціалу 4, другі виводи першого 1 і другого 7 джерел струму, а також емітери п'ятого 24, шостого 27, дев'ятого 9, десятого 14, тринадцятого 20, чотирнадцятого 23, дев'ятнадцятого 16, двадцятого 19 транзисторів і колектори восьмого 5, сьомого 3, двадцять третього 28, двадцять четвертого 29 з'єднані з шинами позитивного 30 і негативного 32 живлення відповідно, бази дев'ятого 9 і десятого 14 транзисторів з'єднані з базами і колекторами тринадцятого 20, дев'ятнадцятого 16 і чотирнадцятого 23, двадцятого 19 транзисторів відповідно, колекторами п'ятнадцятого 21 і шістнадцятого 22 транзисторів відповідно, а також з колекторами двадцять першого 17 і двадцять другого 18 транзисторів відповідно, емітери двадцять першого 17 і двадцять другого 18 транзисторів з'єднані з колекторами дванадцятого 12 і одинадцятого 11 транзисторів відповідно, емітери п'ятнадцятого 21 і шістнадцятого 22 транзисторів об'єднані, бази п'ятнадцятого 21 і шістнадцятого 22 транзисторів з'єднані з базами і колекторами сімнадцятого 25 і вісімнадцятого 26, з базами двадцять третього 28 і двадцять четвертого 29 транзисторів відповідно, а також з колекторами п'ятого 24 і шостого 27 транзисторів відповідно, емітери сімнадцятого 25 і вісімнадцятого транзисторів 26 об'єднані, емітери двадцять третього 28 і двадцять четвертого 29 транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку 15, а також з вихідною шиною 31.

Пристрій працює наступним чином.

Якщо вхідний струм надходить через вхідну шину 8 у схему, то дванадцятий 12 і двадцять перший 17 транзистори трохи відкриваються, а одинадцятий 11 і двадцять другий 18

транзистори трохи закриваються. При цьому емітерний струм дванадцятого 12 і колекторний струм четвертого 13 транзисторів збільшуються, а емітерний струм одинадцятого 11 і колекторний струм третього 10 транзисторів зменшуються. Відповідно базовий струм шостого 27 транзистора збільшується, що призводить до його часткового відкривання, а п'ятого 24 транзистора зменшується, що призводить до його часткового закривання. При цьому потенціал точки об'єднання емітерів сімнадцятого 25 і вісімнадцятого 26 транзисторів зменшується і прямує до напруги шини від'ємного живлення 32. При цьому потенціал точки об'єднання емітерів двадцять третього 28 і двадцять четвертого 29 транзисторів та вихідної шини 31 відслідковує потенціал точки об'єднання емітерів сімнадцятого 25 і вісімнадцятого 26 транзисторів і також зменшується та наближається до напруги шини від'ємного живлення 32.

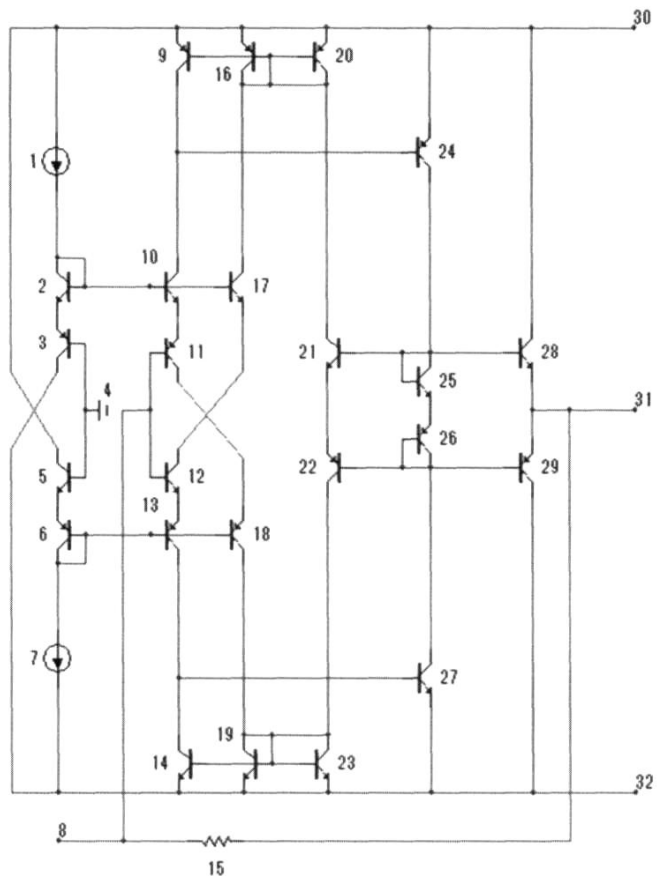
Якщо вхідний струм витікає через вхідну шину 8 зі схеми, то дванадцятий 12 і двадцять перший 17 транзистори трохи закриваються, а одинадцятий 11 і двадцять другий 18 транзистори при закриваються. При цьому емітерний струм дванадцятого 12 і колекторний струм четвертого 13 транзисторів зменшуються, а емітерний струм одинадцятого 11 і колекторний струм третього 10 транзисторів збільшуються. Відповідно базовий струм шостого 27 транзистора зменшується, що призводить до його трохи закривання. При цьому потенціал точки об'єднання емітерів сімнадцятого 25 і вісімнадцятого 26 транзисторів збільшується і прямує до напруги шини додатного живлення 30. При цьому потенціал точки об'єднання емітерів двадцять третього 28 і двадцять четвертого 29 транзисторів та вихідної шини 31 відслідковує потенціал точки об'єднання емітерів сімнадцятого 25 і вісімнадцятого 26 транзисторів і також збільшується та наближається до напруги шини додатного живлення 30.

Перше 1 і друге 7 джерела струму та перший 2, сьомий 3, восьмий 5, другий 6, третій 10, четвертий 13 транзистори утворюють схему завдання режиму по постійному струму каскадів схеми. Одинадцятий 11 та дванадцятий 12 транзистори у поєднанні з третім 10 і четвертим 13 транзисторами утворюють двотактний симетричний вхідний каскад. П'ятнадцятий 21, шістнадцятий 22, сімнадцятий 25, вісімнадцятий 26 транзистори утворюють двонаправлений відбивач струму, який через відбивачі струму, що побудовані на дев'ятому 9, десятому 14, тринадцятому 20, чотирнадцятому 23 транзисторах відповідно, задає базовий струм підсилювальних каскадів на п'ятому 24 і шостому 27 транзисторах відповідно. Дев'ятнадцятий 16, двадцятий 19, двадцять перший 17, двадцять другий 18 транзистори забезпечують розв'язку колекторів одинадцятого 11 і дванадцятого 12 транзисторів відповідно. Сімнадцятий 25, вісімнадцятий 26, двадцять третій 28, двадцять четвертий 29 транзистори утворюють двотактний симетричний вихідний каскад, що, у свою чергу, дозволяє підвищити коефіцієнт підсилення. Резистор зворотного зв'язку 15 задає коефіцієнт підсилення. Шини додатного 30 і від'ємного 32 живлення, а також шина нульового потенціалу 4 забезпечують потрібний рівень напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний підсилювач постійного струму, що містить два джерела струму, резистор зворотного зв'язку, шини позитивного та негативного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два біполярних транзистори, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з базами одинадцятого і дванадцятого транзисторів, емітери одинадцятого і дванадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднані з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами двадцять першого і двадцять другого транзисторів відповідно, базами та колекторами першого і другого транзисторів відповідно, а також з першими выводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднані з емітерами сьомого і восьмого транзисторів відповідно, бази сьомого і восьмого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого, дев'ятнадцятого, двадцятого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднані з базами і колекторами тринадцятого, дев'ятнадцятого і чотирнадцятого, двадцятого транзисторів відповідно, колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів з'єднані з колекторами дванадцятого і одинадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, бази

п'ятнадцятого і шістнадцятого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднані, який **відрізняється** тим, що у нього введено двадцять третій, двадцять четвертий біполярні транзистори, причому бази двадцять третього і двадцять четвертого транзисторів з'єднані з базами і колекторами сімнадцятого і вісімнадцятого, з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, колектори восьмого, сьомого, двадцять третього, двадцять четвертого транзисторів з'єднані з шинами позитивного і негативного живлення відповідно, емітери двадцять третього і двадцять четвертого транзисторів об'єднані та з'єднані з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.



Комп'ютерна верстка Л. Бурлак

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601