



МІНІСТЕРСТВО  
ЕКОНОМІЧНОГО  
РОЗВИТКУ І ТОРГІВЛІ  
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **127535** (13) **U**  
(51) МПК  
*H03F 3/26* (2006.01)

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

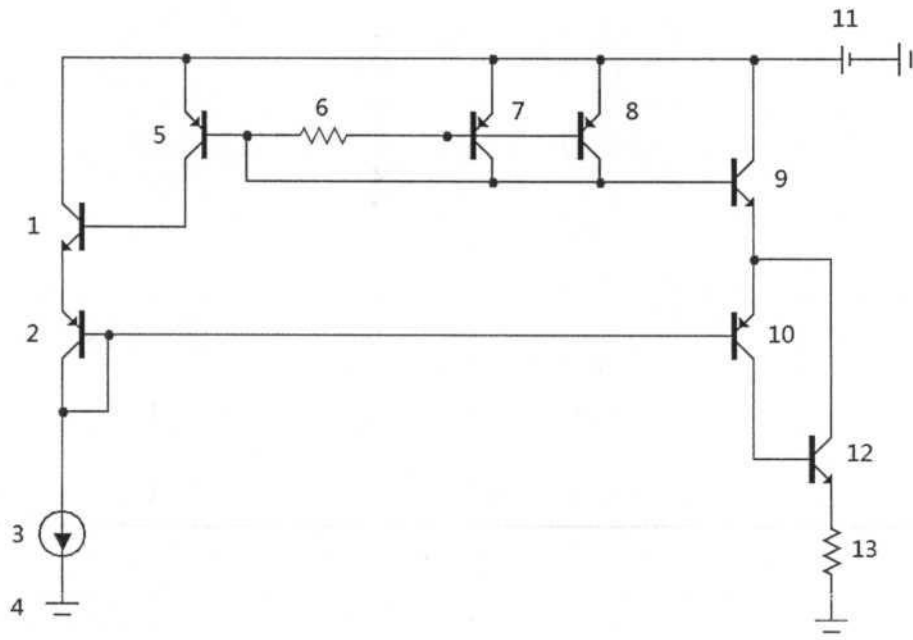
(21) Номер заявки: <b>u 2018 01635</b>	(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Гарнага Володимир Анатолійович (UA), Генеральницький Євгеній Сергійович (UA)</b>
(22) Дата подання заявки: <b>19.02.2018</b>	
(24) Дата, з якої є чинними права на корисну модель: <b>10.08.2018</b>	
(46) Публікація відомостей про видачу патенту: <b>10.08.2018, Бюл.№ 15</b>	(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021, Україна (UA)</b>

## (54) ВІДБИВАЧ СТРУМУ

### (57) Реферат:

Відбивач струму містить шину нульового потенціалу, шину живлення та джерело струму, шість транзисторів, причому емітери четвертого, третього та п'ятого з'єднано з шиною живлення, базу четвертого з'єднано з колекторами третього та п'ятого транзисторів, бази третього та п'ятого також з'єднані, крім того базу першого та другого з'єднано з колектором першого, який в свою чергу з'єднаний з джерелом струму, яке з'єднане з шиною нульового потенціалу, крім того емітер другого з'єднаний з колектором шостого та колектор другого з'єднано з базою шостого, введено два транзистори та два резистори, притому база четвертого транзистора з'єднана з першим резистором, який в свою чергу з'єднаний з базами третього та п'ятого транзисторів, емітер четвертого транзистора з'єднаний з колектором сьомого транзистора, колектор четвертого транзистора з'єднано з базою сьомого транзистора, а також емітер сьомого транзистора з'єднаний з емітером першого транзистора, колектори п'ятого і третього та база четвертого транзисторів з'єднані з базою восьмого транзистора, колектор восьмого транзистора з'єднано з шиною живлення. Крім того емітер восьмого транзистора з'єднано з емітером другого та колектором шостого транзисторів, а також емітер шостого транзистора з'єднано з другим резистором, який з'єднаний з шиною нульового потенціалу.

UA 127535 U



Корисна модель належить до галузі аналогової техніки і може бути використана при створенні джерел стабільного струму.

За аналог взято відбивач струму Уілсона [Титце У., Шенк К., Полупроводниковая схемотехника. - М.: Мир, 1982. - С. 342], що містить шину нульового потенціалу, вхідну шину, шину живлення, три транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, колектор другого транзистора з'єднано із базою першого та другого транзисторів, базу третього транзистора з'єднано із колектором першого транзистора, колектор першого транзистора з'єднано із шиною живлення, емітер першого та другого транзистора з'єднано із шиною нульового потенціалу.

Недоліком аналогу є низька точність роботи та термостабільність пристрою.

За найближчий аналог обрано відбивач струму [патент України № 120580, H03F 3/26 (2006.01), бюл. №21, 2017р], який містить шину нульового потенціалу, вхідну шину, шину живлення, три транзистори, причому базу першого з'єднано із базою другого транзистора, емітер першого транзистора з'єднано із першим виводом джерела струму, емітер третього з'єднано із колектором другого транзистора, колектор третього транзистора з'єднано із вхідною шиною, причому введено четвертий, п'ятий, шостий транзистори, колектор першого транзистора з'єднано із емітером четвертого транзистора, колектори четвертого та п'ятого транзисторів з'єднано із вхідною шиною, бази четвертого і третього транзисторів з'єднані між собою, база четвертого транзистора з'єднана із колектором другого транзистора, емітер другого транзистора з'єднано з базою шостого транзистора, емітер шостого транзистора з'єднано з емітерами п'ятого та третього транзисторів, база п'ятого транзистора з'єднана із базами третього та четвертого транзисторів, другий вивід джерела струму та колектор шостого транзистора з'єднано із шиною нульового потенціалу.

Недоліком найближчого аналога є низька термостабільність роботи пристрою.

В основу корисної моделі поставлено задачу створення такого відбивача струму, в якому за рахунок введення нових елементів та зв'язків між ними значно покращується термостабільність, що сприяє розширенню галузі використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки.

Поставлена задача вирішується тим, що в відбивач струму, який містить шину нульового потенціалу, шину живлення та джерело струму, шість транзисторів, причому емітери четвертого, третього та п'ятого з'єднано з шиною живлення, базу четвертого з'єднано з колекторами третього та п'ятого транзисторів, бази третього та п'ятого також з'єднані, крім того базу першого та другого з'єднано з колектором першого, який в свою чергу з'єднаний з джерелом струму яке з'єднане з шиною нульового потенціалу, крім того емітер другого з'єднаний з колектором шостого та колектор другого з'єднано з базою шостого, введено два транзистори та два резистори, притому база четвертого транзистора з'єднана з першим резистором, який в свою чергу з'єднаний з базами третього та п'ятого транзисторів, емітер четвертого транзистора з'єднаний з колектором сьомого транзистора, колектор четвертого транзистора з'єднано з базою сьомого транзистора, а також емітер сьомого транзистора з'єднаний з емітером першого транзистора, колектори п'ятого і третього та база четвертого транзисторів з'єднані з базою восьмого транзистора, колектор восьмого транзистора з'єднано з шиною живлення, крім того емітер восьмого транзистора з'єднано з емітером другого та колектором шостого транзисторів, а також емітер шостого транзистора з'єднано з другим резистором, який з'єднаний з шиною нульового потенціалу.

На кресленні представлено принципову схему відбивача струму. Пристрій містить шину живлення 11, яка з'єднана з емітерами п'ятого 8, третього 7, четвертого 5 та колектором сьомого 1 транзисторів, бази восьмого 9, четвертого 5 з'єднані з колекторами третього 7 та п'ятого 8 транзисторів, через перший резистор 6 з'єднані бази третього 7 та четвертого 5 транзисторів, базу сьомого 1 і четвертого 5 транзисторів з'єднано, а також емітер сьомого 7 та першого 2 транзисторів з'єднані, крім того бази першого 2 та другого 10 з'єднані з колектором першого 2 транзистора, який з'єднаний з джерелом струму 3, яке з'єднане з шиною нульового потенціалу 4, емітер восьмого 9 та другого 10 транзистора з'єднані з колектором шостого 12 транзистора, колектор другого 10 транзистора з'єднано з базою шостого 12 транзистора, емітер шостого 12 транзистора через другий резистор 13 з'єднано з шиною нульового потенціалу. Пристрій працює таким чином.

Шина живлення 11 задає напругу для роботи всієї схеми.

Третій 7, четвертий 5 та п'ятий 8, транзистори утворюють відбивач струму.

Третій 7 та п'ятий 8 транзистори в діодному включенні, вони задають коефіцієнт підсилення схеми.

Перший резистор 6 використовується для коригування лінійності схеми.

Джерело струму 3 задає робочий струм всієї схеми.

5 Перехід база колектор першого транзистора 2, задає базову напругу на першому 2 та другому 10 транзисторі.

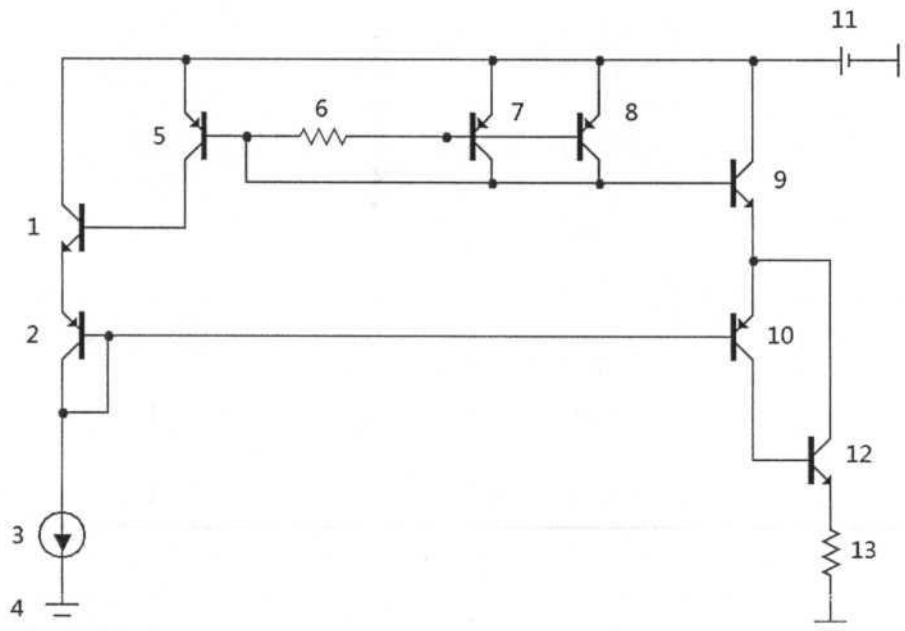
Другий 10 та шостий 12 транзистори утворюють складений транзистор Шиклаї, який слугує для збільшення опору відбивача струму.

Транзистори сьомий 1 та восьмий 9 виконують балансування схеми.

10 Другий резистор 13 вихідне навантаження, яке підключене до шини нульового потенціалу 4.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Відбивач струму, який містить шину нульового потенціалу, шину живлення та джерело струму, шість транзисторів, причому емітери четвертого, третього та п'ятого транзисторів з'єднано з шиною живлення, базу четвертого з'єднано з колекторами третього та п'ятого транзисторів, бази третього та п'ятого транзисторів також з'єднані, крім того базу першого та другого транзисторів з'єднано з колектором першого, який в свою чергу з'єднаний з джерелом струму, яке з'єднане з шиною нульового потенціалу, крім того емітер другого транзистора з'єднаний з колектором шостого та колектор другого транзистора з'єднано з базою шостого, який  
20 **відрізняється** тим, що додатково введено два транзистори та два резистори, притому база четвертого транзистора з'єднана з першим резистором, який в свою чергу з'єднаний з базами третього та п'ятого транзисторів, емітер четвертого транзистора з'єднаний з колектором сьомого транзистора, колектор четвертого транзистора з'єднано з базою сьомого транзистора, а також емітер сьомого транзистора з'єднаний з емітером першого транзистора, колектори п'ятого і третього та база четвертого транзисторів з'єднані з базою восьмого транзистора, колектор восьмого транзистора з'єднано з шиною живлення, крім того емітер восьмого транзистора з'єднано з емітером другого та колектором шостого транзисторів, а також емітер шостого транзистора з'єднано з другим резистором, який з'єднаний з шиною нульового  
30 потенціалу.



Комп'ютерна верстка А. Крижанівський

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601