

Корисна модель відноситься до обчислювальної техніки і може бути використана при розробці пристроїв цифрових обчислювальних машин.

Відомо пристрій для додавання тривалостей імпульсів [Кожемяко В.П. Оптоэлектронные логико-временные информационно-вычислительные среды, Тбилиси, 1984, с.73, рис. 2.3], який містить K груп, що складаються з n комірок, причому кожна комірка містить бістабільний елемент і елемент затримки, одиничний вхід бістабільного елемента в кожній i -ій комірці ($i=1, \dots, n$), з'єднаний з виходом елемента затримки, вхід якого з'єднаний з виходом елемента затримки ($i-1$)-ої комірки, а вхід елемента затримки першої комірки підключений до входу тактових імпульсів пристрою, який також з'єднаний з входами синхронізації бістабільних елементів всіх комірок, нульові входи яких з'єднані з входом встановлення у нульовий стан пристрою, виходи бістабільних елементів всіх комірок є інформаційними виходами пристрою.

Недоліком цього пристрою є обмежені функціональні можливості, оскільки відсутня можливість регулювання часу спрацювання кожної комірки.

Найбільш близьким за технічною суттю є пристрій для додавання тривалостей імпульсів [а.с. СРСР 1575178, кл. G06F 7/62, 1990], що містить K груп, які складаються з n комірок кожна, причому кожна комірка містить бістабільний елемент, елемент I та перший і другий елементи АБО, причому вихід другого елемента АБО з'єднаний з нульовим входом бістабільного елемента, крім того кожна з K груп пристрою містить перший і другий елементи I , елемент HI і елементи АБО- HI , а кожна з n комірок групи містить елемент затримки і тригер, причому в кожній i -ій комірці ($i=1, \dots, n$) одиничний вихід бістабільного елемента з'єднаний з першим входом першого елемента АБО, другий вхід якого з'єднаний з виходом елемента затримки, а вихід першого елемента АБО є виходом комірки, одиничний вхід бістабільного елемента в кожній i -ій комірці з'єднаний з входом елемента затримки, входом встановлення в "0" тригера і є інформаційним входом комірки, перші входи елементів I і-х комірок з першої до $(n-1)$ -ої з'єднані відповідно з одиничними виходами бістабільних елементів $(i+1)$ -х комірок, другі входи елементів I і-х комірок з першої до $(n-1)$ -ої є керуючими входами комірок, а керуючим входом n -ої комірки є вхід встановлення в "1" тригера, виходи елементів I і-х комірок з першої до $(n-1)$ -ої з'єднані відповідно з входами встановлення в "1" тригерів, вихід тригера i -ої комірки з'єднаний з першим входом другого елемента АБО, другий вхід якого є настановним входом комірки, а одиничний вхід, в подальшому поименований як тактовий вхід бістабільного елемента i -ої комірки є синхровходом комірки, вихід кожної i -ої комірки з'єднаний з інформаційним входом $(i+1)$ -ої комірки з першої до $(n-1)$ -ої, вихід n -ої комірки є виходом j -ої групи пристрою (де $j=1, \dots, K$), одиничні виходи бістабільних елементів n комірок j -ої групи з'єднані відповідно з n входами елемента АБО- HI групи, вихід якого з'єднаний з першим входом першого елемента I групи, другий вхід якого з'єднаний з першим входом другого елемента I , з входом елемента HI і з інформаційним входом групи, синхровходи j -ої групи з'єднані з другими входами других елементів I відповідних груп і з синхровходом пристрою, вихід кожного j -го другого елемента I з'єднаний з синхровходами n комірок відповідної групи, вихід кожного j -го елемента HI з'єднаний з керуючими входами n комірок відповідної групи, настановні входи j -х груп з'єднані з настановними входами n комірок відповідної групи і з настановним входом пристрою.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність програмного регулювання часу спрацювання кожної комірки.

В основу корисної моделі поставлена задача створення пристрою для додавання тривалостей імпульсів, в якому за рахунок введення нових вузлів і зв'язків досягається розширення функціональних можливостей за рахунок програмного регулювання часу спрацювання кожної комірки пристрою.

Поставлена задача вирішується тим, що в пристрій для додавання тривалостей імпульсів, що містить K груп, які складаються з n комірок кожна, причому кожна комірка містить бістабільний елемент, тригер, елемент I , елемент АБО, крім того, кожна з K груп пристрою містить перший і другий елементи I , елемент HI й елемент АБО- HI , причому в кожній i -ій комірці ($i=1, \dots, n$) вихід елемента АБО з'єднаний з нульовим входом бістабільного елемента, одиничний вхід якого в кожній i -ій комірці з'єднаний із входом встановлення в "0" тригера і є інформаційним входом комірки, перші входи елементів I і-х комірок з першої до $(n-1)$ -ої з'єднані відповідно з одиничними виходами бістабільних елементів $(i+1)$ -х комірок, другі входи елементів I і-х комірок з першої до $(n-1)$ -ої є керуючими входами комірок, а керуючим входом n -ої комірки є вхід встановлення в "1" тригера, виходи елементів I і-х комірок з першої до $(n-1)$ -ої з'єднані відповідно з входами встановлення в "1" тригерів, вихід тригера i -ої комірки з'єднаний з першим входом другого елемента АБО, другий вхід якого є настановним входом комірки, а тактовий вхід бістабільного елемента i -ої комірки є синхровходом комірки, вихід кожної i -ої комірки з'єднаний з інформаційним входом $(i+1)$ -ої комірки з першої до $(n-1)$ -ої, вихід n -ої комірки є виходом j -ої групи пристрою (де $j=1, \dots, K$), одиничні виходи бістабільних елементів n комірок j -ої групи з'єднані відповідно з n входами елемента АБО- HI групи, вихід якого з'єднаний з першим входом першого елемента I групи, другий вхід якого з'єднаний з першим входом другого елемента I , з входом елемента HI і з інформаційним входом групи, синхровхід j -ої групи з'єднаний з другими входами других елементів I відповідних груп і з синхровходом пристрою, вихід кожного j -го другого елемента I з'єднаний з синхровходами n комірок відповідної групи, вихід кожного j -го елемента HI з'єднаний з керуючими входами n комірок відповідної групи, настановні входи j -х груп з'єднані з настановними входами n комірок відповідної групи і з настановним входом пристрою, введено блок налаштування, який містить зсувний регістр, лічильник, демультиплексор, перший і другий елементи АБО, групу елементів I , причому тактовий вхід зсувного регістра з'єднаний з синхровходом блока налаштування, а перший інформаційний вхід зсувного регістра з'єднаний з виходом першого елемента АБО, виходи з першого по P -й зсувного регістра з'єднані відповідно з другими входами групи P елементів I , перші входи яких з'єднані з P входами регулювання пристрою, а виходи з'єднані з входами другого елемента АБО, вихід якого з'єднаний з другим входом першого елемента АБО, входом лічби на збільшення лічильника і інформаційним входом демультиплексора, i -й вихід якого з'єднаний з входом затримки i -ої комірки, перший вхід першого елемента АБО з'єднаний із настановним входом групи пристрою і з входом скиду лічильника, виходи якого з першого по N -й ($N=\log_2 n$) з'єднані з адресними входами демультиплексора, крім того, кожна комірка групи містить другий елемент I , перший вхід якого з'єднаний з одиничним виходом бістабільного елемента комірки, другий вхід якого з'єднаний з входом затримки, а вихід є виходом комірки.

На Фіг.1 представлена функціональна схема пристрою, на Фіг.2 - функціональна схема блока налаштування пристрою.

Пристрій для додавання тривалостей імпульсів (Фіг.1) містить K груп, які складаються з n комірок $1_1, \dots, 1_n$ кожна, причому кожна комірка 1_i ($i=1, \dots, n$) містить бістабільний елемент 2, тригер 3, вхід 4 затримки, елементи І 5 (крім n -ої комірки), І 6 і елемент АБО 7. Кожна з K груп, крім того, містить елементи І 8, 19, елемент АБО-НІ 10, елемент НІ 11, інформаційний вхід 12, синхровхід 13, настановний вхід 14, вихід 15, блок 16 налаштування, синхровхід 17 блока 16 налаштування.

В кожній i -ій комірці 1_i ($i=1, \dots, n$) одиничний вихід 18 бістабільного елемента 2 з'єднаний з першим входом елемента І 6, другий вхід якого з'єднаний з входом 4 затримки, а його вихід є виходом 19 комірки 1_i . Вихід елемента АБО 7 з'єднаний з нульовим входом 20 бістабільного елемента 2, одиничний вхід 21 якого з'єднаний з входом встановлення в "0" тригера 3 і є інформаційним входом i -ої комірки 1_i . Перший вхід елемента І 5 i -ої комірки 1_i ; ($i=1, \dots, n-1$) з'єднаний відповідно з одиничним входом 18 бістабільного елемента 2 ($i+1$ -ої комірки 1_{i+1}), другий вхід елемента І 5 є керуючим входом комірки 1_i ; керуючим входом n -ої комірки 1_n є вхід встановлення в "1" тригера 3, а вихід елемента І 5 з'єднаний відповідно з входом встановлення в "1" тригера 3 комірки 1_i . Вихід тригера 3 i -ої комірки 1_i ($i=1, \dots, n-1$) з'єднаний з першим входом елемента АБО 7, другий вхід якого є настановним входом комірки 1_i який підключений до настановного входу 14 групи. Тактовий вхід 22 бістабільного елемента 2 i -ої комірки 1_i ($i=1, \dots, n$) є синхровходом цієї комірки, який підключений до виходу елемента І 8 групи, вихід 19 кожної i -ої комірки 1_i з'єднаний з інформаційним входом ($i+1$ -ої комірки 1_{i+1} ($i=1, \dots, n-1$), а вихід 19 n -ої комірки 1_n є виходом 15-ї групи ($j=1, \dots, K$). Одиничні виходи 18 бістабільних елементів 2 n комірок $1_1, \dots, 1_n$ j -ої групи з'єднані відповідно з n входами елемента АБО-НІ 10 групи, вихід якого з'єднаний з першим входом елемента 19 групи, другий вхід якого з'єднаний з першими входами елементів І 8, НІ 11 і з інформаційним входом 12 групи. Синхровхід 13 групи з'єднаний з другим входом елемента І 8 групи, вихід якого з'єднаний із синхровходами n комірок $1_1 \dots 1_n$ даної групи і синхровходом 17 блока 16 налаштування, а вихід елемента НІ 11 групи з'єднаний з керуючими входами n комірок $1_1 \dots 1_n$ даної групи. Настановний вхід 14 групи з'єднаний з настановними входами n комірок $1_1 \dots 1_n$ даної групи і другим входом блока 16 налаштування пристрою, який має вхід 23 регулювання пристрою, а його i -й вихід підключений до входу 4 затримки відповідної комірки 1_i .

Блок 16 налаштування пристрою (Фіг.2) містить зсувний регістр 24, лічильник 25, демультіплексор 26, елементи АБО 27, 28, групу елементів І 29_{1, \dots, 29p}.

Тактовий вхід зсувного регістра 24 з'єднаний з синхровходом 17 блока 16 налаштування, а перший інформаційний вхід зсувного регістра 24 з'єднаний з виходом елемента АБО 28. Виходи з першого по P -й зсувного регістра 24 з'єднані відповідно з другими входами групи елементів І 29_{1, \dots, 29p}, причому перші входи елементів І 29_{1, \dots, 29p}, з'єднані з P входами 23 регулювання пристрою, а виходи з'єднані з входами елемента АБО 27. Вихід елемента АБО 27 з'єднаний з другим входом елемента АБО 28, входом лічби на збільшення лічильника 25 і інформаційним входом демультіплексора 26, i -й вихід якого з'єднаний з входом 4 затримки i -ої комірки 1_i ($i=1, \dots, n$). Перший вхід елемента АБО 28 з'єднаний із настановним 14 входом групи пристрою і з входом скиду лічильника 25, виходи якого з першого по N -й ($N = \log_2 n$) з'єднані з адресними входами демультіплексора 26.

Пристрій працює в такий спосіб. Перед початком роботи за сигналом, що надходить на настановний вхід 14 групи пристрою, виконується встановлення в нульовий стан бістабільних елементів 2 всіх комірок $1_1, \dots, 1_n$ і блока 16 налаштування, а на виході елемента АБО-НІ 10 формується одиничний сигнал. У початковий момент часу з інформаційного входу 12 групи пристрою надходить вхідний сигнал на один з входів елемента І 9, на другий вхід якого з виходу елемента АБО-НІ 10 надходить одиничний сигнал, в результаті чого на виході елемента І 9 формується одиничний сигнал. Таким чином, на вхід комірки 1_1 , а отже, на одиничний вхід 21 бістабільного елемента 2 і вхід встановлення в "0" тригера 3 комірки 1_1 надходить одиничний сигнал. У цей же момент часу вхідний сигнал надходить на один з входів елемента І 8, на другий його вхід подаються тактові імпульси з синхровходу 13 групи пристрою. З виходу елемента І 8 тактові імпульси подаються на тактові входи 22 бістабільних елементів 2 комірок $1_1, \dots, 1_n$ і синхровхід 17 блока 16 налаштування, а на входи елемента І 5 комірки 1_1 надходять нульові сигнали з виходу 18 бістабільного елемента 2 комірки 1_2 і з виходу елемента НІ 11. Таким чином, на входи встановлення в "1" тригера 3 комірки 1_1 присутній нульовий сигнал з виходу елемента І 5, а на його входи встановлення в "0" - одиничний сигнал з виходу елемента І 9. Тригер 3 комірки 1_1 встановлюється в нульовий стан і з його прямого виходу через елемент АБО 7 на нульовий вхід 20 бістабільного елемента 2 комірки 1_1 надходить логічний "0", що не викликає його обнуління. Через час τ при появі сигналу на вході 4 затримки комірки 1_1 він надходить на один з входів елемента І 6, на другий вхід якого надходить через час t одиничний сигнал з виходу 18 бістабільного елемента 2 комірки 1_1 , де t - час спрацювання однієї комірки 1_i . Аналогічно із затримкою 2τ з'являється одиничний сигнал на виході 19 комірки 1_2 , а із затримкою $n\tau$ - на виході 19 комірки 1_n , тобто на виході 15 групи.

По закінченні вхідного сигналу тривалістю $i \cdot t$ на виході 18 бістабільного елемента 2 зберігається одиничний сигнал. На входи елементів І 5 комірок $1_1, \dots, 1_{i-1}$, надходить одиничний сигнал з виходів 18 бістабільних елементів 2 комірок $1_2, \dots, 1_i$ і одиничний сигнал з виходу елемента НІ 11. В результаті з виходу елементів І 5 на вхід встановлення в "1" тригерів 3 комірок $1_1, \dots, 1_{i-1}$ надходить одиничний сигнал, встановлюючи останні в одиничний стан. Одиничний сигнал з прямого виходу тригерів 3 комірок $1_1, \dots, 1_{i-1}$ надходить на нульові входи 20 бістабільних елементів 2 комірок $1_1, \dots, 1_{i-1}$ і обнулює їх. Таким чином, бістабільні елементи 2 спрацювають послідовно доти, поки часовий інтервал не перетвориться в цифровий код, що відповідає кількості бістабільних елементів 2, які спрацювали за цей час. При цьому після припинення надходження вхідного сигналу відбувається обнуління всіх бістабільних елементів 2 комірок $1_1, \dots, 1_{i-1}$, що спрацювали, крім останнього, у комірці 1_i . Наявність одиничного сигналу хоча б на одному з входів елемента АБО-НІ 10 забезпечує нульовий сигнал на його виході. Тому при надходженні наступного вхідного сигналу певної тривалості на інформаційний вхід 12 групи пристрою на виході елемента І 9 залишається нульовий сигнал, що приводить до спрацювання бістабільного елемента 2 комірки 1_{i+1} , який є наступним після останнього, що спрацював. Аналогічно спрацювають бістабільні елементи 2 наступних комірок 1_{i+k} ($k=1, 2, \dots$), кількість яких відповідає тривалості вхідного сигналу. У такий спосіб відбувається додавання тривалостей імпульсів у всіх K групах.

Блок 16 налаштування (Фіг.2) працює в такий спосіб. За сигналом на настановному вході 14 групи пристрою скидається в нульовий стан лічильник 25 і через елемент АБО 28 записується одиничне значення у перший розряд зсувного регістра 24. На одному з входів регулювання 23 встановлюється одиничне значення, причому $\tau = p \cdot \tau_p$, (1)

де τ_p - час зсуву у зсувному регістрі 24; p - номер входу регулювання 23 ($p = 1, \dots, P$), за допомогою якого задається час спрацювання блока 16 налаштування.

З появою кожного тактового імпульсу на синхровході 17 блока 16 налаштування виконується зсув вмісту зсувного регістра 24 на один розряд у бік старших розрядів.

Цей процес продовжується до тих пір, поки одиничне значення не з'явиться у p -му розряді зсувного регістра 24, після чого одиничне значення сформується на виході p -го елемента І 29_p групи і через елементи АБО 27 і АБО 28 буде подано на вхід першого розряду зсувного регістра 24. Процес зсуву на p розрядів розпочнеться знов. Одночасно з появою одиничного сигналу на виході елемента АБО 27 він з'являється на інформаційному вході мультиплексора 26 і на вході лічби на збільшення лічильника 25, де призведе до збільшення його вмісту на одиницю. В результаті одиничне значення з'явиться на відповідному виході мультиплексора 26, починаючи з першого і до n -го, адреса якого буде послідовно сформована на N -розрядному виході лічильника 25 і подана на N -розрядний адресний вхід мультиплексора 26.

Таким чином, у блоці 16 налаштування послідовно формується за допомогою зсувного регістра 24 одиничний сигнал тривалістю $p \cdot \tau_p$ і поступово подається на входи 4 затримки відповідної комірки 1₁, ..., 1_n, починаючи з першої і до n -ої за допомогою лічильника 25 і мультиплексора 26. Тривалість τ (1) регулюється в процесі встановлення одиничного значення на одному з P входів 23 регулювання пристрою. Функціонування пристрою визначається наступними часовими характеристиками

$$T = t_{31} + t_{32} + \dots + t_{3m},$$

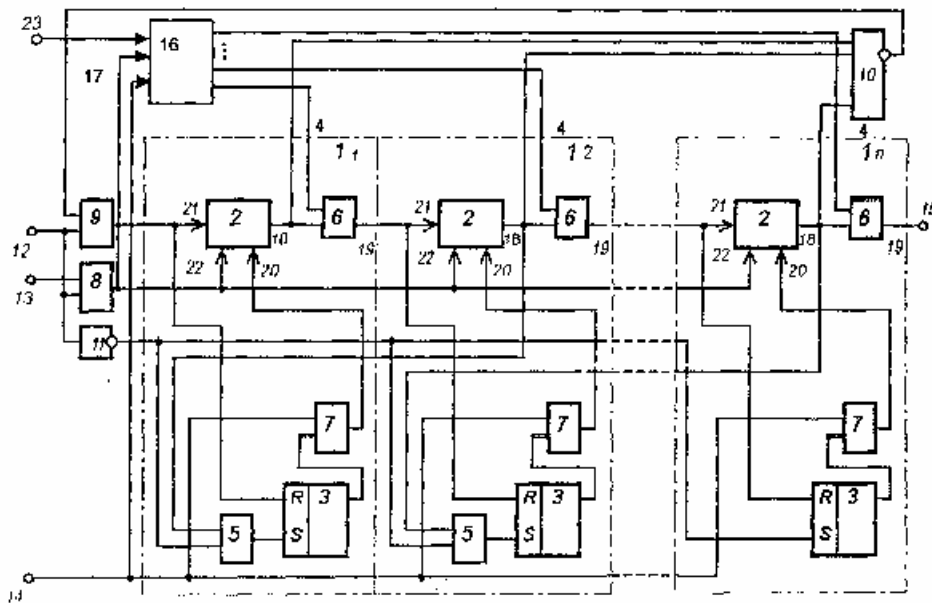
де t_{31} - час запису тривалості першого вхідного сигналу;

t_{3m} - час запису тривалості m -го вхідного сигналу;

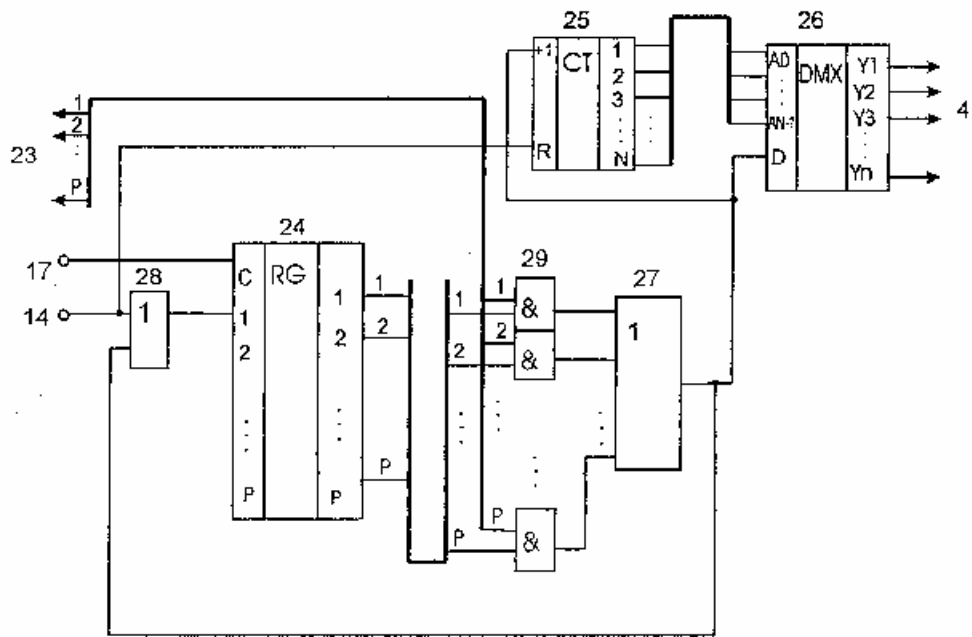
$$t_{3i} = \sum_{l=1}^{L_i} t_l,$$

де L_i - кількість комірок, що спрацювали; $L_i = 1, \dots, n$;

t_l - час спрацювання однієї l -ої комірки. Час t_l може регулюватися часом τ спрацювання за допомогою блока 16 налаштування.



Фіг. 1



Фиг. 2