



УКРАЇНА

(19) UA (11) 38501 (13) U
(51) МПК (2006)
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u200810078

(22) 04.08.2008

(24) 12.01.2009

(46) 12.01.2009, Бюл.№ 1, 2009 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, UA, ДУДНИК
ОЛЕКСАНДР ВІКТОРОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Двотактний симетричний підсилювач струму, який містить резистор зворотного зв'язку, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять вісім транзисторів, перший та другий вхідні транзистори, причому бази першого та другого вхідних транзисторів з'єднані з колекторами та базами першого і другого транзисторів, та з колекторами тринадцятого і чотирнадцятого транзисторів, емітери тринадцятого і чотирнадцятого транзисторів з'єднані з базами п'ятнадцятого і шістнадцятого та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами і колекторами п'ятого і шостого, базами сімнадцятого та вісімнадцятого, базами сьомого і восьмого транзисторів відповідно, колектори третього і четвертого, емітери п'ятого і шостого, емітери сімнадцятого та вісімнадцятого, емітери сьомого і восьмого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднані з базами і колекторами двадцять першого і двадцять другого та емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та двадцять першого і двадцять другого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, вихідна шина з'єднана з вхідною шиною через резистор зворотного зв'язку, який **відрізняється** тим, що у нього введено додатково двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий, тридцять п'ятий, тридцять шостий, тридцять сьомий, тридцять восьмий, тридцять дев'ятий, сороковий транзистори та джерело струму, причому вхідну шину з'єднано з емітерами дванадцятого і одинадцятого транзисторів, а

колектори та бази дванадцятого та одинадцятого транзисторів з'єднані з емітерами другого та першого вхідних транзисторів і базами десятого та дев'ятого транзисторів відповідно, колектори дев'ятого та десятого транзисторів з'єднані з емітерами першого та другого транзисторів відповідно, емітер десятого транзистора з'єднано з емітером дев'ятого транзистора та з шиною нульового потенціалу, бази тринадцятого та чотирнадцятого транзисторів з'єднані з колекторами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з першим та другим виводами джерела струму відповідно, колектори сьомого та восьмого транзисторів з'єднані з базами тридцять третього та тридцять четвертого транзисторів, а також з колекторами першого та другого вхідних транзисторів відповідно, емітери тридцять третього та тридцять дев'ятого транзисторів, а також емітери сорокового, тридцять четвертого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, колектори тридцять третього та тридцять четвертого транзисторів з'єднані з базами тридцять сьомого та тридцять восьмого транзисторів, а також з емітерами тридцять першого та тридцять другого транзисторів відповідно, емітери тридцять сьомого та тридцять восьмого транзисторів з'єднані з колекторами та базами тридцять дев'ятого та сорокового транзисторів відповідно, колектори тридцять сьомого та тридцять восьмого транзисторів з'єднані з базами тридцять першого та тридцять другого транзисторів, а також з колекторами тридцять п'ятого та тридцять шостого транзисторів відповідно, емітер тридцять п'ятого транзистора з'єднано з емітером тридцять шостого транзистора, колектори тридцять першого та тридцять другого транзисторів з'єднані з базами двадцять п'ятого та двадцять шостого транзисторів, а також з колекторами двадцять дев'ятого та тридцятого транзисторів відповідно, емітер двадцять дев'ятого транзистора з'єднано з емітером тридцятого транзистора, бази двадцять дев'ятого та тридцятого транзисторів з'єднані з базами тридцять п'ятого та тридцять шостого транзисторів, а також з базами та колекторами двадцять сьомого та двадцять восьмого транзисторів відповідно, причому колектори двадцять сьомого та двадцять восьмого транзисторів з'єднані з емітерами два-

(19) UA (11) 38501 (13) U

дцять п'ятого та двадцять шостого транзисторів відповідно, а емітер двадцять сьомого транзистора з'єднано з шиною нульового потенціалу та з емітером двадцять восьмого транзистора, база двадцять четвертого транзистора з'єднана з колекторами двадцятого та двадцять шостого транзис-

торів, база двадцять третього транзистора з'єднана з колекторами двадцять п'ятого та дев'ятнадцятого транзисторів, а колектор двадцять четвертого транзистора з'єднано з колектором двадцять третього транзистора та з вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо вхідний пристрій схеми порівняння струмів [А. с. №1529434 СССР, Н03К5/24, G05B1/01, 1987р.], який містить чотири резистора, два вхідних транзистора, двадцять два транзистора, два вихідних транзистора, шину додатного живлення, шину від'ємного живлення, вхідну та вихідну шини, шину нульового потенціалу, два діоди, які ввімкнено зустрічно та паралельно. До вхідної шини підключені перші виводи першого резистора і двох зустрічне включених діодів а також емітер першого вхідного транзистора, емітер другого вхідного транзистора, база якого з'єднана з базою і колектором першого транзистора і з базою другого транзистора, емітер якого з'єднаний з колектором третього транзистора, а колектор - з першими виводами другого і третього резисторів, шиною нульового потенціалу, емітерами першого і четвертого транзисторів і з колектором п'ятого транзистора, емітер якого з'єднаний з колектором шостого транзистора, а база - з колектором і базою четвертого транзистора і базою першого вхідного транзистора, колектор якого з'єднаний з базою дванадцятого транзистора, колектор якого з'єднаний з колектором і базою восьмого транзистора і базами п перших вихідних транзисторів, колектори яких з'єднані з шиною додатного живлення, емітерами сьомого і шостого транзисторів, емітером дев'ятого транзистора, колектор і база якого з'єднані між собою, базою шостого транзистора і першим виводом четвертого резистора, другий вивід якого з'єднаний з колектором і базою десятого транзистора і базою третього транзистора, емітер якого з'єднаний з шиною від'ємного живлення, емітером десятого транзистора, колекторами п других вихідних транзисторів і емітером одинадцятого транзистора, база якого з'єднана з колектором другого вхідного транзистора, а колектор - з колектором і базою дванадцятого транзистора і базами п других вихідних транзисторів, емітери яких з'єднані з другим виводом третього резистора, вихідною шиною, емітерами п перших вихідних транзисторів і другими виводами першого резистора і двох ввімкнених зустрічно та паралельно діодів, емітери восьмого і дванадцятого транзисторів з'єднані між собою і другим виводом другого резистора, а база третього транзистора - з базою тринадцятого транзистора, колектор якого з'єднаний з емітером чотирнадцятого транзистора, база якого з'єднана з базою п'ятнадцятого транзистора, з колектором і базою шістнадцятого транзис-

тора, емітер якого з'єднаний з шиною додатного живлення, емітерами сімнадцятого і вісімнадцятого, колектором чотирнадцятого і емітером п'ятнадцятого транзисторів, колектор п'ятнадцятого транзистора з'єднаний з колектором першого вхідного транзистора, колектор сімнадцятого транзистора з'єднаний з колектором шостого транзистора, а база - з базою шостого і вісімнадцятого транзисторів, колектор вісімнадцятого транзистора з'єднаний з емітером дев'ятнадцятого транзистора, база якого з'єднана з базою двадцятого транзистора, колектором і базою двадцять першого транзистора, емітер якого з'єднаний з шиною від'ємного живлення, емітерами тринадцятого і двадцять другого транзисторів, з колектором дев'ятнадцятого транзистора і з емітером двадцятого транзистора, колектор якого з'єднаний з колектором другого вхідного транзистора, колектор двадцять другого транзистора з'єднаний з колектором третього транзистора, база двадцять другого транзистора - з базою третього транзистора.

До основних недоліків аналогу слід віднести велику статичну адитивну похибку, яка обумовлена великим вхідним струмом зміщення нуля і великою вхідною напругою зміщення нуля.

Як найближчий аналог обрано вхідний пристрій схеми порівняння струмів [Патент України №13110, Н03К5/24, G05B1/01, 2006р.], який містить два вхідні транзистори, шину додатного живлення, шину від'ємного живлення, шину нульового потенціалу, двадцять вісім транзисторів, перший та другий вихідні транзистори, три резистори, шину входу, шину виходу, причому вхідну шину з'єднано з емітерами першого і другого вхідних транзисторів, а їх бази - з колекторами та базами першого і другого транзисторів, емітери першого і другого транзисторів з'єднані з шиною нульового потенціалу, бази третього і четвертого транзисторів з'єднані з базами і колекторами п'ятого і шостого, базами сьомого і восьмого транзисторів відповідно, колектори третього і четвертого, емітери п'ятого і шостого, емітери сьомого і восьмого транзисторів з'єднані з шиною додатного і від'ємного потенціалів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднані між собою, колектори першого та другого вихідних транзисторів приєднані до шин додатного та від'ємного живлення відповідно, а їх емітери об'єднані між собою та є виходом пристрою, вихідна шина з'єднана з вхідною шиною через перший резистор, в подальшому резистор зворотного зв'язку, а бази першого і другого вхідних транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і дру-

гого вхідних транзисторів з'єднані з колекторами сьомого і восьмого транзисторів і базами дев'ятого і десятого транзисторів, бази тринадцятого і чотирнадцятого транзисторів з'єднані з колекторами п'ятнадцятого і шістнадцятого та з першим і другим виводами другого резистора, відповідно, а емітери тринадцятого і чотирнадцятого транзисторів з'єднані з базами п'ятнадцятого і шістнадцятого та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів з'єднані з шинами додатного і від'ємного потенціалів відповідно, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, а їх емітери – з колекторами дев'ятнадцятого і двадцятого та базами двадцять третього і двадцять четвертого транзисторів відповідно, тоді як бази дев'ятнадцятого і двадцятого транзисторів з'єднані з базами і колекторами двадцять першого і двадцять другого та емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та двадцять першого і двадцять другого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднані з колекторами і базами одинадцятого і дванадцятого транзисторів, а також з базами першого і другого вихідних транзисторів відповідно, крім того колектор двадцять третього транзистора підключений до колектора і бази двадцять п'ятого транзистора, а колектор двадцять четвертого з'єднаний з емітером двадцять восьмого транзистора, чотири транзистори, з двадцять п'ятого по двадцять восьмий, включені у діодному режимі, тобто з'єднано їх бази та колектори, і ці транзистори з'єднані послідовно: емітер двадцять п'ятого з'єднано з базою і колектором двадцять шостого, емітер двадцять шостого з'єднано з базою і колектором двадцять сьомого, емітер двадцять сьомого з'єднано з базою і колектором двадцять восьмого, а точка об'єднання емітера двадцять шостого транзистора та бази і колектора двадцять сьомого транзистора з'єднана з шиною вхідного сигналу, вихідна шина з'єднана з шиною нульового потенціалу через третій резистор.

До недоліків найближчого аналогу слід віднести низький коефіцієнт передачі, що обмежує галузь застосування пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт передачі, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у вхідний пристрій схеми порівняння струмів, який містить резистор зворотного зв'язку, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять вісім транзис-

торів, перший та другий вхідні транзистори, причому бази першого та другого вхідних транзисторів з'єднані з колекторами та базами першого і другого транзисторів, та з колекторами тринадцятого і чотирнадцятого транзисторів, емітери тринадцятого і чотирнадцятого транзисторів з'єднані з базами п'ятнадцятого і шістнадцятого та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами і колекторами п'ятого і шостого, базами сімнадцятого та вісімнадцятого, базами сьомого і восьмого транзисторів відповідно, колектори третього і четвертого, емітери п'ятого і шостого, емітери сімнадцятого та вісімнадцятого, емітери сьомого і восьмого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, бази дев'ятнадцятого і двадцятого транзисторів з'єднані з базами і колекторами двадцять першого і двадцять другого та емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та двадцять першого і двадцять другого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, вихідна шина з'єднана з вхідною шиною через резистор зворотного зв'язку, додатково введено двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий, тридцять третій, тридцять четвертий, тридцять п'ятий, тридцять шостий, тридцять сьомий, тридцять восьмий, тридцять дев'ятий, сороковий транзистори та джерело струму, причому вхідну шину з'єднано з емітерами дванадцятого і одинадцятого транзисторів, а колектори та бази дванадцятого та одинадцятого транзисторів з'єднані з емітерами другого та першого вхідних транзисторів і базами десятого та дев'ятого транзисторів відповідно, колектори дев'ятого та десятого транзисторів з'єднані з емітерами першого та другого транзисторів відповідно, емітер десятого транзистора з'єднано з емітером дев'ятого транзистора та з шиною нульового потенціалу, бази тринадцятого та чотирнадцятого транзисторів з'єднані з колекторами п'ятнадцятого та шістнадцятого транзисторів відповідно, а також з першим та другим виводами джерела струму відповідно, колектори сьомого та восьмого транзисторів з'єднані з базами тридцять третього та тридцять четвертого транзисторів, а також з колекторами першого та другого вхідних транзисторів відповідно, емітери тридцять третього та тридцять дев'ятого транзисторів, а також емітери сорокового, тридцять четвертого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, колектори тридцять третього та тридцять четвертого транзисторів з'єднані з базами тридцять сьомого та тридцять восьмого транзисторів, а також з емітерами тридцять першого та тридцять другого транзисторів відповідно, емітери тридцять сьомого та тридцять восьмого транзисторів з'єднані з колекторами та базами тридцять дев'ятого та сорокового транзисторів відповідно, колектори тридцять сьомого та тридцять восьмого транзисторів з'єднані з базами тридцять першого та тридцять другого транзисторів, а також з колек-

торами тридцять п'ятого та тридцять шостого транзисторів відповідно, емітер тридцять п'ятого транзистора з'єднано з емітером тридцять шостого транзистора, колектори тридцять першого та тридцять другого транзисторів з'єднані з базами двадцять п'ятого та двадцять шостого транзисторів, а також з колекторами двадцять дев'ятого та тридцять п'ятого транзисторів відповідно, емітер двадцять дев'ятого транзистора з'єднано з емітером тридцять п'ятого транзистора, бази двадцять дев'ятого та тридцять п'ятого транзисторів з'єднані з базами тридцять п'ятого та тридцять шостого транзисторів, а також з базами та колекторами двадцять сьомого та двадцять восьмого транзисторів відповідно, причому колектори двадцять сьомого та двадцять восьмого транзисторів з'єднані з емітерами двадцять п'ятого та двадцять шостого транзисторів відповідно, а емітер двадцять сьомого транзистора з'єднано з шиною нульового потенціалу та з емітером двадцять восьмого транзистора, база двадцять четвертого транзистора з'єднана з колекторами двадцять п'ятого та двадцять шостого транзисторів, база двадцять третього транзистора з'єднана з колекторами двадцять п'ятого та дев'ятнадцятого транзисторів, а колектор двадцять четвертого транзистора з'єднано з колектором двадцять третього транзистора та з вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Приймач, містить резистор зворотного зв'язку 30, джерело струму 3, шини додатного 43 та від'ємного 49 живлення, перший 19 та другий 22 вхідні транзистори, вхідну 6 і вихідну 46 шини, сорок транзисторів та шиною нульового потенціалу 13, причому бази першого 19 та другого 22 вхідних транзисторів з'єднані з колекторами та базами першого 11 і другого 15 транзисторів, та з колекторами тринадцятого 10 і чотирнадцятого 16 транзисторів, емітери тринадцятого 10 і чотирнадцятого 16 транзисторів з'єднані з базами п'ятнадцятого 2 і шістнадцятого 4 та колекторами сімнадцятого 9 та вісімнадцятого 17 транзисторів відповідно, емітери п'ятнадцятого 2 і шістнадцятого 4 транзисторів з'єднані з емітерами третього 1 і четвертого 5 транзисторів відповідно, бази третього 1 і четвертого 5 транзисторів з'єднані з базами і колекторами п'ятого 7 і шостого 8, базами сімнадцятого 9 та вісімнадцятого 17, базами сьомого 18 і восьмого 23 транзисторів відповідно, колектори третього 1 і четвертого 5, емітери п'ятого 7 і шостого 8, емітери сімнадцятого 9 та вісімнадцятого 17, емітери сьомого 18 і восьмого 23 транзисторів з'єднані з базами додатного 43 і від'ємного 49 живлення відповідно, бази дев'ятнадцятого 37 і двадцять п'ятого 42 транзисторів з'єднані з базами і колекторами двадцять першого 44 і двадцять другого 48 та емітерами двадцять третього 45 і двадцять четвертого 47 транзисторів відповідно, емітери дев'ятнадцятого 37 і двадцять п'ятого 42 та двадцять першого 44 і двадцять другого 48 транзисторів з'єднані з базами додатного 43 і від'ємного 49 живлення відповідно, вихідна шина 46 з'єднана з вихідною шиною 6 через резистор зворотного зв'язку, вхідну

шину 6 з'єднано з емітерами дванадцятого 21 і одинадцятого 20 транзисторів, а колектори та бази дванадцятого 21 та одинадцятого 20 транзисторів з'єднані з емітерами другого 22 та першого 19 вхідних транзисторів і базами десятого 14 та дев'ятого 12 транзисторів відповідно, колектори дев'ятого 12 та десятого 14 транзисторів з'єднані з емітерами першого 11 та другого 15 транзисторів відповідно, емітер десятого 14 транзистора з'єднано з емітером дев'ятого 12 транзистора та з шиною нульового потенціалу 13, бази тринадцятого 10 та чотирнадцятого 16 транзисторів з'єднані з колекторами п'ятнадцятого 2 та шістнадцятого 4 транзисторів відповідно, а також з першим та другим виводами джерела струму 3 відповідно, колектори сьомого 18 та восьмого 23 транзисторів з'єднані з базами тридцять третього 31 та тридцять четвертого 36 транзисторів, а також з колекторами першого 19 та другого 22 вхідних транзисторів відповідно, емітери тридцять третього 31 та тридцять дев'ятого 24 транзисторів, а також емітери сорокового 29, тридцять четвертого 36 транзисторів з'єднані з базами додатного 43 і від'ємного 49 живлення відповідно, колектори тридцять третього 31 та тридцять четвертого 36 транзисторів з'єднані з базами тридцять сьомого 25 та тридцять восьмого 28 транзисторів, а також з емітерами тридцять першого 32 та тридцять другого 35 транзисторів відповідно, емітери тридцять сьомого 25 та тридцять восьмого 28 транзисторів з'єднані з колекторами та базами тридцять дев'ятого 24 та сорокового 29 транзисторів відповідно, колектори тридцять сьомого 25 та тридцять восьмого 28 транзисторів з'єднані з базами тридцять першого 32 та тридцять другого 35 транзисторів, а також з колекторами тридцять п'ятого 26 та тридцять шостого 27 транзисторів відповідно, емітер тридцять п'ятого 26 транзистора з'єднано з емітером тридцять шостого 27 транзистора, колектори тридцять першого 32 та тридцять другого 35 транзисторів з'єднані з базами двадцять п'ятого 38 та двадцять шостого 41 транзисторів, а також з колекторами двадцять дев'ятого 33 та тридцять п'ятого 26 та тридцять шостого 27 транзисторів, а також з базами та колекторами двадцять сьомого 39 та двадцять восьмого 40 транзисторів відповідно, причому колектори двадцять сьомого 39 та двадцять восьмого 40 транзисторів з'єднані з емітерами двадцять п'ятого 38 та двадцять шостого 41 транзисторів відповідно, а емітер двадцять сьомого 39 транзистора з'єднано з шиною нульового потенціалу 13 та з емітером двадцять восьмого 40 транзистора, база двадцять четвертого 47 транзистора з'єднана з колекторами двадцять п'ятого 38 та двадцять шостого 41 транзисторів, база двадцять третього 45 транзистора з'єднана з колекторами двадцять п'ятого 38 та дев'ятнадцятого 37 транзисторів, а колектор двадцять четвертого 47 транзистора з'єднано з колектором двадцять третього 45 транзистора та з вихідною шиною 46.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то колекторний струм дванадцятого 21 транзистора зростає, а колекторний струм одинадцятого 20 транзистора спадає. При цьому другий вхідний 22 транзистор привідкривається, а перший вхідний 19 транзистор призакривається. Відповідно базовий струм тридцять четвертого 36 транзистора зростає і він привідкривається, а базовий струм тридцять третього 31 транзистора спадає і він призакривається, при цьому базовий струм двадцять шостого 41 транзистора зростає і він привідкривається, а базовий двадцять п'ятого 38 транзистора спадає і він призакривається. В результаті колекторний струм двадцять шостого 41 транзистора зростає, а колекторний струм двадцять п'ятого 38 транзистора спадає і при цьому напруга на вихідній шині прямує до - Е_ж.

Якщо вхідний струм витікає зі схеми, то колекторний струм дванадцятого 21 транзистора спадає, а колекторний струм одинадцятого 20 транзистора зростає. При цьому другий вхідний 22 транзистор призакривається, а перший вхідний 19 транзистор привідкривається. Відповідно базовий струм тридцять четвертого 36 транзистора спадає і він призакривається, а базовий струм тридцять третього 31 транзистора зростає і він привідкривається, при цьому базовий струм двадцять шостого 41 транзистора спадає і він призакривається, а базовий двадцять п'ятого 38 транзистора зростає і він привідкривається. В результаті колекторний струм двадцять шостого 41 транзистора спадає, а колекторний струм двадцять п'ятого 38 транзистора зростає і при цьому напруга на вихідній шині прямує Е_ж.

Третій 1, п'ятнадцятий 2, п'ятий 7, сімнадцятий 9, тринадцятий 10 та сьомий 18 транзистори утворюють перший генератор струму зміщення, а шістнадцятий 4, четвертий 5, шостий 8, чо тирнад-

цятий 16, вісімнадцятий 17, восьмий 23 транзистори утворюють другий генератор струму зміщення. Вказані генератори разом із джерелом струму 3 задають режим роботи по постійному струму вхідного двотактного каскаду, що побудований на першому 11, дев'ятому 12, одинадцятому 20, десятому 14, другому 15, дванадцятому 21, першому 19 та другому 22 вхідних транзисторах.

Перший проміжний підсилювальний каскад побудований на тридцять третьому 31 транзисторі, підключено до каскодної схеми побудованої на тридцять дев'ятому 24, тридцять сьомому 25, тридцять першому 32 транзисторах, а також до підсилювального каскаду, що побудований на двадцять п'ятому 38 транзисторі.

Другий проміжний підсилювальний каскад побудований на тридцять четвертому 36 транзисторі, підключено до каскодної схеми побудованої на тридцять восьмому 28, сороковому 29, тридцять другому 35 транзисторах, а також до підсилювального каскаду, що побудований на двадцять шостому 41 транзисторі.

Проміжні підсилювальні каскади підключено в свою чергу до двонаправленого відбивача струму побудованого на тридцять п'ятому 26, тридцять шостому 27, двадцять дев'ятому 33, тридцятому 34, двадцять сьомому 39, двадцять восьмому 40 транзисторах, що автоматично задає режим роботи по постійному струму вказаних підсилювальних каскадів.

Сукупність дев'ятнадцятого 37, двадцять першого 44, двадцять третього 45, а також двадцятого 42, двадцять четвертого 47, двадцять другого 48 транзисторів утворюють відбивачі струму виходу яких формують вихідну шину 46.

Шини додатного 43 та від'ємного 49 живлення, а також шина нульового потенціалу 13, забезпечують потрібний рівень напруги для роботи схеми.

Резистор зворотного зв'язку 30 задає коефіцієнт підсилення схеми.

