



УКРАЇНА

(19) **UA** (11) **140661** (13) **U**
(51) МПК
Н03М 1/48 (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ
ЕКОНОМІКИ, ТОРГІВЛІ ТА
СІЛЬСЬКОГО ГОСПОДАРСТВА
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

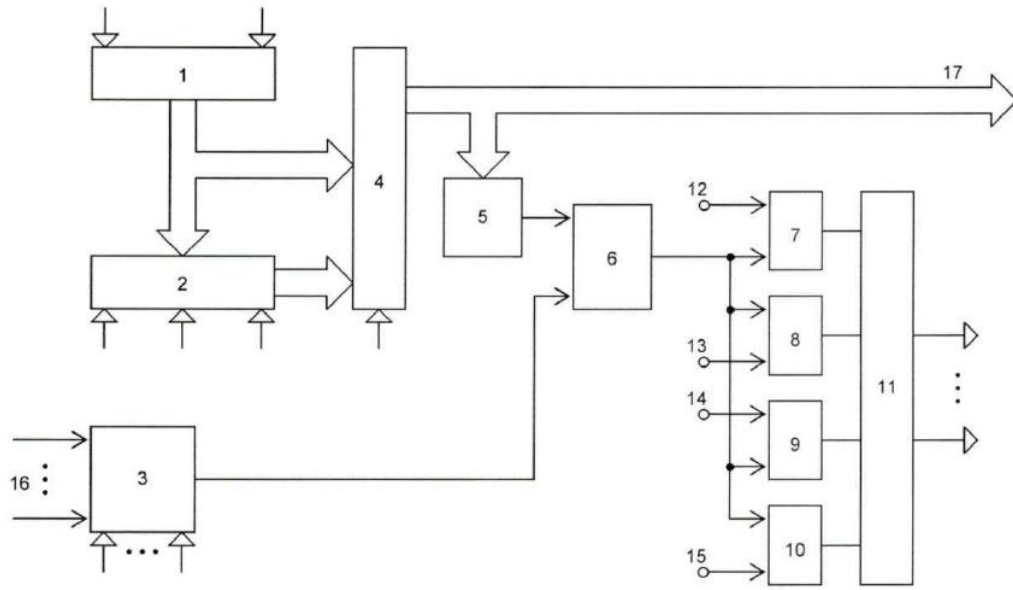
(21) Номер заявки: u 2019 07992	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Черняк Олександр Іванович (UA)
(22) Дата подання заявки: 12.07.2019	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 10.03.2020	
(46) Публікація відомостей про видачу патенту: 10.03.2020, Бюл.№ 5	

(54) АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ

(57) Реферат:

Аналого-цифровий перетворювач містить вхід аналогового сигналу, аналоговий комутатор, цифро-аналоговий перетворювач із ваговою надлишковістю, регістр послідовного наближення, першу схему порівняння, блок керування та вихід цифрового коду, причому вхід аналогового сигналу з'єднано з входом аналогового комутатора. В перетворювач введено входи аналогових сигналів, диференційний підсилювач, другу, третю і четверту схеми порівняння, реверсивний фібоначієвий лічильник, цифровий комутатор, перший вхід додатної опорної напруги, другий вхід додатної опорної напруги, перший вхід від'ємної опорної напруги та другий вхід від'ємної опорної напруги. Входи аналогових сигналів з'єднано з відповідними входами аналогового комутатора, вихід якого з'єднано з першим входом диференційного підсилювача, другий вхід якого з'єднано з виходом цифро-аналогового перетворювача, а вихід з'єднано з першими входами першої, другої, третьої та четвертої схем порівняння, другий вхід першої схеми порівняння з'єднано з входом першої додатної опорної напруги, а вихід з'єднано з першим входом блока керування, другий вхід другої схеми порівняння з'єднано з входом першої від'ємної опорної напруги, а вихід з'єднано з другим входом блока керування, другий вхід третьої схеми порівняння з'єднано з входом другої додатної опорної напруги, а вихід з'єднано з третім входом блока керування, другий вхід четвертої схеми порівняння з'єднано з входом другої від'ємної опорної напруги, а вихід з'єднано з четвертим входом блока керування, вихід регістра послідовного наближення з'єднано з першим входом цифрового комутатора та входом реверсивного фібоначієвого лічильника, вихід якого з'єднано з другим входом цифрового комутатора, вихід якого з'єднано з входом цифро-аналогового перетворювача та виходом цифровано коду.

UA 140661 U



Корисна модель належить до імпульсної техніки та може бути використана для перетворення аналогових сигналів у цифрові коди.

Відомо аналого-цифровий перетворювач (авторське свідоцтво СРСР № 911720, м. кл. Н03К 13/02, опубл. 07.03.1982, бюл. № 9), який містить вхідну шину, блок порівняння, блок керування, блок контролю, блок згортки коду, блок аналізу коду, цифро-аналоговий перетворювач, інформаційний вихід, контрольний вихід, причому перший вхід блока порівняння з'єднано з вхідною шиною, вихід блока порівняння з'єднано з першим входом блока керування та першим входом блока контролю, вихід якого з'єднано з контрольним виходом, перший, другий і третій виходи блока керування з'єднані відповідно з першим входом блока згортки коду, другим входом блока контролю та першим входом блока аналізу коду, вихід якого з'єднано з другим входом блока керування та другим входом блока згортки коду, вихід якого з'єднано з інформаційним виходом, другим входом блока аналізу коду та входом цифро-аналогового перетворення, вихід якого з'єднано з другим входом блока порівняння.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність багатоканального аналого-цифрового перетворення та низька швидкодія.

Як найближчий аналог вибрано аналого-цифровий перетворювач (патент України на корисну модель № 72248, МПК₈ Н03К 1/48, опублікований 10.08.2012, бюл. № 15), який містить вхід аналогового сигналу, схему порівняння в подальшому першу схему порівняння, блок керування, цифро-аналоговий перетворювач із ваговою надлишковістю, генератор калібрувального сигналу, аналоговий комутатор, реєстр послідовного наближення, лічильник у двійковій системі числення, цифровий обчислювальний пристрій, блок постійної пам'яті та блок оперативної пам'яті, причому вхід аналогового сигналу з'єднано з першим входом аналогового комутатора, другий вхід якого з'єднано з генератором калібрувального сигналу, вихід аналогового комутатора з'єднано з першим входом схеми першої порівняння, другий вхід якої з'єднано з виходом цифро-аналогового перетворювача із ваговою надлишковістю, а вихід з'єднано з входом реєстра послідовного наближення, а також прямим та реверсивним входами лічильника у двійковій системі числення, перший вхід цифро-аналогового перетворювача із ваговою надлишковістю з'єднано з першим виходом реєстра послідовного наближення, другий вхід цифро-аналогового перетворювача із ваговою надлишковістю з'єднано з першим входом цифрового обчислювального пристрою, вихід лічильника у двійковій системі числення з'єднано з першим входом цифрового обчислювального пристрою, другий вихід реєстра послідовного наближення з'єднано з другим входом цифрового обчислювального пристрою, третій вхід цифрового обчислювального пристрою з'єднано з виходом блока постійної пам'яті, четвертий вхід цифрового обчислювального пристрою з'єднано з виходом блока оперативної пам'яті, другий вихід цифрового обчислювального пристрою з'єднано з інформаційним виходом аналого-цифрового перетворювача, третій вихід цифрового обчислювального пристрою з'єднано з входом блока оперативної пам'яті.

Недоліком даного пристрою є обмежені функціональні можливості через відсутність багатоканального аналого-цифрового перетворення та низька швидкість слідувального перетворення через використання двійкового лічильника.

В основу корисної моделі поставлено задачу створення такого аналого-цифрового перетворювача, в якому за рахунок введення нових елементів та зв'язків організується режим багатоканального адаптивного порозрядно-слідувального врівноважування з ваговою надлишковістю, що приводить до розширення функціональних можливостей і підвищення швидкодії. При перемиканні каналів встановлюється режим порозрядного врівноважування, а у подальшому встановлюється режим адаптивного порозрядно-слідувального врівноважування. В залежності від результату порівняння значення різниці аналогових сигналів з опорними напругами встановлюється режим порозрядного чи слідувального врівноваження.

Поставлена задача вирішується тим, що в аналого-цифровий перетворювач, який містить вхід аналогового сигналу, аналоговий комутатор, цифро-аналоговий перетворювач із ваговою надлишковістю, реєстр послідовного наближення, першу схему порівняння, блок керування та вихід цифрового коду, причому вхід аналогового сигналу з'єднано з входом аналогового комутатора, введено входи аналогових сигналів, диференційний підсилювач, другу схему порівняння, третю схему порівняння, четверту схему порівняння, реверсивний фібоначієвий лічильник, цифровий комутатор перший вхід додатної опорної напруги, другий вхід додатної опорної напруги, перший вхід від'ємної опорної напруги та другий вхід від'ємної опорної напруги, причому входи аналогових сигналів з'єднано з відповідними входами аналогового комутатора, вихід якого з'єднано з першим входом диференційного підсилювача, другий вхід якого з'єднано з виходом цифро-аналогового перетворювача, а вихід з'єднано з першими входами першої, другої, третьої та четвертої схем порівняння, другий вхід першої схеми порівняння з'єднано з

входом першої додатної опорної напруги, а вихід з'єднано з першим входом блока керування, другий вхід другої схеми порівняння з'єднано з входом першої від'ємної опорної напруги, а вихід з'єднано з другим входом блока керування, другий вхід третьої схеми порівняння з'єднано з входом другої додатної опорної напруги, а вихід з'єднано з третім входом блока керування,
 5 другий вхід четвертої схеми порівняння з'єднано з входом другої від'ємної опорної напруги, а вихід з'єднано з четвертим входом блока керування, вихід регістра послідовного наближення з'єднано з першим входом цифрового комутатора та входом реверсивного фібоначієвого лічильника, вихід якого з'єднано з другим входом цифрового комутатора, вихід якого з'єднано з входом цифро-аналогового перетворювача та виходом цифрового коду.

10 На кресленні зображено схему аналого-цифрового перетворювача.

Аналого-цифровий перетворювач містить регістр 1 послідовного наближення, реверсивний фібоначієвий лічильник 2, аналоговий комутатор 3, цифровий комутатор 4, цифро-аналоговий перетворювач 5 із ваговою надлишковістю, диференційний підсилювач 6, першу схему 7 порівняння, другу схему 8 порівняння, третю схему 9 порівняння, четверту схему 10 порівняння,
 15 блок 11 керування, вхід 12 першої додатної опорної напруги, вхід 13 першої від'ємної опорної напруги, вхід 14 другої додатної опорної напруги, вхід 15 другої від'ємної опорної напруги, входи 16 аналогових сигналів та вихід 17 цифрового коду, причому входи 16 аналогового сигналу з'єднано з входами аналогового комутатора 3, вихід якого з'єднано з першим входом диференційного підсилювача 6, другий вхід якого з'єднано з виходом цифро-аналогового перетворювача 5 із ваговою надлишковістю, а вихід з'єднано з першими входами першої,
 20 другої, третьої і четвертої схем 7, 8, 9, 10 порівняння, другий вхід першої схеми 7 порівняння з'єднано з входом 12 першої додатної опорної напруги, а вихід з'єднано з першим входом блока 11 керування, другий вхід другої схеми 8 порівняння з'єднано з входом 13 першої від'ємної опорної напруги, а вихід з'єднано з другим входом блока 11 керування, другий вхід третьої
 25 схеми 9 порівняння з'єднано з входом 14 другої додатної опорної напруги, а вихід з'єднано з третім входом блока 11 керування, другий вхід четвертої схеми 10 порівняння з'єднано з входом 15 другої від'ємної опорної напруги, а вихід з'єднано з четвертим входом блока 11 керування, вихід регістра 1 послідовного наближення з'єднано з першим входом цифрового комутатора 4 та входом реверсивного фібоначієвого лічильника 2, вихід якого з'єднано з другим входом
 30 цифрового комутатора 4, вихід якого з'єднано з входом цифро-аналогового перетворювача 5 із ваговою надлишковістю та виходом 17 цифрового коду.

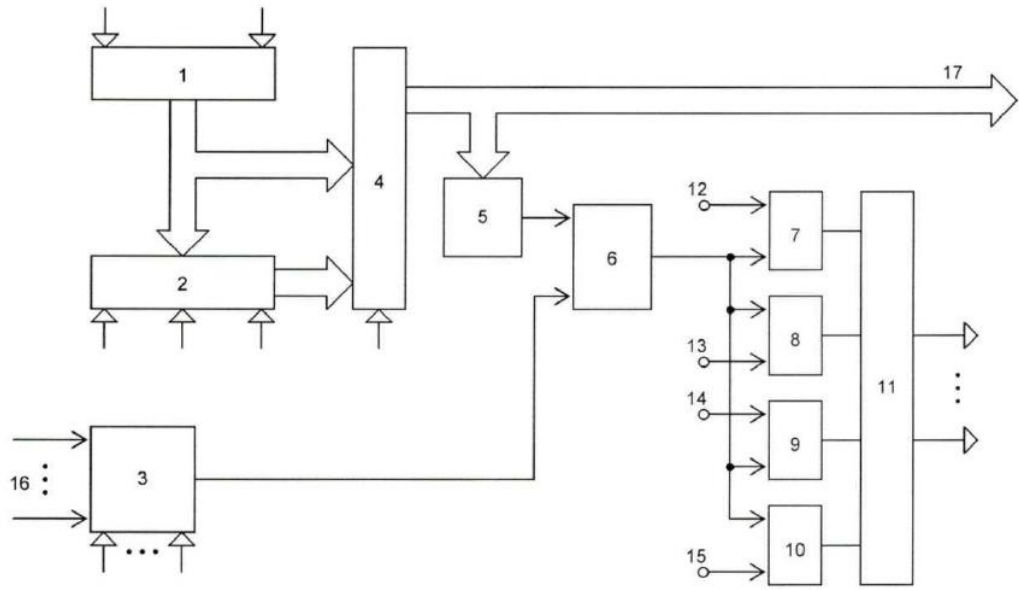
Аналого-цифровий перетворювач працює таким чином. На регістр 1 послідовного наближення можуть надходити два керуючих сигнали: сигнал скидання регістра і сигнал скидання чергового розряду. На реверсивний фібоначієвий лічильник 2 можуть надходити три керуючих сигнали: сигнал записування коду, сигнал додавання одиниці і сигнал віднімання
 35 одиниці. На цифровий комутатор 4 може надходити керуючий сигнал, що перемикає на його вихід код з регістра 1 послідовного наближення або код з реверсивного фібоначієвого лічильника 2. На аналоговий комутатор 3 можуть надходити керуючі сигнали, що перемикають на його вихід заданий сигнал із входу аналогових сигналів 16. На початку роботи блок 11 керування перемикає на вихід аналогового комутатора 3 заданий аналоговий сигнал і встановлює у пристрої режим порозрядного врівноваження. При цьому аналоговий сигнал з виходу аналогового комутатора 3 надходить на перший вхід диференційного підсилювача 6. Крім того, блок 9 керування встановлює в початковий стан регістр 1 послідовного наближення і встановлює цифровий комутатор 4 в режим комутації коду з регістра 1 послідовного
 45 наближення. Під час роботи регістра 1 послідовного наближення в ньому послідовно, починаючи зі старшого, встановлюються в одиничний стан розряди. Код з регістра 1 послідовного наближення надходить на вихід цифрового коду 17 та у цифро-аналоговий перетворювач 5 із ваговою надлишковістю, аналоговий сигнал з якого надходить на другий вхід диференційного підсилювача 6, з виходу якого аналоговий сигнал, що дорівнює різниці між
 50 сигналом з виходу аналогового комутатора 16 і сигналом з виходу цифро-аналогового перетворювача 5 із ваговою надлишковістю, надходить на перші входи першої 7, другої 8, третьої 9 і четвертої 10 схем порівняння. На другі входи першої 7 і другої 8 схем порівняння з входу 12 першої додатної опорної напруги та входу 13 першої від'ємної опорної напруги подано відповідно додатну та від'ємну опорні напруги з абсолютним значенням, що дорівнює половині
 55 одиниці молодшого розряду. Кожна з першої 7 і другої 8 схем порівняння виробляє одиничний сигнал, якщо аналоговий сигнал на першому її вході не менший за абсолютним значенням від величини відповідно першої додатної чи першої від'ємної опорної напруги. На другі входи третьої 9 і четвертої 10 схем порівняння з входу 14 другої додатної опорної напруги та входу 15 другої від'ємної опорної напруги подано відповідно додатну і від'ємну опорні напруги абсолютне
 60 значення, яких дорівнює вазі першого розряду. Якщо у блок 11 керування надходить одиничний

сигнал першої 7 або другої 8 схем порівняння, то встановлюється режим слідкувального врівноваження. Якщо одиничний сигнал надходить з третьої 9 або четвертої 10 схем порівняння, то встановлюється режим порозрядного врівноваження. На кожному такті у циклі порозрядного врівноваження блок 11 керування аналізує сигнал з виходу першої схеми 7 порівняння. Якщо цей сигнал дорівнює одиниці, то черговий розряд регістра 1 послідовного наближення залишається в одиничному стані, в іншому разі він встановлюється в нуль. Після завершення циклу порозрядного врівноваження у разі, якщо не було перемикання на інший канал, в залежності від сигналів зі схем порівняння пристрій переходить у режим порозрядного або слідкувального врівноваження. В режимі слідкувального врівноваження використовується відомий реверсивний фібоначієвий лічильник (патент на корисну модель № 109080 МПК (2016.01) Н03К 23/00, Н03М 7/00 опубл. 10.08.2016, бюл. № 15), який має високу швидкодію. При переході у режим слідкувального врівноваження блок 11 керування переписує код з регістра 1 послідовного наближення в реверсивний фібоначієвий лічильник 2 і встановлює цифровий комутатор 4 в режим комутації коду з виходу даного лічильника на вхід цифро-аналогового перетворювача 5 із вагою надлишковістю. Значення різниці між сигналом з виходу аналогового комутатора і сигналом з цифро-аналогового перетворювача 5 через диференційний підсилювач 6 надходить на першу 7 і другу 8 схеми порівняння. Якщо одиничний сигнал з'являється на виході першої 7 схеми порівняння то блок 11 керування встановлює режим додавання у реверсивному фібоначієвому лічильнику 2. Якщо ж одиничний сигнал з'являється на виході другої схеми 8 порівняння то блок керування 11 встановлює режим віднімання у реверсивному фібоначієвому лічильнику 2. Якщо одиничний сигнал з'являється на виході третьої 9 чи четвертої 10 схем порівняння, то блок керування 11 переводить пристрій у режим порозрядного врівноваження.

Таким чином аналого-цифровий перетворювач при перемиканні каналів виконує порозрядне врівноваження, а у подальшому виконує адаптивне порозрядно-слідкувальне врівноваження з використанням швидкодіючого реверсивного фібоначієвого лічильника, що підтверджує вирішення поставленої задачі.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Аналого-цифровий перетворювач, що містить вхід аналогового сигналу, аналоговий комутатор, цифро-аналоговий перетворювач із вагою надлишковістю, регістр послідовного наближення, першу схему порівняння, блок керування та вихід цифрового коду, причому вхід аналогового сигналу з'єднано з входом аналогового комутатора, який **відрізняється** тим, що в нього введено входи аналогових сигналів, диференційний підсилювач, другу, третю і четверту схеми порівняння, реверсивний фібоначієвий лічильник, цифровий комутатор, перший вхід додатної опорної напруги, другий вхід додатної опорної напруги, перший вхід від'ємної опорної напруги та другий вхід від'ємної опорної напруги, причому входи аналогових сигналів з'єднано з відповідними входами аналогового комутатора, вихід якого з'єднано з першим входом диференційного підсилювача, другий вхід якого з'єднано з виходом цифро-аналогового перетворювача, а вихід з'єднано з першими входами першої, другої, третьої та четвертої схем порівняння, другий вхід першої схеми порівняння з'єднано з входом першої додатної опорної напруги, а вихід з'єднано з першим входом блока керування, другий вхід другої схеми порівняння з'єднано з входом першої від'ємної опорної напруги, а вихід з'єднано з другим входом блока керування, другий вхід третьої схеми порівняння з'єднано з входом другої додатної опорної напруги, а вихід з'єднано з третім входом блока керування, другий вхід четвертої схеми порівняння з'єднано з входом другої від'ємної опорної напруги, а вихід з'єднано з четвертим входом блока керування, вихід регістра послідовного наближення з'єднано з першим входом цифрового комутатора та входом реверсивного фібоначієвого лічильника, вихід якого з'єднано з другим входом цифрового комутатора, вихід якого з'єднано з входом цифро-аналогового перетворювача та виходом цифрового коду.



Комп'ютерна верстка О. Гергіль

Міністерство розвитку економіки, торгівлі та сільського господарства України,
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601