



УКРАЇНА

(19) UA

(11) 140843

(13) U

(51) МПК

H03F 3/26 (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ
ЕКОНОМІКИ, ТОРГІВЛІ ТА
СІЛЬСЬКОГО ГОСПОДАРСТВА
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2019 09171**

(22) Дата подання заявки: **07.08.2019**

(24) Дата, з якої є чинними
права на корисну
модель: **10.03.2020**

(46) Публікація відомостей **10.03.2020, Бюл.№ 5**
про видачу патенту:

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),
Богомолов Сергій Віталійович (UA),
Генеральницький Євгеній Сергійович
(UA)**

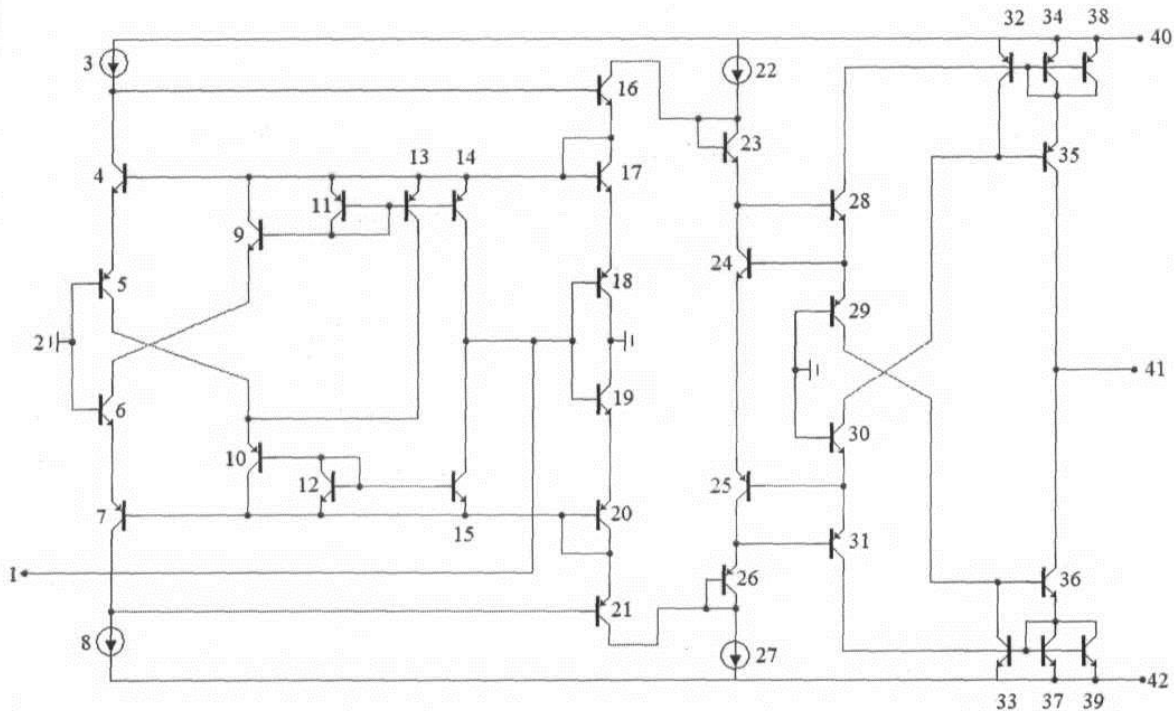
(73) Власник(и):

**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
Хмельницьке шосе, 95, м. Вінниця, 21021
(UA)**

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотири транзистори. Введено третє та четверте джерела струму, дев'ять транзисторів.



UA 140843 U

Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог вибрано двотактний симетричний підсилювач струму [патент України № 69736, Н03К 5/24, G05В 1/01, 2011], який містить перше та друге джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятою та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення.

Недоліком аналогу є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

За аналог вибрано двотактний симетричний підсилювач постійного струму [патент України № 68720, МПК Н03К 5/24, опубліковано 10.04.2012], який містить вхідну шину, з'єднану з об'єднаними емітерами першого і другого транзисторів, шину додатного живлення, яку з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого, восьмого, сьомого транзисторів, колектором шостого транзистора та другим виводом першого джерела струму, шину від'ємного живлення, яку з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого, десятого, дев'ятого транзисторів, колектором п'ятого транзистора та другим виводом другого джерела струму, вихідну шину, яку з'єднано з об'єднаними колекторами одинадцятого і дванадцятого транзисторів, шину нульового потенціалу, яку з'єднано з об'єднаними базами п'ятого і шостого транзисторів та базами двадцятого і двадцять першого транзисторів, бази першого та другого транзисторів з'єднано з об'єднаними першим виводом першого джерела струму і емітером п'ятого транзистора та першим виводом другого джерела струму і емітером шостого транзистора відповідно, об'єднані бази сьомого і восьмого транзисторів з'єднано з об'єднаними колектором сьомого і емітером сімнадцятого транзисторів, базу сімнадцятого транзистора з'єднано з об'єднаними колекторами восьмого і третього транзисторів, бази дев'ятого і десятого транзисторів з'єднано з об'єднаними емітером вісімнадцятого і дев'ятого транзисторів, базу вісімнадцятого транзистора з'єднано з об'єднаними колекторами четвертого і десятого транзисторів, базу дев'ятнадцятого транзистора з'єднано з об'єднаними колекторами сімнадцятого і першого транзисторів, базу двадцять другого транзистора з'єднано з об'єднаними колекторами другого і вісімнадцятого транзисторів, емітери третього і четвертого транзисторів з'єднані між собою, базу третього транзистора з'єднано з об'єднаними колектором дев'ятнадцятого і емітером двадцятого транзисторів, базу четвертого транзистора з'єднано з об'єднаними емітером двадцять першого і колектором двадцять другого транзисторів, база одинадцятого транзистора з'єднано з об'єднаними колектором тринадцятого і емітером дев'ятнадцятого транзисторів, базу дванадцятого транзистора з'єднано з об'єднаними емітером двадцять другого і колектором п'ятнадцятого транзисторів, колектор двадцять першого транзистора з'єднано з об'єднаними базами тринадцятого, двадцять третього і чотирнадцятого транзисторів, колектором двадцять третього транзистора та об'єднаними колектором чотирнадцятого і емітером одинадцятого транзисторів, колектор двадцятого транзистора з'єднано з об'єднаними базами п'ятнадцятого, двадцять четвертого і шістнадцятого транзисторів, колектором двадцять четвертого транзистора та об'єднаними емітером дванадцятого і шістнадцятого транзисторів.

Недоліком аналога є низькі коефіцієнт підсилення та точність роботи пристрою, що обмежує галузь використання.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи пристрою та збільшується коефіцієнт підсилення, крім того забезпечується компенсація зсуву нуля, що розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить чотири джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять три транзистори, причому шину додатного живлення з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого транзисторів та першим джерелом струму, бази чотирнадцятого, двадцять третього, тринадцятого транзисторів об'єднані між собою та з'єднані з колекторами чотирнадцятого та двадцять третього транзисторів та емітером одинадцятого транзистора, база одинадцятого транзистора з'єднана з колектором тринадцятого транзистора, колектори одинадцятого та дванадцятого транзисторів об'єднані та з'єднані з вихідною шиною, шину від'ємного живлення з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого транзисторів та другим джерелом живлення, бази шістнадцятого, двадцять четвертого, п'ятнадцятого транзисторів об'єднані та з'єднані з колекторами шістнадцятого, двадцять четвертого транзисторів та емітером дванадцятого транзистора, база дванадцятого транзистора з'єднана з колектором п'ятнадцятого транзистора, бази двадцятого та двадцять першого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, емітери третього та четвертого транзисторів з'єднані між собою, емітери сьомого та восьмого транзисторів з'єднані між собою, бази сьомого та восьмого транзисторів об'єднані та з'єднані з колектором сьомого транзистора, емітери дев'ятого та десятого транзисторів з'єднані між собою, бази дев'ятого та десятого транзисторів об'єднані та з'єднані з колектором дев'ятого транзистора, бази п'ятого та шостого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, причому вхідну шину з'єднано з базами двадцять восьмого, двадцять дев'ятого транзисторів та колекторами двадцять п'ятого та десятого транзисторів, колектори двадцять восьмого та двадцять дев'ятого транзисторів з'єднано та об'єднано з шиною нульового потенціалу, емітери двадцять сьомого та двадцять восьмого транзисторів об'єднано, емітери двадцять дев'ятого та тридцятого транзисторів об'єднано, бази другого та тридцятого транзисторів з'єднано та об'єднано з емітерами дев'ятого, десятого, тридцять першого транзисторів, а також з колекторами вісімнадцятого та тридцятого транзисторів, бази першого та двадцять сьомого транзисторів з'єднано та об'єднано з емітерами сьомого, восьмого, двадцять п'ятого, двадцять шостого транзисторів, а також колекторами сімнадцятого та двадцять сьомого транзисторів, емітери першого та п'ятого транзисторів з'єднані, емітери шостого та другого транзисторів з'єднані, колектор першого та база двадцять шостого транзисторів з'єднані та об'єднані з першим джерелом струму, колектор другого та база тридцять першого транзисторів з'єднані та об'єднані з другим джерелом струму, колектор та база тридцять другого та колектор двадцять шостого транзисторів з'єднані та об'єднані з третім джерелом струму, третє джерело струму з'єднано з шиною додатного живлення, база та колектор тридцять третього та колектор тридцять першого транзисторів з'єднано та об'єднано з четвертим джерелом струму, четверте джерело струму з'єднано з шиною від'ємного живлення, колектор двадцять другого транзистора з'єднано з базою тринадцятого транзистора, колектор дев'ятнадцятого транзистора з'єднано з базою п'ятнадцятого транзистора, колектори двадцять першого та тринадцятого транзисторів об'єднані, колектори двадцятого та п'ятнадцятого транзисторів об'єднані, колектор третього транзистора з'єднано з емітером тридцять другого та базою двадцять другого транзисторів, колектор четвертого транзистора з'єднано емітером тридцять третього та базою дев'ятнадцятого транзисторів, емітери двадцять другого та двадцятого транзисторів з'єднані та об'єднані з базою третього транзистора, емітери дев'ятнадцятого та двадцять першого транзисторів з'єднані та об'єднані з базою четвертого транзистора.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить перше 3, друге 8, третє 22 та четверте 27 джерела струму, шини додатного 40 і від'ємного 42 живлення, вхідну 1 і вихідну 41 шини, шину нульового потенціалу 2, тридцять три транзистори, причому шину додатного живлення 40 з'єднано з емітерами чотирнадцятого 38, двадцять третього 34, тринадцятого 32 транзисторів та першим джерелом струму 3, бази чотирнадцятого 38, двадцять третього 34, тринадцятого 32 транзисторів об'єднані між собою та з'єднані з колекторами чотирнадцятого 38 та двадцять третього 34 транзисторів та емітером

одинадцятого 35 транзистора, база одинадцятого 35 транзистора з'єднана з колектором
 тринадцятого 32 транзистора, колектори одинадцятого 35 та дванадцятого 36 транзисторів
 об'єднані та з'єднані з вихідною шиною 41, шину від'ємного живлення 42 з'єднано з емітерами
 шістнадцятого 39, двадцять четвертого 37, п'ятнадцятого 33 транзисторів та другим джерелом
 5 живлення 8, бази шістнадцятого 39, двадцять четвертого 37, п'ятнадцятого 33 транзисторів
 об'єднані та з'єднані з колекторами шістнадцятого 39, двадцять четвертого 37 транзисторів та
 емітером дванадцятого 36 транзистора, база дванадцятого 36 транзистора з'єднана з
 колектором п'ятнадцятого 33 транзистора, бази двадцятого 29 та двадцять першого 30
 10 транзисторів об'єднані та з'єднані з шиною нульового потенціалу 2, емітери третього 24 та
 четвертого 25 транзисторів з'єднані між собою, емітери сьомого 11 та восьмого 13 транзисторів
 з'єднані між собою, бази сьомого 11 та восьмого 13 транзисторів об'єднані та з'єднані з
 колектором сьомого 11 транзистора, емітери дев'ятого 12 та десятого 15 транзисторів з'єднані
 між собою, бази дев'ятого 12 та десятого 15 транзисторів об'єднані та з'єднані з колектором
 дев'ятого 12 транзистора, бази п'ятого 5 та шостого 6 транзисторів об'єднані та з'єднані з
 15 шиною нульового потенціалу 2, причому вхідну шину 1 з'єднано з базами двадцять восьмого 18,
 двадцять дев'ятого 19 транзисторів та колекторами двадцять п'ятого 14 та десятого 15
 транзисторів, колектори двадцять восьмого 18 та двадцять дев'ятого 19 транзисторів з'єднано
 та об'єднано з шиною нульового потенціалу 2, емітери двадцять сьомого 17 та двадцять
 20 восьмого 18 транзисторів об'єднано, емітери двадцять дев'ятого 19 та тридцятого 20
 транзисторів об'єднано, бази другого 7 та тридцятого 20 транзисторів з'єднано та об'єднано з
 емітерами дев'ятого 12, десятого 15, тридцять першого 21 транзисторів, а також з колекторами
 вісімнадцятого 10 та тридцятого 20 транзисторів, бази першого 4 та двадцять сьомого 17
 транзисторів з'єднано та об'єднано з емітерами сьомого 11, восьмого 13, двадцять п'ятого 14,
 25 двадцять шостого 16 транзисторів, а також колекторами сімнадцятого 9 та двадцять сьомого 17
 транзисторів, емітери першого 4 та п'ятого 5 транзисторів з'єднані, емітери шостого 6 та другого
 7 транзисторів з'єднані, колектор першого 4 та база двадцять шостого 16 транзисторів з'єднані
 та об'єднані з першим джерелом струму 3, колектор другого 7 та база тридцять першого 21
 транзисторів з'єднані та об'єднані з другим джерелом струму 8, колектор та база тридцять
 30 другого 23 та колектор двадцять шостого 16 транзисторів з'єднані та об'єднані з третім
 джерелом струму 22, третє джерело струму 22 з'єднано з шиною додатного живлення 40, база
 та колектор тридцять третього 26 та колектор тридцять першого 21 транзисторів з'єднано та
 об'єднано з четвертим джерелом струму 27, четверте джерело струму 27 з'єднано з шиною
 від'ємного живлення 42, колектор двадцять другого 28 транзистора з'єднано з базою
 35 тринадцятого 32 транзистора, колектор дев'ятнадцятого 31 транзистора з'єднано з базою
 п'ятнадцятого 33 транзистора, колектори двадцять першого 30 та тринадцятого 32 транзисторів
 об'єднані, колектори двадцятого 29 та п'ятнадцятого 33 транзисторів об'єднані, колектор
 третього 24 транзистора з'єднано з емітером тридцять другого 23 та базою двадцять другого 28
 транзисторів, колектор четвертого 25 транзистора з'єднано емітером тридцять третього 26 та
 базою дев'ятнадцятого 31 транзисторів, емітери двадцять другого 28 та двадцятого 29
 40 транзисторів з'єднані та об'єднані з базою третього 24 транзистора, емітери дев'ятнадцятого 31
 та двадцять першого 30 транзисторів з'єднані та об'єднані з базою четвертого 25 транзистора.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

45 Перше 3, друге 8 джерела струму та перший 4, п'ятий 5, шостий 6, другий 7, двадцять
 шостий 16, тридцять перший 21, двадцять сьомий 17, тридцятий 20 транзистори утворюють
 схему задання режимів по постійному струму каскадів схеми.

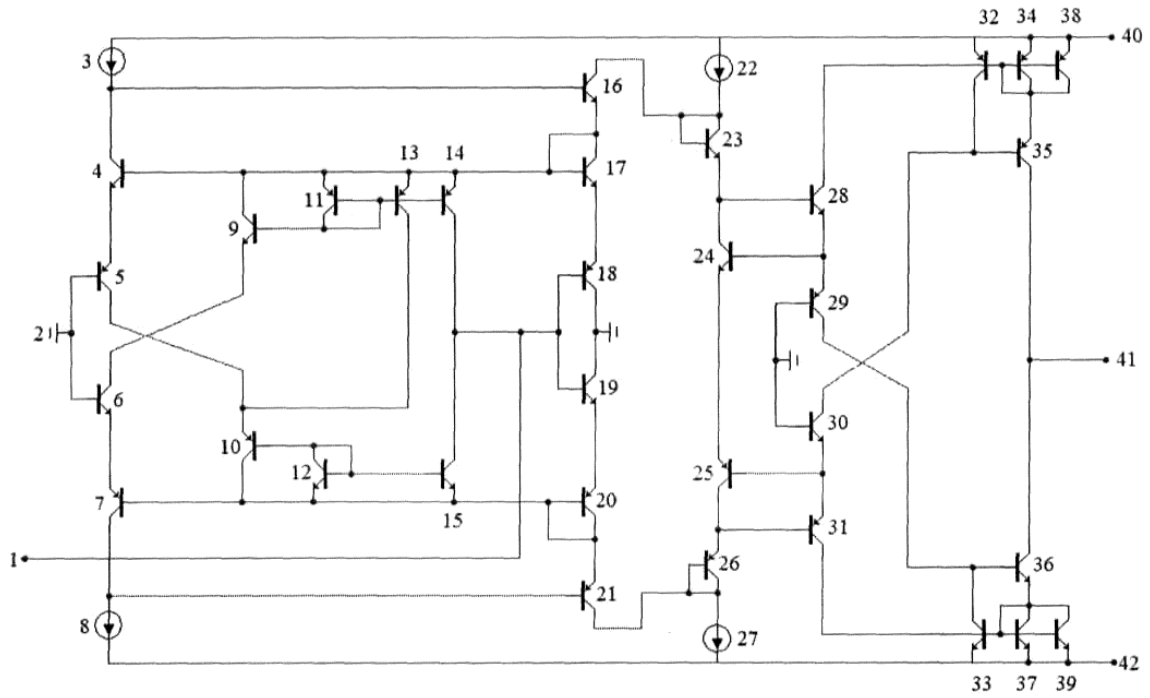
Сімнадцятий 9 та вісімнадцятий 10 транзистори задають взірцеві базові струми, які
 дозволяють компенсувати струм зсуву нуля на двадцять восьмому 18 та двадцять дев'ятому 19
 транзисторах, сьомий 11, двадцять п'ятий 14 та дев'ятий 12, десятий 15 транзистори утворюють
 50 відбивачі струму і слугують для передачі базових струмів сімнадцятого 9 та вісімнадцятого 10
 транзисторів в точку об'єднання вхідної шини 1 та бази транзисторів вхідного каскаду, що
 побудовано на двадцять восьмому 18 та двадцять дев'ятому 19 транзисторах, причому восьмий
 13 транзистор слугує для більш тонкого налаштування струму зсуву нуля.

55 Третє 22, четверте 27 джерела струму та тридцять другий 23, тридцять третій 26
 транзистори задають режим роботи проміжних каскадів, які побудовано на двадцять другому 28
 та дев'ятнадцятому 31 транзисторах відповідно, на третьому 24, четвертому 25, двадцятому 29,
 двадцять першому 30 транзисторах побудовано двонаправлений відбивач струму, який
 забезпечує балансування проміжних підсилювальних каскадів на двадцять другому 28 та
 дев'ятнадцятому 31 транзисторах відповідно, на тринадцятому 32, двадцять третьому 34,
 60 чотирнадцятому 38, одинадцятому 35 та п'ятнадцятому 33, двадцять четвертому 37,

шістнадцятому 39, дванадцятому 36 транзисторах побудовано двонаправлені відбивачі струму, які забезпечують передачу та підсилення сигналу з проміжних підсилювальних каскадів на двадцять другому 28, дев'ятнадцятому 31 транзисторах на вихідну шину 41, шина нульового потенціалу 2 та шина додатного живлення 40 та шина від'ємного живлення 42 слугують для
5 забезпечення режиму по напрузі каскадів схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, який містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотири транзистори, причому шину додатного живлення з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого транзисторів та першим джерелом струму, бази чотирнадцятого, двадцять третього, тринадцятого транзисторів об'єднані між собою та з'єднані з колекторами чотирнадцятого та двадцять третього транзисторів та емітером одинадцятого транзистора, база одинадцятого транзистора з'єднана з колектором тринадцятого транзистора, колектори одинадцятого та дванадцятого транзисторів об'єднані та з'єднані з вихідною шиною, шину від'ємного живлення з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого транзисторів та другим джерелом живлення, бази шістнадцятого, двадцять четвертого, п'ятнадцятого транзисторів об'єднані та з'єднані з колекторами шістнадцятого, двадцять четвертого транзисторів та емітером дванадцятого транзистора, база дванадцятого транзистора з'єднана з колектором п'ятнадцятого транзистора, бази двадцятого та двадцять першого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, емітери третього та четвертого транзисторів з'єднані між собою, емітери сьомого та восьмого транзисторів з'єднані між собою, бази сьомого та восьмого транзисторів об'єднані та з'єднані з колектором сьомого транзистора, емітери дев'ятого та десятого транзисторів з'єднані між собою, бази дев'ятого та десятого транзисторів об'єднані та з'єднані з колектором дев'ятого транзистора, бази п'ятого та шостого транзисторів об'єднані та з'єднані з шиною нульового потенціалу, який **відрізняється** тим, що введено третє та четверте джерела струму, дев'ять транзисторів, причому вхідну шину з'єднано з базами двадцять восьмого, двадцять дев'ятого транзисторів та колекторами двадцять п'ятого та десятого транзисторів, колектори двадцять восьмого та двадцять дев'ятого транзисторів з'єднано та об'єднано з шиною нульового потенціалу, емітери двадцять сьомого та двадцять восьмого транзисторів об'єднано, емітери двадцять дев'ятого та тридцятого транзисторів об'єднано, бази другого та тридцятого транзисторів з'єднано та об'єднано з емітерами дев'ятого, десятого, тридцять першого транзисторів, а також з колекторами вісімнадцятого та тридцятого транзисторів, бази першого та двадцять сьомого транзисторів з'єднано та об'єднано з емітерами сьомого, восьмого, двадцять п'ятого, двадцять шостого транзисторів, а також колекторами сімнадцятого та двадцять сьомого транзисторів, емітери першого та п'ятого транзисторів з'єднані, емітери шостого та другого транзисторів з'єднані, колектор першого та база двадцять шостого транзисторів з'єднані та об'єднані з першим джерелом струму, колектор другого та база тридцять першого транзисторів з'єднані та об'єднані з другим джерелом струму, колектор та база тридцять другого та колектор двадцять шостого транзисторів з'єднані та об'єднані з третім джерелом струму, яке з'єднано з шиною додатного живлення, база та колектор тридцять третього та колектор тридцять першого транзисторів з'єднано та об'єднано з четвертим джерелом струму, яке з'єднано з шиною від'ємного живлення, колектор двадцять другого транзистора з'єднано з базою тринадцятого транзистора, колектор дев'ятнадцятого транзистора з'єднано з базою п'ятнадцятого транзистора, колектори двадцять першого та тринадцятого транзисторів об'єднані, колектори двадцятого та п'ятнадцятого транзисторів об'єднані, колектор третього транзистора з'єднано з емітером тридцять другого та базою двадцять другого транзисторів, колектор четвертого транзистора з'єднано емітером тридцять третього та базою дев'ятнадцятого транзисторів, емітери двадцять другого та двадцятого транзисторів з'єднані та об'єднані з базою третього транзистора, емітери дев'ятнадцятого та двадцять першого транзисторів з'єднані та об'єднані з базою четвертого транзистора.



Комп'ютерна верстка А. Крижанівський

Міністерство розвитку економіки, торгівлі та сільського господарства України,
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601