



УКРАЇНА

(19) **UA** (11) **142254** (13) **U**
(51) МПК
H03F 3/26 (2006.01)

МІНІСТЕРСТВО РОЗВИТКУ
ЕКОНОМІКИ, ТОРГІВЛІ ТА
СІЛЬСЬКОГО ГОСПОДАРСТВА
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

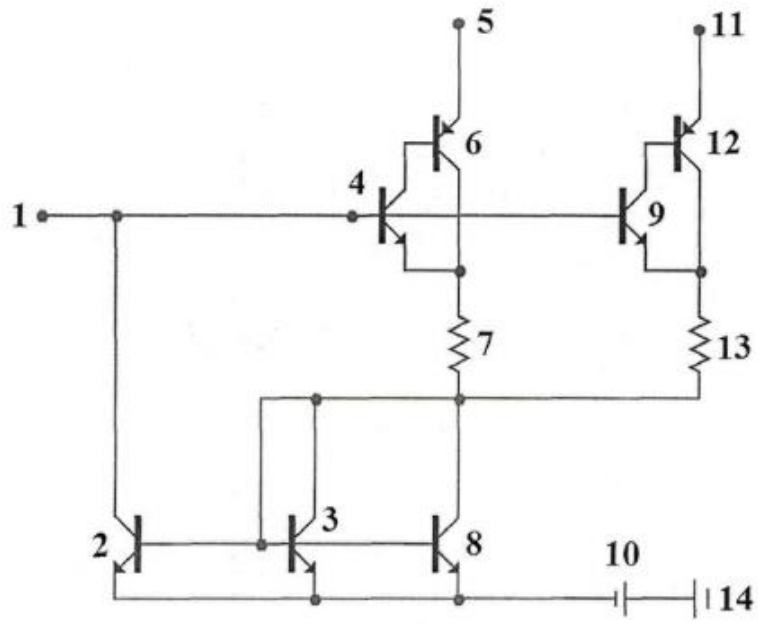
(21) Номер заявки: u 2019 11378	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Генеральницький Євгеній Сергійович (UA)
(22) Дата подання заявки: 22.11.2019	(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)
(24) Дата, з якої є чинними права на корисну модель: 25.05.2020	
(46) Публікація відомостей про видачу патенту: 25.05.2020, Бюл.№ 10	

(54) ВІДБИВАЧ СТРУМУ

(57) Реферат:

Відбивач струму містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу. Причому базу першого транзистора з'єднано із базою і колектором другого транзистора. Базу третього транзистора об'єднано з колектором першого транзистора та з'єднано з вхідною шиною. Емітер першого та другого транзисторів з'єднано із шиною нульового потенціалу. Введено чотири транзистори, джерело живлення, два балансуєчі резистори, другу вихідну шину. Причому базу другого транзистора з'єднано з базою п'ятого транзистора. Емітери першого, другого та п'ятого транзисторів об'єднані та з'єднані з джерелом живлення, яке, в свою чергу, з'єднано з шиною нульового потенціалу. Колектори другого та п'ятого транзисторів об'єднані та з'єднані з першим та другим балансуєчими резисторами. Емітер третього та колектор четвертого транзисторів об'єднані та з'єднані з першим балансуєчим резистором. Колектор третього та база четвертого транзисторів з'єднані між собою. Емітер четвертого транзистора з'єднано з першою вихідною шиною. Емітер шостого та колектор сьомого транзисторів об'єднано та з'єднано з другим балансуєчим резистором. Колектор шостого транзистора з'єднано з базою сьомого транзистора. Бази третього та шостого транзисторів з'єднані між собою. Емітер сьомого транзистора з'єднано з другою вихідною шиною.

UA 142254 U



Корисна модель належить до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Аналогом корисної моделі є відбивач струму (Гребен А.Б. Токоотвод с диодным смещением //Гребен А.Б. Проектирование аналоговых интегральных схем. - М.: Энергия, 1976. - С. 74-76), який містить шину нульового потенціалу, вхідну та вихідну шини, два транзистори, причому вхідну шину з'єднано з колектором та базою першого транзисторів, а також з базою другого транзистора, емітери першого та другого транзистора з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з вихідною шиною.

Недоліком аналога є низька точність роботи пристрою.

Найближчим аналогом корисної моделі є відбивач струму Уілсона (Титце У., Шенк К., Полупроводниковая схемотехника. - М: "ДМК Пресс", 2008 - С. 342), який містить вхідну та вихідну шини, три транзистори, шину нульового потенціалу, причому базу першого транзистора з'єднано із базою і колектором другого транзистора та об'єднано з емітером третього транзистора, колектор третього транзистора з'єднано із вихідною шиною, базу третього транзистора об'єднано з колектором першого транзистора та з'єднано з вхідною шиною, емітер першого та другого транзисторів з'єднано із шиною нульового потенціалу.

Недоліком найближчого аналога є низька точність пристрою, що обмежує галузь використання.

В основу корисної моделі поставлена задача створити відбивач струму, в якому є два симетричних виходи, а також за рахунок введення нових елементів та зв'язків між ними значно підвищується вихідний опір та зменшується похибка лінійності передатної характеристики, за рахунок цього зростає точність роботи пристрою, що розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що відбивач струму містить сім транзисторів, вхідну шину, першу та другу вихідні шини, джерело живлення, шину нульового потенціалу, перший та другий балансуєчі резистори, причому базу першого транзистора з'єднано з базою і колектором другого транзистора, базу третього транзистора об'єднано з колектором першого транзистора та з'єднано з вхідною шиною, емітер першого та другого транзисторів з'єднано з шиною нульового потенціалу, причому базу другого транзистора з'єднано з базою п'ятого транзистора, емітери першого, другого та п'ятого транзисторів об'єднані та з'єднані з джерелом живлення, яке в свою чергу з'єднано з шиною нульового потенціалу, колектори другого та п'ятого транзисторів об'єднані та з'єднані з першим та другим балансуєчими резисторами, емітер третього та колектор четвертого транзисторів об'єднані та з'єднані з першим балансуєчим резистором, колектор третього та база четвертого транзисторів з'єднані між собою, емітер четвертого транзистора з'єднано з першою вихідною шиною, емітер шостого та колектор сьомого транзисторів об'єднано та з'єднано з другим балансуєчим резистором, колектор шостого транзистора з'єднано з базою сьомого транзистора, бази третього та шостого транзисторів з'єднані між собою, емітер сьомого транзистора з'єднано з другою вихідною шиною.

На графічному зображенні представлено принципову схему відбивача струму.

Пристрій містить сім транзисторів, вхідну шину 1, першу 5 та другу 11 вихідні шини, джерело живлення 10, шину нульового потенціалу 14, перший 7 та другий 13 балансуєчі резистори, причому базу першого 2 транзистора з'єднано із базою і колектором другого 3 транзистора, базу третього 4 транзистора об'єднано з колектором першого 2 транзистора та з'єднано з вхідною шиною 1, емітери першого 2 та другого 3 транзисторів з'єднано із шиною нульового потенціалу 14, причому базу другого 3 транзистора з'єднано з базою п'ятого 8 транзистора, емітери першого 2, другого 3 та п'ятого 8 транзисторів об'єднані та з'єднані з джерелом живлення 10, яке в свою чергу з'єднано з шиною нульового потенціалу 14, колектори другого 3 та п'ятого 8 транзисторів об'єднані та з'єднані з першим 7 та другим 13 балансуєчими резисторами, емітер третього 4 та колектор четвертого 6 транзисторів об'єднані та з'єднані з першим балансуєчим резистором 7, колектор третього 4 та база четвертого 6 транзисторів з'єднані між собою, емітер четвертого 6 транзистора з'єднано з першою вихідною шиною 5, емітер шостого 9 та колектор сьомого 12 транзисторів об'єднано та з'єднано з другим балансуєчим резистором 13, колектор шостого 9 транзистора з'єднано з базою сьомого 12 транзистора, бази третього 4 та шостого 9 транзисторів з'єднані між собою, емітер сьомого 12 транзистора з'єднано з другою вихідною шиною 11.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 1.

Якщо вхідний струм збільшується, то при цьому складені транзистори Шиклаї, які утворені з третього 4 та четвертого 6, а також шостого 9 та сьомого 12 транзисторів частково

відкриваються, при цьому збільшується напруга база-емітер другого 3 та п'ятого 8 транзисторів, а також збільшується напруга база-емітер першого 2 транзистора, що призводить до збільшення колекторного струму першого 2 транзистора, який врівноважує значення вхідного струму. Перша 5 та друга 11 вихідні шини відслідковують зміну струму на емітері четвертого 6 та сьомого 12 транзисторів відповідно.

Якщо вхідний струм зменшується, то при цьому складені транзистори Шиклаї, які утворені з третього 4 та четвертого 6, а також шостого 9 та сьомого 12 транзисторів частково закриваються, при цьому зменшується напруга база-емітер другого 3 та п'ятого 8 транзисторів, а також зменшується напруга база-емітер першого 2 транзистора, що призводить до зменшення колекторного струму першого 2 транзистора, який врівноважує значення вхідного струму. Перша 5 та друга 11 вихідні шини відслідковують зміну струму на емітері четвертого 6 та сьомого 12 транзисторів відповідно.

Перший 7 та другий 13 балансуєчі резистори задають режими роботи складених транзисторів Шиклаї, які утворені з третього 4 та четвертого 6, а також шостого 9 та сьомого 12 транзисторів.

Шина нульового потенціалу 14 та джерело живлення 10 забезпечують потрібний рівень напруги для живлення схеми.

Схема функціонує таким чином, що струм емітерів четвертого 6 та сьомого 12 транзисторів приблизно рівний вхідному струму. Таким чином струм на вхідній шині 1 схеми повторює струм на першій 5 та другій 11 вихідних шинах.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Відбивач струму, що містить три транзистори, вхідну та вихідну шини, шину нульового потенціалу, причому базу першого транзистора з'єднано із базою і колектором другого транзистора, базу третього транзистора об'єднано з колектором першого транзистора та з'єднано з вхідною шиною, емітер першого та другого транзисторів з'єднано із шиною нульового потенціалу, який **відрізняється** тим, що введено чотири транзистори, джерело живлення, два балансуєчі резистори, другу вихідну шину, причому базу другого транзистора з'єднано з базою п'ятого транзистора, емітери першого, другого та п'ятого транзисторів об'єднані та з'єднані з джерелом живлення, яке, в свою чергу, з'єднано з шиною нульового потенціалу, колектори другого та п'ятого транзисторів об'єднані та з'єднані з першим та другим балансуєчими резисторами, емітер третього та колектор четвертого транзисторів об'єднані та з'єднані з першим балансуєчим резистором, колектор третього та база четвертого транзисторів з'єднані між собою, емітер четвертого транзистора з'єднано з першою вихідною шиною, емітер шостого та колектор сьомого транзисторів об'єднано та з'єднано з другим балансуєчим резистором, колектор шостого транзистора з'єднано з базою сьомого транзистора, бази третього та шостого транзисторів з'єднані між собою, емітер сьомого транзистора з'єднано з другою вихідною шиною.

Комп'ютерна верстка В. Мацело

Міністерство розвитку економіки, торгівлі та сільського господарства України,
вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601