

Міністерство освіти і науки України
Вінницький національний технічний університет

О. Д. Азаров, О. Г. Муращенко, О. І. Черняк

**ГЕНЕРУВАННЯ ВИСОКОЛІНІЙНИХ
ПИЛКОПОДІБНИХ СИГНАЛІВ
НА БАЗІ ЦАП
З НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ**

Монографія

Вінниця
ВНТУ
2021

УДК 621.38.[004.31:004.387]

A35

Рекомендовано до друку Вченою радою Вінницького національного технічного університету Міністерства освіти і науки України (протокол № 5 від 26.11.2020 р.)

Рецензенти:

Кветний Р. Н., доктор технічних наук, професор

Мичуда Л. З., доктор технічних наук, професор

Азаров, О. Д.

A35 Генерування високолінійних пилкоподібних сигналів на базі ЦАП з низькоглітчевим кодуванням : монографія / О. Д. Азаров, О. Г. Муращенко, О. І. Черняк. – Вінниця : ВНТУ, 2021. – 132 с.
ISBN 978-966-641-836-7

В монографії описано розробку методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням. Метою досліджень є покращення лінійності цифрових генераторів пилкоподібних сигналів на основі ЦАП із ваговою надлишковістю. Досліджено вплив глітчів на швидкість порозрядного аналого-цифрового перетворення. Запропоновано структурну організацію генераторів вказаних аналогових сигналів на основі фібоначчєвого цифроаналогового перетворювача та використання швидкодіючих фібоначчєвих лічильників.

УДК 621.38.[004.31:004.387]

ISBN 978-966-641-836-7

© О. Азаров, О. Муращенко, О. Черняк, 2021

ЗМІСТ

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ.....	5
ВСТУП	6
РОЗДІЛ 1 АНАЛІЗ СУЧАСНИХ МЕТОДІВ ТА ЗАСОБІВ НИЗЬКОГЛІТЧЕВОГО КОДУВАННЯ В ЦАП ІЗ ВАГОВОЮ НАДЛИШКОВІСТЮ	9
1.1 Існуючі математичні моделі глітчів, що виникають під час цифро-аналогового перетворення	9
1.2 Вплив глітчів на динамічні похибки в ЦАП	14
1.3 Традиційні методи та засоби зменшення глітчів у ЦАП	16
1.4 Аналіз можливостей низькоглітчєвого кодування в ЦАП із ваговою надлишковістю	22
1.5 Вибір напрямку і постановка задач дослідження	24
1.6 Висновки до розділу	26
РОЗДІЛ 2 МЕТОД ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ ПІДВИЩЕНОЇ ЛІНІЙНОСТІ НА БАЗІ ЦАП ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ	27
2.1 Математична модель глітчів у ЦАП із ваговою надлишковістю	27
2.2 Метод зменшення глітчів у генераторах сигналів, побудованих на базі ЦАП із ваговою надлишковістю	39
2.3 Аналіз ефективності низькоглітчєвого кодування залежно від рівня вагової надлишковості	48
2.4 Вибір оптимальної основи числення для ефективного низькоглітчєвого кодування в ЦАП із ваговою надлишковістю	51
2.5 Висновки до розділу	56
РОЗДІЛ 3 МЕТОДИ ПОБУДОВИ МОДИФІКОВАНИХ ЛІЧИЛЬНИКІВ ФІБОНАЧЧІ ДЛЯ НИЗЬКОГЛІТЧЕВИХ ГЕНЕРАТОРІВ СИГНАЛІВ	58
3.1 Формальний опис та методи лічби в модифікованій фібоначчєвій системі числення	58
3.2 Методи структурно-функціональної організації швидкодіючих лічильників у МФ-системі числення	73

3.2.1 Лічильник, що додає	73
3.2.2 Лічильник, що віднімає	79
3.2.3 Реверсивний лічильник.....	83
3.3 Висновки до розділу	90
РОЗДІЛ 4 РЕКОМЕНДАЦІЇ ЩОДО ПРОЕКТУВАННЯ ЗАСОБІВ	
ГЕНЕРУВАННЯ ПИЛКОПОДІБНИХ СИГНАЛІВ ПІДВИЩЕНОЇ	
ЛІНІЙНОСТІ ІЗ НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ.....	
4.1 Перетворювач струм-напруга на базі швидкодіючого високолінійного двотактного балансного підсилювача.....	92
4.2 Структури генераторів пилкоподібних сигналів підвищеної лінійності із низькоглітчевим кодуванням	100
4.2.1 Генератор пилкоподібних сигналів.....	102
4.2.2 Генератор конусоподібних сигналів	109
4.3 Висновки до розділу	115
ВИСНОВКИ.....	116
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ.....	118

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ

- α -ЦАП – цифро-аналоговий перетворювач із ваговою надлишковістю;
DDS – Direct Digital Synthesis (прямий цифровий синтез);
F-перетворення – фібоначчієве перетворення коду;
FL-перетворення – фібоначчієве перетворення коду з перенесенням в старші розряди;
FR-перетворення – фібоначчієве перетворення коду з перенесенням в молодші розряди;
АЦП – аналого-цифровий перетворювач;
АМ-системи числення – системи числення з адитивними та мультиплікативними співвідношеннями певного виду між вагами розрядів;
АЧХ – амплітудо-частотна характеристика;
БАН – блок автокоригування зсуву нуля;
ВДК – вхідний двотактний каскад;
ГТІ – генератор тактових імпульсів;
ДВК – двотактний вихідний каскад;
ДППС – двотактний підсилювач постійного струму;
МФ-система числення – модифікована фібоначчієва система числення;
НГКС – низькогітчевий генератор конусоподібних аналогових сигналів;
НГПС – низькогітчевий генератор пилкоподібних аналогових сигналів;
НПСЧ – надлишкова позиційна система числення;
ПЗП – постійний запам'ятовуючий пристрій;
ППК – проміжний підсилювальний каскад;
СЕВ – пристрій підсумовування еталонних величин;
СЧВН – системи числення з ваговою надлишковістю;
СЧ – система числення;
ТІ – тактовий імпульс;
ФЛ – лічильник у коді Фібоначчі;
ФНЧ – фільтр низьких частот;
ФЧХ – фазочастотна характеристика;
ФЦАП – цифро-аналоговий перетворювач в коді Фібоначчі;
ЦАП – цифро-аналоговий перетворювач.

ВСТУП

Генератори сигналів, а також пристрої, на яких побудовано вказані генератори, зокрема цифро-аналогові перетворювачі (ЦАП) та лічильники імпульсів, широко застосовуються в системах опрацювання сигналів, телекомунікації, бездротового зв'язку, різноманітних системах керування і тому подібне. Варто зазначити, що сфера застосування цифро-аналогових перетворювачів не обмежується галуззю перетворення «код-аналог». Використовуючи ЦАП можна визначати добутки двох або більше сигналів, будувати дільники функцій, аналогові ланки, керовані від мікроконтролерів, такі як атен'юатори та інтегратори. Важливою галуззю застосування ЦАП є також генератори сигналів довільної форми, зокрема систем прямого цифрового синтезу (DDS) [1–5]. Причому саме ЦАП у кінцевому випадку визначає точність формування вихідного аналогового сигналу. Слід також відзначити, що переважна більшість наукових досліджень у цьому напрямку стосується опису принципів синтезу аналогового сигналу по дискретних відліках і реалізації цифрової частини систем. Водночас аналіз впливу динамічних характеристик ЦАП на похибку формування аналогового сигналу розглянуто недостатньо. Це, безумовно, спричиняє спрощене сприйняття можливостей пристроїв DDS і необґрунтованого завищення досяжних параметрів вихідного сигналу.

Окремим негативним чинником при цьому є так звані глітчів [6–9] – короткочасні паразитні викиди вихідного сигналу $A_{\text{вих}}$, що виникають під час зміни вхідного коду ЦАП. Вплив цих викидів на форму сигналу істотно посилюється за умови збільшення частоти зміни коду $k_{\text{вх}}$. Для вибору підходів, що використовуються для зменшення глітчів, надзвичайно важливо розуміти причини та чинники, що викликають виникнення глітчів у ЦАП.

Дослідженню та моделюванню глітчів у ЦАП присвячено деякі сучасні оригінальні розробки [10–15], проте в них є суттєві недоліки, які не дають можливості оцінити поведінку глітчів при збільшенні числа розрядів, що перемикаються, та при використанні ЦАП як частини складніших систем генерування та опрацювання сигналів. Проте, саме у цих випадках вплив глітчів суттєво зростає, що, в свою чергу, впливає на точність, швидкодію та інші характеристики ЦАП, зокрема, та пристроїв і систем, де вони використовуються, в цілому. Іншим недоліком існуючих досліджень є те, що вони аналізують лише одну причину виникнення глітчів, ігноруючи низку інших, що спричиняє значні обмеження отриманих результатів.

Дослідженням теорії цифро-аналогового та аналого-цифрового перетворення займаються школи професорів А. І. Кондалева [16–22] (В. О. Багацький [18], [21–26], В. О. Романов [18], [22], [27–28]), П. П. Орнатського [29–32], М. В. Аліпова [33–36], Б. Й. Швецького [37]. Загальні принципи побудови та покращення характеристик перетворювачів інформації досліджувались та розроблялись науковими школами Е. І. Гітиса [38–41], В. Б. Смолова [42–48] та інших.

Водночас із вітчизняними науковцями питаннями дослідження глітчів в ЦАП займаються науковці за кордоном, зокрема: В. Кестер [49–54] з корпорації Analog Devices, Руді Дж. Ван Де Плаше [55–57] та інші з Philips, а також співробітники науково-дослідних підрозділів корпорацій Texas Instruments, Intel, MAXIM Integrated, Renesas, Linear Technology Corporation та інші [6–9], [58].

Для зменшення глітчів дієвим є застосування в ЦАП вагової надлишковості. Цей метод не залежить від конкретних параметрів обладнання та впливу навколишнього середовища, а також не вимагає використання значної кількості додаткового обладнання. Дослідженню цього підходу присвячено деякі сучасні оригінальні розробки науковців у різних країнах далекого зарубіжжя, зокрема, Японії [15], [59–60], однак у них є значні недоліки, для подолання яких необхідне введення у схему додаткового обладнання, що у свою чергу є нетривіальною задачею і може призвести до значних ускладнень, що пов'язані з точністю, швидкістю і т. ін..

Дослідження щодо покращення характеристик ЦАП на основі застосування вагової надлишковості проводяться у Вінницькому національному технічному університеті з 70-х років минулого століття в науковій школі професора О. Д. Азарова [61–71]. Так, зокрема, починаючи з 2000-х років здійснюються активні дослідження щодо застосування вагової надлишковості з метою зменшення глітчів у ЦАП та генераторах сигналів, побудованих на їхній основі.

Слід зазначити, що задача дослідження та зменшення глітчів під час генерування сигналів підвищеної лінійності на теперішній час остаточно не вирішена, а кількість публікацій у науково-технічній літературі з дослідження глітчів та засобів їхнього зменшення під час цифро-аналогового перетворення, є незначною. У зв'язку з цим питання розробки методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням є актуальною задачею, що і стало темою цієї монографії.

Метою описуваного дослідження є покращення лінійності цифрових генераторів пилкоподібних сигналів, що відрізняються від існуючих застосуванням низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю.

Об'єктом дослідження є процес генерування пилкоподібних сигналів підвищеної лінійності шляхом застосування низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю.

Предметом дослідження є глітчi, що виникають у генераторах пилкоподібних сигналів із низькоглітчевим кодуванням, а також пристрої, на яких побудовано вказані генератори, зокрема ЦАП і швидкодіючі лічильники імпульсів на основі систем числення з ваговою надлишковістю.

Треба підкреслити, що на похибку лінійності сигналу впливає як амплітуда, так і час згасання глітчa. Амплітуда зменшується за рахунок використання ЦАП із ваговою надлишковістю. Час згасання глітчa зменшується як за рахунок властивостей ЦАП, так і за рахунок застосування лічильників із швидкісним перенесенням в надлишковій системі числення. ЦАП із ваговою надлишковістю та вищезгадані лічильники є засобами низькоглітчевого кодування.

Низькоглітчеве кодування – це процес цифро-аналогового перетворення, який включає в себе лічбу в надлишковій системі числення з подальшим перетворенням код-аналог зі зниженим рівнем глітчів.

У процесі досліджень використовувались: теорія цифро-аналогового перетворення з ваговою надлишковістю для аналізу глітчів в ЦАП; теорія цифрових автоматів для синтезу схем швидкодіючих лічильників в МФ-системі числення; теорія математичного аналізу, методи апроксимування та інтерполювання функцій та теорія чисельних методів для аналізу та створення математичної моделі глітчів в цифро-аналогових перетворювачах та генераторах сигналів; алгебра логіки та теорія алгоритмів для створення нового методу зменшення глітчів у генераторах пилкоподібних сигналів; комп'ютерне моделювання для аналізу параметрів ЦАП з ваговою надлишковістю та двотактних підсилювачів постійного струму (ДППС), а також для перевірки отриманих теоретичних положень; теорія об'єктно-орієнтованого та системного програмування для розробки програмного забезпечення для розрахунку та дослідження ефективності застосування вагової надлишковості з метою зменшення глітчів та для моделювання роботи швидкодіючого фібоначчієвого лічильника.

Усі наукові результати, викладені у монографії, отримані авторами особисто.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

[1] Офіційний сайт Analog Devices. «*All About Direct Digital Synthesis*». [Електронний ресурс]. Доступно: <https://www.analog.com/media/en/analog-dialogue/volume-38/number-3/articles/all-about-direct-digital-synthesis.pdf>. Дата звернення: Лютий 18, 2018.

[2] Офіційний сайт Analog Devices. «*Low Power 250 MSPS 10-Bit DAC 1.8 V CMOS Direct Digital Synthesizer*». [Електронний ресурс]. Доступно: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD9913.pdf>. Дата звернення: Лютий 18, 2018.

[3] Офіційний сайт Analog Devices. «*Single-Chip Direct Digital Synthesis vs. the Analog PLL*». [Електронний ресурс]. Доступно: <https://www.analog.com/en/analog-dialogue/articles/dds-vs-analog-pll.html>. Дата звернення: Травень 02, 2018.

[4] Е. Мерфи и К. Слэттери. «Всё о синтезаторах DDS». *Компоненты и технологии*, № 1, с. 1–5, 2005.

[5] Е. Мерфи и К. Слэттери. «Прямой цифровой синтез (DDS) в тестовом, измерительном и коммуникационном оборудовании», *Компоненты и технологии*, № 8, с. 1–4, 2006.

[6] Офіційний сайт Renesas Intersil. «*Understanding Glitch in a High Speed D/A Converter*». [Електронний ресурс]. Доступно: <https://www.renesas.com/eu/en/www/doc/tech-brief/tb325.pdf>. Дата звернення: Травень 02, 2018.

[7] Офіційний сайт Maxim Integrated. «*Deglitching Techniques for High-Voltage R-2R DACs*». [Електронний ресурс]. Доступно: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/583>. Дата звернення: Травень 02, 2018.

[8] Офіційний сайт National Instruments. «*Reducing Glitches on the Analog Output of DAQ Devices DACs*». [Електронний ресурс] Доступно: <https://knowledge.ni.com/KnowledgeArticleDetails?id=kA00Z000000P8T2SAK>. Дата звернення: Листопад 14, 2017.

[9] Офіційний сайт Texas Instruments. «*DAC Essentials: What's with all this glitch-ing*». [Електронний ресурс]. Доступно:

https://e2e.ti.com/blogs_/b/analogwire/archive/2013/06/14/what-s-with-all-this-glitch-ing. Дата звернення: Листопад 14, 2017.

[10] Si Hong-Wei and He Le-Nian. «Analysis and modeling of the glitch error in current-steering D/A converter». *Electrical and Control Engineering (ICECE)*, 2010.

[11] B. Catteau, P. Rombouts and L. Weyten, «A Digital Calibration Technique for the Correction of Glitches in High-Speed DAC's». *IEEE International Symposium on Circuits and Systems*, Pages: 1477–1480, 2007.

[12] Chao Su, Xin Dai and R. L. Geiger. «A novel dynamic calibration approach for current-steering DAC». *Proceedings of IEEE International Workshop on VLSI Design and Video Technology*, pp. 40-43, 2005.

[13] Chao Su, and R. L. Geiger. «Dynamic calibration of current-steering DAC». *Circuits and Systems. Proceedings. International Symposium on Circuits and Systems (ISCAS)*, 2006.

[14] K. O. Andersson, and M. Vesterbacka. «Modeling of Glitches due to Rise/Fall Asymmetry in Current-Steering Digital-to-Analog Converters». *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol 52, no. 11, pp. 2265-2275, 2005.

[15] K. Hokazono, D. Kanemoto, R. Pokharel, A. Tomar, H. Kanaya, and K. Yoshida. «A low-glitch and small-logic-area Fibonacci Series DAC», *IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 1–4, 2011.

[16] А. И. Кондалев. *Вопросы проектирования преобразователей формы информации*. К.: Наук. думка, с. 242, 1977.

[17] А. И. Кондалев. *Преобразователи формы информации компьютерного типа*. К.: Знание, с. 46, 1990.

[18] А. И. Кондалев, В. А. Багацкий, В. А. Романов, и В. А. Фабричев. *Высокопроизводительные преобразователи формы информации*. К.: Наукова думка, с. 280, 1987.

[19] А. И. Кондалев. *Системные преобразователи формы информации*. К.: Наук. Думка, с. 334, 1974.

[20] А. И. Кондалев, П. С. Клочан, и В. Н. Лаврентьев. «Преобразователи формы информации для контрольно-измерительных систем и вычислительных комплексов». *Проблемы создания преобразователей формы информации*, К.: Наукова думка, Ч. 2, 1980.

[21] А. И. Кондалев, В. А. Романов, В. А. Багацкий, и П. С. Клочан. «Вклад Украины в развитие системных преобразователей формы информации». *Труды Междунар. симпозиума «Компьютеры в Европе. Прошлое, настоящее и будущее»*, К.: ИК НАН Украины, с. 130, 1998.

[22] А. И. Кондалев, В. А. Багацкий, В. А. Романов, и В. А. Фабричев. *Преобразователи формы информации для малых ЭВМ*, К.: Наукова думка, с. 312, 1982.

[23] В. А. Багацкий, Ю. М. Грешищев, И. В. Самус и др. *Преобразователи формы информации с обработкой данных*. К.: Наукова думка, с. 264, 1992.

[24] В. А. Багацкий. *Современные аналого-цифровые и цифроаналоговые преобразователи*. К.: Знание УССР, с. 21, 1980.

[25] В. А. Багацкий. «Теорія побудови, проектування та практична реалізація аналого-цифрових та цифроаналогових перетворювачів загального застосування». *Автореф. дис. на здобуття наук. ступеня д-ра техн. наук: 05.13.08 / В. А. Багацький*, с. 35, 1995.

[26] В. А. Романов. «Теория, методы построения и техническая реализация микропроцессорных преобразователей формы информации с повышенной надежностью и производительностью». *Автореф. дис. на соискание учен. степени д-ра техн. наук: спец. 05.13.05*, с. 34, 1994.

[27] В. А. Романов. *Аналого-цифровые микропроцессоры в информационно-вычислительных и управляющих системах*. К.: Знание, с. 116, 1984.

[28] П. П. Орнатский. *Автоматические измерения и приборы (аналоговые и цифровые)*. К.: Вища шк. Головное изд-во, с. 504, 1986.

[29] П. П. Орнатский. *Автоматические измерения и приборы*. К.: Вища школа, с. 364, 1973.

[30] П. П. Орнатский. *Автоматические измерения и приборы*. К.: Вища школа, с. 560, 1980.

[31] П. П. Орнатский, и Н.Ф. Пономаренко. *Измерительный эксперимент*. Киев: КПИ, с. 112, 1979.

[32] Н. В. Алипов. «Помехоустойчивые алгоритмы функционирования преобразователей формы информации». *Проблемы создания преобразователей формы информации*, ч. 1, с. 107–109, 1984.

[33] Н. В. Алипов. «Алгоритмы функционирования параллельно-последовательных преобразователей формы информации, корректирующих динамические ошибки». *Автоматизированные системы управления и приборы автоматики*, № 2, с. 57–64, 1985.

[34] Н. В. Алипов. Об одном классе корректирующих алгоритмов аналого-цифрового преобразования. *Радиотехника*, № 1, с. 120–125, 1985.

[35] Н. В. Алипов. «Разработка теории методов решения задач помехоустойчивого поиска и преобразования информации». *Автореф. дис. на соискание учен. степени д-ра техн. наук: спец. 05.13.05*. с. 54, 1986.

[36] Б. И. Швецкий. *Электронные цифровые приборы*. К.: Техника, с. 191, 1991.

[37] Э. И. Гитис. *Аналого-цифровые преобразователи*. М.: Энергоиздат, с. 360, 1981.

[38] Э. И. Гитис, Б. Л. Собкин, А. Н. Подколзин и др. *Автоматизация проектирования аналого-цифровых устройств*. М.: Энергоатомиздат, с. 182, 1987.

[39] Э. И. Гитис. *Преобразователи информации для электронных цифровых вычислительных устройств*. М.: Энергия, с. 400, 1970.

[40] Э. И. Гитис. *Преобразователи информации для электронных цифровых вычислительных устройств*. М.: Энергия, с. 448, 1975.

[41] В. Б. Смоллов, А. В. Анисимов, и Р. Ш. Исмаилов. *Аналого-цифровые комплексы*. Л.: ЛЭТИ, с. 96, 1980.

[42] Е. П. Балашов, В. М. Сидоров, и В. Б. Смоллов. «Аналоговые ЗУ управляющих и вычислительных систем», *Хранение информации в кибернетических устройствах*, № 2, с. 223–235, 1969.

[43] В. Б. Смоллов, В. К. Шмидт, Н. Н. Варлинский, В. О. Молодцов, С. М. Павлов, и В. А. Немнонов. «Вопросы построения интегральных преобразователей напряжения в код», *Вопросы преобразования информации*, с. 3–9, 1972.

[44] В. Б. Смоллов, *Микроэлектронные цифро-аналоговые и аналого-цифровые преобразователи информации*. Л.: Энергия, с. 336, 1976.

[45] Е. А. Чернявский, В. Б. Смолов, и А. В. Минаев. *Системы автоматизированного проектирования средств ИИТ*. Л.: ЛЭТИ, с. 58, 1988.

[46] В. Б. Смолов. *Вычислительные преобразователи с цифровыми управляемыми сопротивлениями*. М.: Госэнергоиздат, с. 135, 1961.

[47] В.Б. Смолов. *Функциональные преобразователи информации*. Л.: Энергоиздат, с. 247, 1981.

[48] Walt Kester. «Drive Circuitry is Critical to High-Speed Sampling ADCs», *Electronic Design Special Analog Issue*, p. 43-50, 1994.

[49] Walt Kester. «Basic Characteristics Distinguish Sampling A/D Converters». *EDN*, pp. 135–144, 1992.

[50] Walt Kester. «Peripheral Circuits Can Make or Break Sampling ADC Systems». *EDN*, pp. 97–105, 1992.

[51] Walt Kester. «Layout, Grounding, and Filtering Complete Sampling ADC System». *EDN*, pp. 127–134, 1992.

[52] Walt Kester. «High speed sampling and high speed ADC». *High speed design techniques. Analog Devices Inc.*, pp. 93, 1999.

[53] Walt Kester, and James Bryant. «Grounding in High Speed Systems», *High speed design techniques. Analog Devices Inc*, pp. 6, 1999.

[54] Rudy J. and Van De Plassche. «CMOS Integrated Analog-to-Digital and Digital-to-Analog Converters». *Springer US*, pp. 742, 2003.

[55] Rudy J., Van De Plassche, and Willy M.C. Sansen. «High Speed Analog-to-Digital Converters». *Springer US*, pp. 400, 2000.

[56] Rudy J. and Van De Plassche. *Integrated Analog-To-Digital and Digital-To-Analog Converters*, p. 501, 2012.

[57] Офіційний сайт Maxim Integrated. «*Digital-to-Analog Converters Are a «Bit» Analog*». [Електронний ресурс]. Доступ: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/1055>. Дата звернення: Лютий 18, 2018.

[58] Kazuya Hokazono, Daisuke Kanemoto, Haruichi Kanaya, Ramesh Pokharel, and Keiji Yoshida. «A novel high-precision DAC utilizing tribonacci series». *Graduate School of Information Science and Engineering, Japan:Kyushu University*, 2010.

[59] R Kubokawa, T. Ohshima and A Tomar. «Development of low power DAC with pseudo Fibonacci sequence». *IEICE Electronics Express*, 2012 Vol. 9, no. 6, pp. 515–521, 2012.

[60] Азаров О. Д. *Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення*. Вінниця: Універсум-Вінниця, с. 260, 2004.

[61] С. М. Захарченко, О. Д. Азаров та О. М. Харьков. *Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення*. Вінниця: Універсум-Вінниця, с. 235, 2005.

[62] Л. В. Крупельницький та О. Д. Азаров. *Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів*. Вінниця: Універсум-Вінниця, с. 167, 2005.

[63] Н. О. Біліченко «Високоточні аналого-цифрові перетворювачі з перерозподілом заряду на основі інформаційної надлишковості». *Автореф. дис. на здобуття наук. ступеня канд. техн. наук: спец. 05.13.05*. Вінниця, с. 16, 2001.

[64] О. Д. Азаров, О. А. Архипчук, та С. М. Захарченко. *Високолінійні порозрядні АЦП з ваговою надлишковістю для систем реєстрації і оброблення сигналів*. Вінниця: Універсум-Вінниця, с. 125, 2005.

[65] Харьков О. М. «Швидкодіючі високоточні АЦП із перерозподілом заряду з ваговою надлишковістю, що самокалібруються». *Автореф. дис. на здобуття наук. ступеня канд. техн. наук: спец. 05.13.05*. Вінниця, с. 16, 2007.

[66] О. Д. Азаров та А. В. Снігур. *Багатоканальні ІВС опрацювання стрибкоподібних сигналів на базі АЦП із ваговою надлишковістю*. Вінниця: Універсум-Вінниця, с. 138, 2008.

[67] Азаров О. Д. та О. Коваленко. *Обчислювальні АЦП і ЦАП, що самокалібруються, для систем цифрового оброблення аналогових сигналів*. Вінниця: Універсум-Вінниця, с. 147, 2006.

[68] Азаров О. Д. та В.А. Гарнага. *Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються*. Вінниця: Універсум-Вінниця, с. 156, 2011.

[69] Азаров О. Д. та С.В. Богомолів. *Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем*. Вінниця: Універсум-Вінниця, с. 142, 2013.

[70] А. Д. Азаров. «Исследование принципов построения и разработка преобразователей информации на основе кодов с иррациональными основаниями». Автореф. дис. на соискание учен. степени канд. техн. наук: спец. 05.11.16. Харьков, с. 16, 1980.

[71] Офіційний сайт Renesas Intersil. «Understanding Glitch in a High Speed D/A Converter». [Електронний ресурс]. Доступ: <https://www.renesas.com/eu/en/www/doc/tech-brief/tb325.pdf>. Дата звернення: Січень 15, 2019.

[72] S. Rapuano, E. Balestrieri, P. Daponte, and L. De Vito. «Experimental Investigation on DAC Glitch Measurement», *XX IMEKO World Congress «Metrology for green growth»*. Pusan, South Korea, 2012.

[73] T. E. Linnenbrink, J. Blair, S. Rapuano, P. Daponte, E. Balestrieri, L. De Vito, S. Max, and S. J. Tilden. «ADC testing - Part 7 in a series of tutorials in instrumentation and measurements». *IEEE Instrum. and Measurement Magazine*, vol. 9, no. 2, pp. 39–49, 2006.

[74] S. Rapuano, «Preliminary considerations on ADC standard harmonization». *IEEE Trans. on Instrum. and Meas.*, vol. 57, no. 2, pp. 386–394, 2008.

[75] IEEE Std. 1658 «*IEEE Standard for terminology and test methods for digital-to-analog converters*», 2011.

[76] S. Rosloniec. «Fundamental Numerical Methods for Electrical Engineering». *Springer*, Chapter 5, 2008.

[77] Офіційний сайт Renesas Intersil. «Reducing Power-On/Off Glitches in Precision DACs». [Електронний ресурс]. Доступ: <https://training.ti.com/lessons-precision-dacs-power-glitch>. Дата звернення: Січень 15, 2019.

[78] Офіційний сайт Texas Instruments. Matthew Saucedo. «*Sample & Hold Glitch Reduction for Precision Outputs*». [Електронний ресурс]. Доступ: <http://www.ti.com/lit/ug/tidu022/tidu022.pdf>. Дата звернення: Січень 15, 2019.

[79] А. П. Голубев, Я. В. Крупельницький. «Минимизация погрешностей восстановления звуковых сигналов в цифроаналоговом преобразователе» *Методы и микроэлектронные средства цифрового пре-*

образования и обработки сигналов. Тез. докл. конф., т. 1, с. 21–23, га, 1990.

[80] Офіційний сайт Analog Devices. Walt Kester. «*The Data Conversion Handbook*». [Електронний ресурс]. Режим доступу: http://www.analog.com/library/analogDialogue/archives/39-06/data_conversion_handbook.html. Дата звернення: Січень 15, 2019.

[81] А. П. Стахов, «Принцип асимметрии логики измерения», *Проблемы передачи информации*, 12:3, с. 69–77, 1976.

[82] А. П. Стахов. *Алгоритмическая теория измерения*, М.: Знание, с. 64, 1979.

[83] Renesas Intersil, *HI5731 datasheet*. [Електронний ресурс] Доступ: <https://www.renesas.com/kr/en/www/doc/datasheet/hi5731.pdf>. Дата звернення: Січень 15, 2019.

[84] Analog Devices, *AD9721 datasheet*. [Електронний ресурс]. Доступ: <https://www.analog.com/media/en/technical-documentation/obsolete-data-sheets/AD9721.pdf>. Дата звернення: Січень 15, 2019.

[85] Maxim Integrated, *MAX555 datasheet*. [Електронний ресурс]. Доступ: <https://datasheets.maximintegrated.com/en/ds/MAX555.pdf>. Дата звернення: Січень 15, 2019.

[86] Analog Devices, *AD9774 datasheet*. [Електронний ресурс]. Доступ: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD9774.pdf>. Дата звернення: Січень 15, 2019.

[87] Analog Devices, *AD768 datasheet*. [Електронний ресурс]. Доступ: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD768.pdf>. Дата звернення: Січень 15, 2019.

[88] Analog Devices, *AD9881 datasheet*. [Електронний ресурс]. Доступ: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD9881.pdf>. Дата звернення: Січень 15, 2019.

[89] Maxim Integrated, *MAX5839 datasheet*. [Електронний ресурс]. Доступ: <https://datasheets.maximintegrated.com/en/ds/MAX5839.pdf>. Дата звернення: Січень 15, 2019.

[90] Renesas Intersil, *HI2315 datasheet*. [Електронний ресурс]. Режим доступу: <https://www.renesas.com/kr/en/www/doc/datasheet/hi2315.pdf>. Дата звернення: Січень 15, 2019.

[91] О. Д. Азаров. *Аналого-цифрове порозрядне перетворення на основі систем числення з ваговою надлишковістю*. Вінниця: ВНТУ, с. 232, 2010.

[92] А. П. Стахов. *Коды золотой пропорции*. М.: Радио и связь, с. 152, 1984.

[93] А. П. Стахов. *Введение в алгоритмическую теорию измерения*. М.: Сов. радио, с. 288, 1977.

[94] О. Д. Азаров, та О. І. Черняк. *Повнофункціональна побітова потокова арифметика зі зменшеними витратами обладнання*. Вінниця: Універсум-Вінниця, с. 200, 2013.

[95] О. Д. Азаров, О. О. Решетнік, В. А. Гарнага, і Л. В. Крупельницький. «Методи побудови ЦАП із ваговою надлишковістю на базі двійкових ЦАП». *Проблеми інформатизації та управління*, № 3(18), с. 5–11, 2006.

[96] О. Д. Азаров, О. О. Решетнік, С. В. Богомолів. «Системи числення з ваговою надлишковістю для швидкодіючих АЦП послідовного наближення і ЦАП, що самокалібруються». *Наукові праці Вінницького національного технічного університету*. [Електронний ресурс]. 2008, № 3. Доступ: <http://praci.vntu.edu.ua/index.php/praci/article/view/68>. Дата звернення: Січень 15, 2019.

[97] В. П. Сигорский та А. И. Петренко. *Основы анализа электронных схем*. К.: Вища шк., с. 568, 1971.

[98] Alexey D. Azarov, and Vladimir A. Harnaha. «The Systematization of Balanced Push-Pull DC Amplifiers According to the Criterion of the Input Impedance». *Journal of Automation and Information Sciences*, vol. 48, no. 10, pp.65–73, 2016.

[99] Jung Walt. *Op Amp applications handbook. Analog Devices series*. [Електронний ресурс]. Доступ: <https://www.analog.com/en/education/education-library/op-amp-applications-handbook.html>. Дата звернення: Січень 15, 2019.

[100] О. Д. Азаров, О. О. Лукашук, В. Г. Огнєв, О. Г. Муращенко, та О. М. Хорьков, заявник та патентовласник Вінницький національний технічний університет. «Підсилювач постійного струму», № 21203, Україна, МПК: H03F 3/26, 15.03.2007.

[101] О. Д. Азаров, С. В. Богомолов, В. Є. Яцик, та О. Г. Муращенко, заявник та патентовласник Вінницький національний технічний університет. «Двотактний симетричний підсилювач струму», №70121, Україна, МПК: H03F 5/22, 25.05.2012.

[102] О. Д. Азаров, С. В. Богомолов, М. В. Пономарьова, та О. Г. Муращенко, заявник та патентовласник Вінницький національний технічний університет. «Вхідний пристрій схеми порівняння струмів», №72312, Україна, МПК: H03F 5/00, 10.08.2012.

[103] O. D. Azarov; O. G. Murashchenko; O. I. Chernyak; A. Smolarz; and G. Kashaganova. «Method of glitch reduction in DAC with weight redundancy». *SPIE 9816, Optical Fibers and Their Applications 2015, 98161T* (17 December 2015).

[104] О. Д. Азаров, та О. Г. Муращенко. «Дослідження глітчів ЦАП залежно від рівня надлишковості р-кода Фібоначчі», *свідоцтво про реєстрацію авторського права на твір №54904*, 20.05.2014.

[105] О. Д. Азаров, та О. Г. Муращенко. «Дослідження глітчів ЦАП залежно від затримок вмикання і вимикання розрядів», *свідоцтво про реєстрацію авторського права на твір №54903*, 20.05.2014.

[106] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко, та С. В. Богомолов, заявник та патентовласник Вінницький національний технічний університет. «Цифроаналоговий перетворювач», №94085, Україна, МПК: H03M 1/46, 27.10.2014.

[107] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко, заявник та патентовласник Вінницький національний технічний університет. «Цифроаналоговий перетворювач», №109785, Україна, МПК H03M 1/46, 12.09.2016.

[108] O. D. Azarov, O. G. Murashenko, S. S. Katsiv, K. Gromaszek, G. Duskazaev, and O. Ussatova, «Mathematical model of glitches in DAC with weight redundancy», *Proc. SPIE 11045, Optical Fibers and Their Applications 2018, 1104511* (15 March 2019).

[109] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Інформаційні аспекти лічби у модифікованій фібоначчівій системі числення», *Інформаційні технології та комп'ютерна інженерія*, № 1(38), с. 48–52, 2017.

[110] О. Азаров, О. Черняк, та О. Г. Муращенко. «Методи перенесення і запозичення у швидкодіючих фібоначчієвих лічильниках», *Інформаційні технології та комп'ютерна інженерія*, № 2(42), с. 55–63, 2018.

[111] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Порозрядне додавання в АМ-системах числення на основі адитивних перетворень», *Проблеми інформатизації та управління*, № 1(45), с. 14–21, 2014.

[112] О. Д. Азаров, О. І. Черняк., та О. Г. Муращенко, заявник та патентовласник Вінницький національний технічний університет. «Лічильник, що віднімає у фібоначчієвій системі числення», №97829, Україна, МПК Н03К 23/00, 10.04.2015.

[113] О. Д. Азаров, О. В. Черняк, та О. Г. Муращенко, заявник та патентовласник Вінницький національний технічний університет. «Реверсивний лічильник у фібоначчієвій системі числення», №109080, Україна, МПК Н03К 23/00, Н03М 7/00, 10.08.2016.

[114] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Швидкодіючий реверсивний фібоначчієвий лічильник», *Інформаційні технології та комп'ютерна інженерія*, № 1(32), с. 27–32, 2015.

[115] О. Д. Азаров, О. І. Черняк, та О. Г. Муращенко. «Метод побудови швидкодіючих фібоначчієвих лічильників», *Проблеми інформатизації та управління*, № 2(46), с. 5–8, 2014.

[116] О. Д. Азаров, О. І. Черняк, О. Г. Муращенко. «Лічильник», №127185, Україна, МПК Н03М 1/46, 25.07.2018.

[117] О. Д. Азаров, М. Ю. Шабатура та О. Г. Муращенко. «Динамічні похибки II роду в АЦП прискороного порозрядного наближення з ваговою надлишковістю», *Наукові Праці Вінницького Національного Технічного Університету*, № 3, с. 9, 2010. [Електронний ресурс]. Доступно: <http://praci.vntu.edu.ua/article/view/1266/624>.

[118] О. Д. Азаров, О. В. Кадук, О. В. Дудник та О. Г. Муращенко. «Пряме і зворотне перетворення "робочий код – цифровий еквівалент" у АЦП і ЦАП, що самокалібруються, з ваговою надлишковістю», *Проблеми інформатизації та управління*, № 2(30), с. 6–13, 2010.

[119] О. Д. Азаров, О. О. Решетнік, О. Г. Муращенко та М. Ю. Теплицький. «Структурна організація АЦП з прогресуючими

тривалостями тактів порозрядного наближення», *Інформаційні технології та комп'ютерна інженерія*. № 2, с. 6–13, 2010.

[120] О. Д. Азаров та О. Г. Муращенко. «АЦП порозрядного наближення з антиглітчевим кодуванням», на *Міжнародній науково-практичній конференції «Інформаційні технології та комп'ютерна інженерія»*, Вінниця, 2010.

[121] О. Д. Азаров та О. Г. Муращенко. «Метод антиглітчевого кодування в АЦП порозрядного наближення», на *Міжнародній науково-практичній конференції «Методи та засоби кодування, захисту й ущільнення інформації»*, Вінниця, 2011.

[122] О. Д. Азаров та О. Г. Муращенко. «ЦАП з антиглітчевим кодуванням на основі коду Фібоначчі», на міжнародній науково-практичній конференції *«Інформаційні технології та комп'ютерна інженерія»*, Вінниця, 2014.

[123] О. Д. Азаров та О. Г. Муращенко. «Метод зменшення глітчів у ЦАП із ваговою надлишковістю», на *Міжнародній науково-практичній конференції «Методи та засоби кодування, захисту й ущільнення інформації»*, Вінниця, 2017.

[124] Walt Kester. *Analog-Digital Conversion*. ADI: Central Application Department, p. 1127, 2004.

[125] Г. И. Волович. *Схемотехника аналоговых и аналого-цифровых электронных устройств*. М.: Додэка-XXI, с. 528, 2005.

[126] Уин Палмер. «Быстродействующий прецизионный усилитель-преобразователь сопротивлений», *Электроника. Серия : методы, схемы, аппаратура*, № 1, с. 77–82, 1988.

[127] Фолкенберри Л. *Применения операционных усилителей и линейных ИС*. М.: Мир, с. 572, 1985.

[128] Н. А. Филинюк, А. А. Лазарев, Л. Б. Лищинская и В. П. Стахов, «Критериальная оценка эффективности токовых конвейеров». *Восточно-Европейский журнал передовых технологий*, № 4 (64), с. 17–21. 2013.

[129] Г. В. Зевеке, П. А. Ионкин, А. В. Нетушил и С. В. Страхов. *Основы теории цепей*. М.: Энергоатомиздат, с. 528, 1989.

[130] Е. П. Угрюмов. *Цифровая схемотехника*. СПб.: БХВ-Петербург, с. 528, 2001.

[131] У. Титце и К. Шенк. *Полупроводниковая схемотехника*. М.: ДМК Пресс, т. 1, с. 832, 2008.

[132] У. Титце, К. Шенк. *Полупроводниковая схемотехника*. М.: ДМК Пресс, т. 2, с. 942, 2008.

[133] Д. Е. Полонников, *Операционные усилители: Принципы построения, теория, схемотехника*. М.: Энергоатомиздат, с. 216, 1983.

[134] М. Я. Выгодский, *Справочник по высшей математике*. М.: АСТ, с. 991, 2006.

[135] Л. Ридико. «DDS: Прямой цифровой синтез частоты», *Компоненты и технологии*, № 1, С. 1–5, 2001.

[136] Д. Крекрафт и С. Джерджли. *Аналоговая электроника. Схемы, системы, обработка сигнала*. М.: Техносфера, с. 360, 2005.

[137] Б. Кронин. «Простое и эффективное формирование сигналов при помощи синтезаторов прямого цифрового синтеза частот», *Беспроводные технологии*, № 1(26), с. 59–64, 2012.

[138] Fang-Ting Chou, Chia-Min Chen and Chung-Chih Hung. «A low-glitch binary-weighted DAC with delay compensation scheme». *Analog Integrated Circuits and Signal Processing*, vol. 79, no. 2, pp. 277–289, May, 2014.

[139] Zhi-Yuan Cui, Joong-Ho Choi, Yeong-Seuk Kim, Shi-Ho Kim and Nam-Soo Kim. «Application of a low-glitch current cell in 10-bit CMOS current-steering DAC». *Microelectronics International*, vol. 26, no. 3, pp. 35–40, 2009.

[140] Meng-Hung Shen, Jen-Huan Tsai and Po-Chiun Huang. «Random Swapping Dynamic Element Matching Technique for Glitch Energy Minimization in Current-Steering DAC». *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 57, no. 5, May 2010.

[141] Fang-Ting Chou, Chia-Min Chen and Chung-Chih Hung. «A low-glitch binary-weighted DAC with delay compensation scheme». *Analog Integrated Circuits and Signal Processing*. Vol. 79, issue 2, pp 277–289, May 2014.

[142] Dongwon Seo and Gene H. McAllister. «A Low-Spurious Low-Power 12-bit 160-MS/s DAC in 90-nm CMOS for Baseband Wireless Transmitter». *IEEE Journal of Solid-State Circuits*, vol. 42, no. 3, March 2007.

[143] Fang-Ting Chou and Chung-Chih Hung. «Glitch Energy Reduction and SFDR Enhancement Techniques for Low-Power Binary-Weighted Current-Steering DAC». *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 24, no. 6, June 2016.

[144] Офіційний сайт Analog Devices. «*Low Power, 14-Bit, 180 MSPS, Digital-to-Analog Converter and Waveform Generator*». [Електронний ресурс]. Доступ: <http://www.analog.com/media/en/technical-documentation/data-sheets /AD9102.pdf>. Дата звернення: Березень 18, 2018.

[145] Analog Devices. «*Direct Digital Synthesis Primer*». [Електронний ресурс]. Режим доступу: http://www.ieee.li/pdf/viewgraphs/direct_digital_synthesis.pdf. Дата звернення: Березень 18, 2018.

[146] Jouko Vankka and Kari A.I. Halonen. «Direct Digital Synthesizers: Theory, Design and Applications». *The Springer International Series in Engineering and Computer Science*, pp. 193, 2001.

[147] Jung Walt. *Op Amp applications handbook*. Analog Devices series, pp. 878, 2005.

Наукове видання

**Азаров Олексій Дмитрович
Муращенко Олександр Геннадійович
Черняк Олександр Іванович**

**ГЕНЕРУВАННЯ ВИСОКОЛІНІЙНИХ
ПИЛКОПОДІБНИХ СИГНАЛІВ
НА БАЗІ ЦАП З НИЗЬКОГЛІТЧЕВИМ КОДУВАННЯМ**

Монографія

Редактор С. Малішевська

Оригінал-макет підготовлено О. Черняком

Підписано до друку **30.04.2021**
Формат 29,7×42¼. Папір офсетний.
Гарнітура Times New Roman.
Друк різнографічний. Ум. др. арк. 7,62.
Наклад 25 пр. Зам № В2021-03

Вінницький національний технічний університет,
ІРВЦ ВНТУ,
21021, м. Вінниця, Хмельницьке шосе, 95,
ВНТУ, ГНК, к. 114.
Тел. (0432) 59-85-32.
press.vntu.edu.ua; *email*: kivc.vntu@gmail.com.

Свідоцтво суб'єкта видавничої справи
серія ДК № 3516 від 01.07.2009 р.

Віддруковано ФОП Барановська Т. П.
21021, м. Вінниця, вул. Порики, 7.
Свідоцтво суб'єкта видавничої справи
серія ДК № 4377 від 31.07.2012 р.