

Вінницький національний технічний університет
Факультет інфокомунікацій, радіоелектроніки та наносистем
Кафедра радіотехніки

**ЛОГІЧНІ РАДІО-ІМПУЛЬСНІ ПРИСТРОЇ НА
ОСНОВІ РЕЗОНАНСНО-ТУНЕЛЬНИХ
НАПІВПРОВІДНИКОВИХ СТРУКТУР
ІЗ ВІД'ЄМНИМ ДИФЕРЕНЦІЙНИМ ОПОРОМ**

магістерська кваліфікаційна робота за спеціальністю
172 – Телекомунікації та радіотехніка
ОПП - Радіотехніка

Розробив студент гр. РТ-18м Шейко Є. О.
керівник – д.т.н., професор, зав. каф. РТ Осадчук О. В.

Вінниця ВНТУ 2019

Мета та основне завдання роботи

Метою роботи є розроблення та дослідження логічних радіо-імпульсних пристроїв на основі резонансно-тунельних напівпровідникових структур із від'ємним диференціальним опором.

Об'єктом дослідження даної роботи є фізичні явища та ефекти, що відбуваються в є тунельно-резонансних діодах, як елементів функціональної електроніки, дія яких базується на тунельно-резонансному ефекті.

Предметом дослідження є часові та частотні параметри і характеристики сигналів тунельно-резонансних транзисторів, як елементів функціональної електроніки, дія яких базується на тунельно-резонансному ефекті.

Основною завдання даної роботи є дослідження можливості використання тунельно-резонансних діодів, як логічних елементів напівпровідникової електроніки та розроблення радіо-імпульсних логічних пристроїв на їх основі.

Наукова новизна одержаних результатів, їх апробація та публікації

Наукова новизна одержаних результатів – отримав подальший розвиток застосування тунельно-резонансних транзисторів, як елементів функціональної електроніки, дія яких базується на тунельно-резонансному ефекті.

Практична новизна одержаних результатів – полягає в отриманих нових результатах теоретичних і модельних досліджень логічних радіо-імпульсних пристроїв на основі резонансно-тунельних напівпровідникових структур із від'ємним диференційним опором.

Апробація результатів роботи. Основні ідеї роботи доповідалися та обговорювалися на XLVIII регіональна науково-технічна конференція професорсько-викладацького складу, співробітників та студентів університету з участю працівників науково-дослідних організацій та інженерно-технічних працівників підприємств м. Вінниці та області (м. Вінниця, 9-10 березня 2019).

Публікації. За темою досліджень автором опубліковано 3 статті в збірнику праць міжнародної науково-технічної конференції «Сучасні проблеми радіоелектроніки, телекомунікацій та приладобудування» (Вінниця, ВНТУ, 14-16 листопада 2019 р.).

Результати аналізу перспективних напрямків розвитку функціональної мікроелектроніки

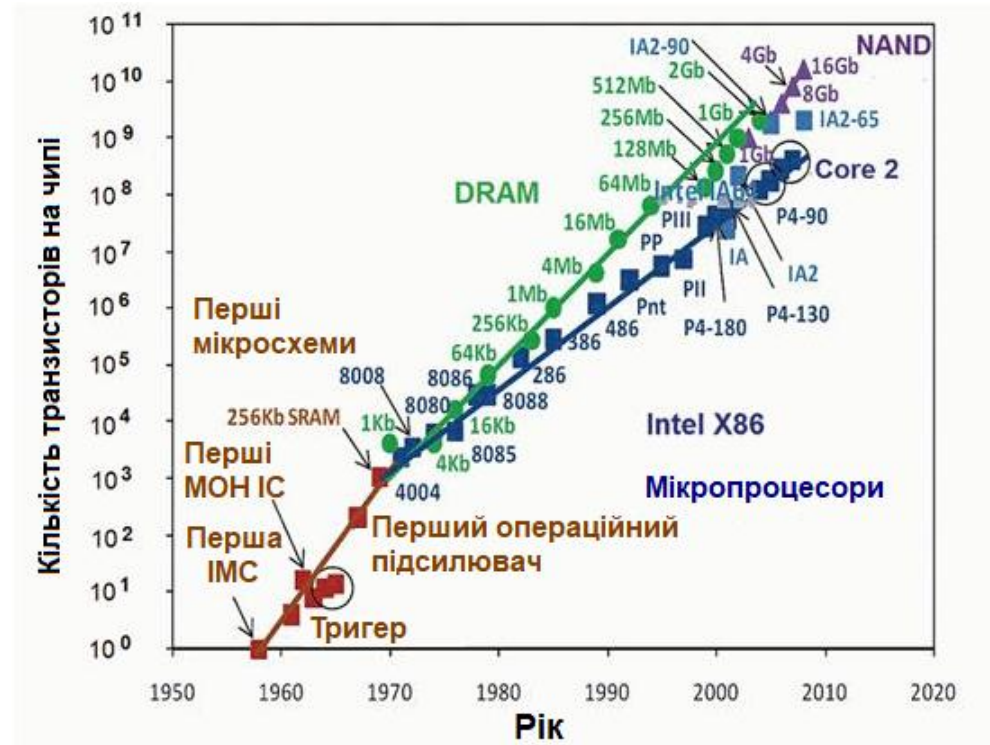
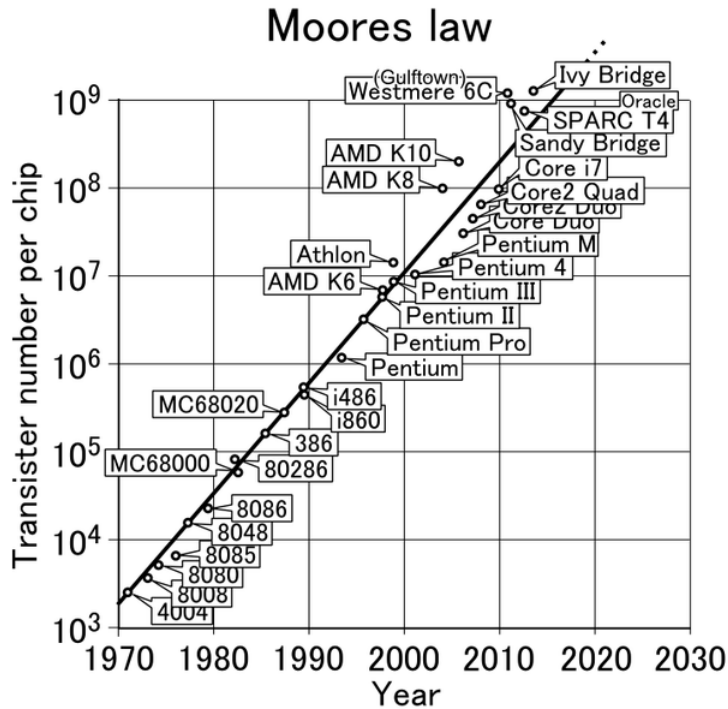


Рисунок Б.1 – Ілюстрація закону Мура – залежність числа транзисторів на чипі мікропроцесора від часу: екстраполяція до 2030 року (а) та до 2020 року із зазначенням етапів розвитку ІМС (б)

Підсумки аналізу перспективних напрямків розвитку функціональної мікроелектроніки

У числі перспективних напрямків досліджень розглядаються:

- молекулярний транзистор;
- спіновий транзистор;
- графеновий транзистор;
- квантовий транзистор на основі інтерференції хвиль;
- транзистор на квантових точках;
- транзистори на основі нанотрубок;
- ферроелектричний транзистор тощо.

Поки неможливо уявити, як саме виглядатимуть транзистори через 15-20 років, але досить імовірно: це будуть пристрої з молекулярними розмірами, абсолютно несхожі на існуючі нині біполярні та CMOS транзистори.

Іншим перспективним напрямом досліджень є використання реактивних властивостей напівпровідникових наноелектронних структур із від'ємним диференціальним опором, які мають на сімействі ВАХ як одну, так і декілька спадних ділянок.

Напівпровідникові структури із квантовим обмеженням за рахунок внутрішнього електричного поля та квантові ями

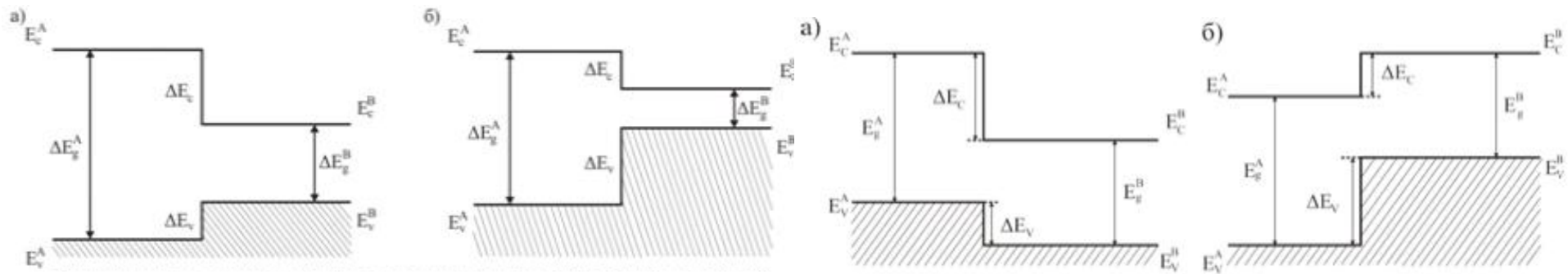


Рисунок В.1 – Зонна діаграма 1 типу, коли розрив зони провідності ΔE_c більше розриву валентної зони ΔE_v (а) і навпаки (б)

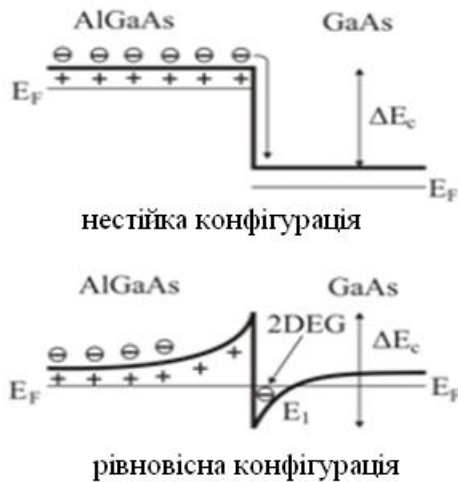


Рисунок В.3 – Вигляд зони провідності в околі гетеропереходу, утвореного напівпровідником GaAs з малою шириною забороненої зони і напівпровідником AlGaAs з великою шириною забороненої зони

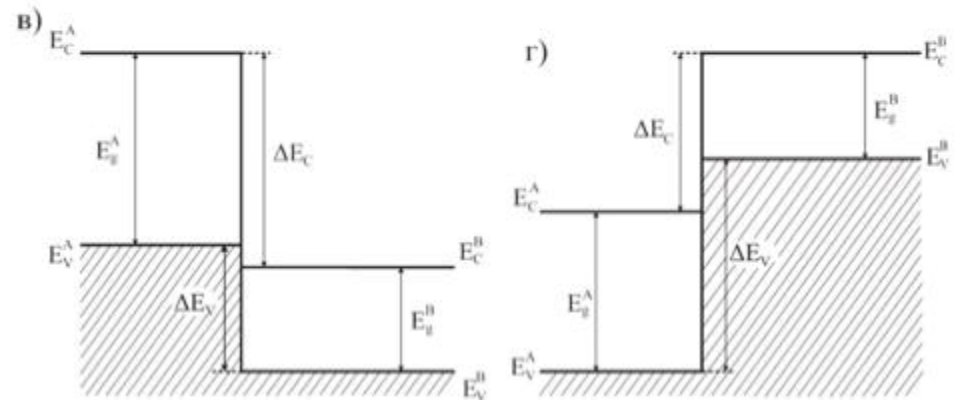


Рисунок В.2 – Гетеропереходи другого типу: (а)–(б) з перекривними забороненими зонами $\Delta E_c > \Delta E_v$; (в)–(г) з неперекривними забороненими зонами $\Delta E_c < \Delta E_v$)

Будова та принцип дії діодів із тунельно-резонансною напівпровідниковою структурою

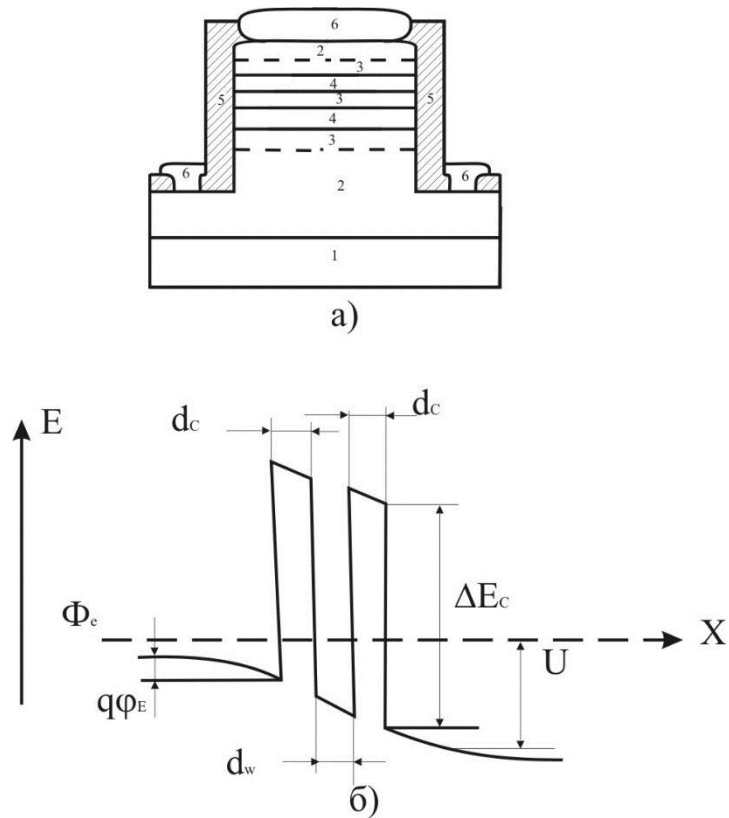


Рисунок Д.1 – Схематичний розріз n^+ - i - n^+ діода з тунельно-резонансною структурою в i -області (а) і його діаграма зони провідності (б): 1- n^+ -InP підкладка; 2- n^+ -InGaAs підкладка; 3- i - InGaAs підкладка; 4- InAlAs підкладка; 5-пасивуючий шар; 6-контакти

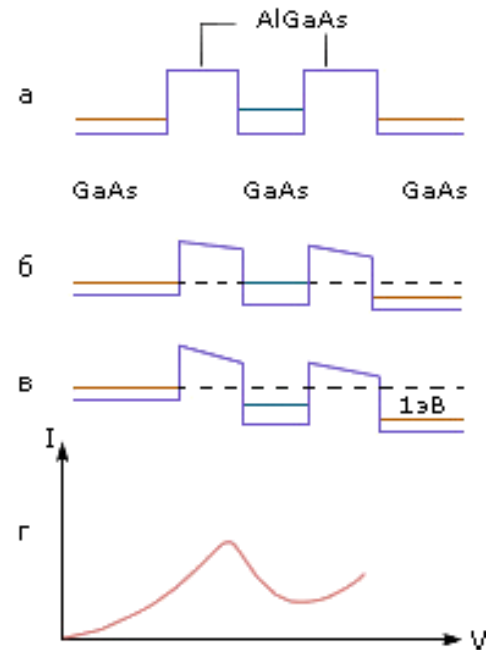


Рисунок Д.2 – Схема роботи і вольт-амперна характеристика резонансного тунельного діода: а – різниця потенціалів дорівнює нулеві; б – на прилад подана резонансна напруга, при якій струм максимальний; в – напруга більше резонансної; г – вольт-амперна характеристика резонансно-тунельного діода

Базові схеми радіо-імпульсних логічних пристроїв на основі резонансно-тунельних діодів

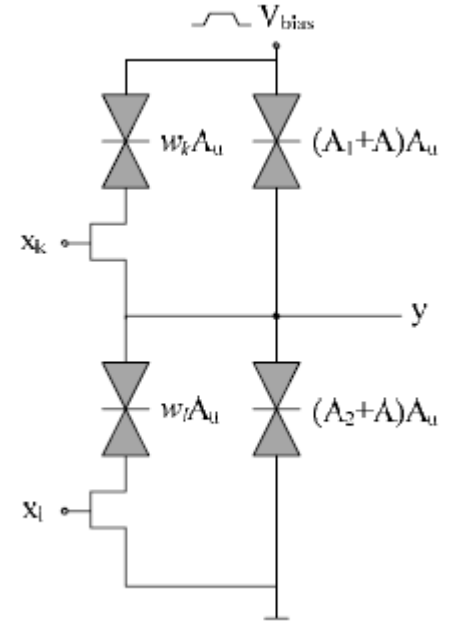
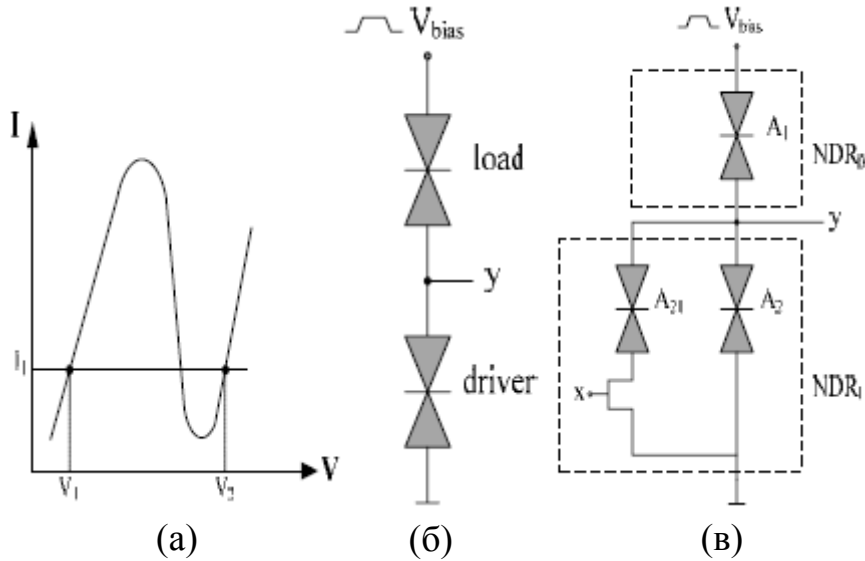


Рисунок Е.1 – Вольт-амперна характеристика та електричні схеми логічних пристроїв: (а) вольт-амперна характеристика типового RTD: для кожного постійного струму, такого як I_1 , існує дві відповідні стабільні напруги, тобто V_1 і V_2 . RTD в робочій точці V_1 може розглядатися як низький опір (в стані «включено»), а в робочій точці V_2 може розглядатися як високий опір (стан «виключено»); (б) Базова електрична схема логічного пристрою. Коли сигнал зміщення V_{bias} підвищуються від низького стану до значення перемикання, RTD з найменшою площею буде переключатися (гаситися), і його стан перемикається в стан виключення, в той час як інший RTD залишається включеним; (в) проста схема логічного елемента НЕ

Рисунок Е.2 – Основна схема топології TG (двовходовий вентиль)

Структура TG визначається як логічний елемент з n двійковими входними змінними; x_i , ($i = 1 \dots n$) і один двійковий вихід; y . Існує також набір з n дійсних чисел, відповідних n входів, званих вагами; w_1, w_2, \dots, w_n і інше дійсне число, зване порогом T .

$$y = \begin{cases} 1, & \text{якщо } \sum_{i=1}^n w_i x_i \geq T, \\ 0, & \text{інакше.} \end{cases} \quad (\text{E.1})$$

Багаторівневі порогові вентиля (технологія МТТГ)

У топології МТТГ булева функція; y , з порогами; T_i ($i = 1, \dots, k$), ваги; $w_1 \dots w_n$, ($w_j \in \mathbb{N}^+$) і логічні входи; $x_1 \dots x_n$, визначається системою

Топологія МТТГ має дві різні версії, МТТГ-1 і МТТГ-2. Різні функції можуть бути реалізовані шляхом настройки областей RTD для отримання необхідної поточної залежності між різними NDR в обох топологіях МТТГ. Як повідомляється в літературі, за допомогою Трисерійний підключених RTD 143 різних функції з трьома входами можуть бути реалізовані з використанням топологій МТТГ, що на 39 функцій більше, ніж топологія TG з двома послідовно з'єднаними RTD [44]; тому МТТГ має більшу функціональність. МТТГ також позначається вектором, таким як $[w_1, w_2, \dots, w_n; T_1, \dots, T_k]$, що не може бути негативним. Крім того, МТТГ може створювати два різних виходу в одній структурі, тобто МТТГ є багато вихідною структурою.

$$y = \begin{cases} 1, \text{ якщо } T_{2j-1} \leq \sum_{i=1}^n w_i x_i < T_{2j} \\ 3 \text{ } T_{j+1} > T_j \text{ (} j = 1, 2, \dots, k/2 \text{)}, \\ 0, \text{ інакше.} \end{cases} \quad (1)$$

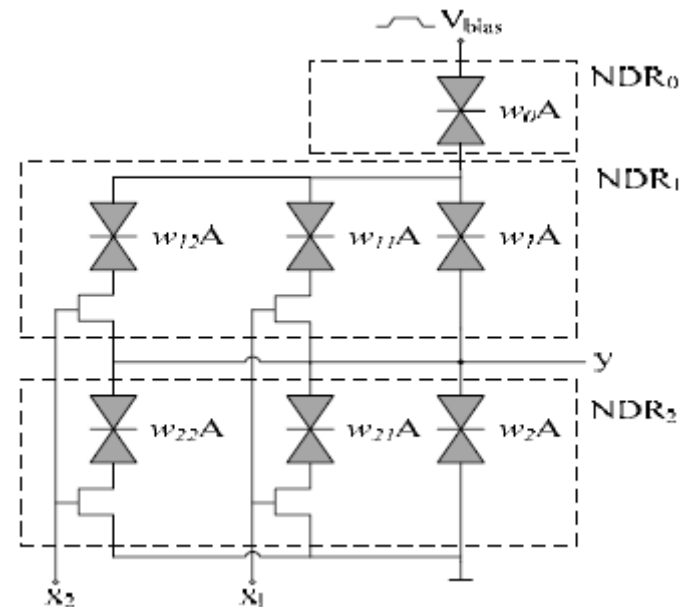


Рисунок 1 – Топологія МТТГ-1 з двома входами

Узагальнені граничні вентиля (технологія GTG)

При заміні одиночного керуючого транзистора на топологію GTG використовується звичайна комбінація послідовних чи паралельних транзисторів. Ця топологія дозволяє легко реалізувати складні функції з меншою кількістю пристроїв NDR. GTG показаний в (4.3), де T - порогове значення, w_{1i} ($i = 1, \dots, n$) - позитивний вага, w_{2j} ($j = 1, \dots, m$) - негативний вагу, y - вихідний сигнал, а $x_1 \dots x_k$ - логічні входи.

$$y = \text{sign} \left[w_{11} f_1(x_1, \dots, x_k) \dots + w_{1n} f_n(x_1, \dots, x_k) - w_{21} g_1(x_1, \dots, x_k) \dots - w_{2m} g_m(x_1, \dots, x_k) \right]. \quad (1)$$

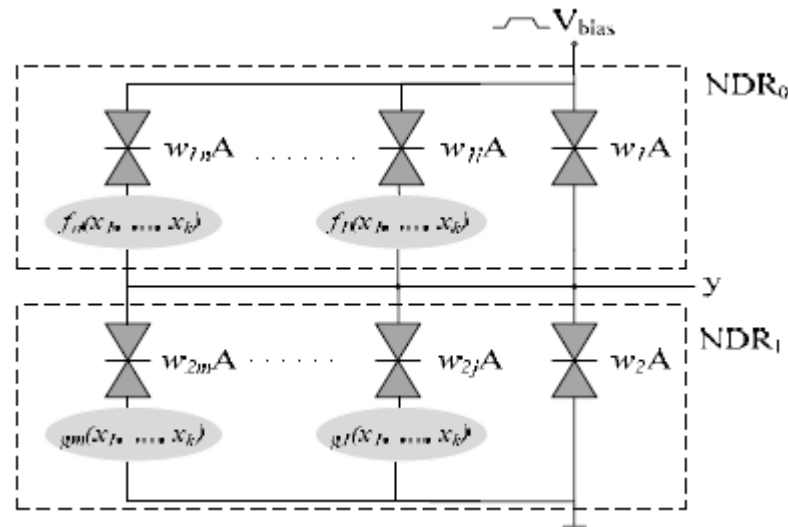


Рисунок 1 – Загальна схема топології GTG

Розроблення тривходових логічних елементів XOR і XNOR на основі резонансно-тунельних діодів за топологією топології GTG

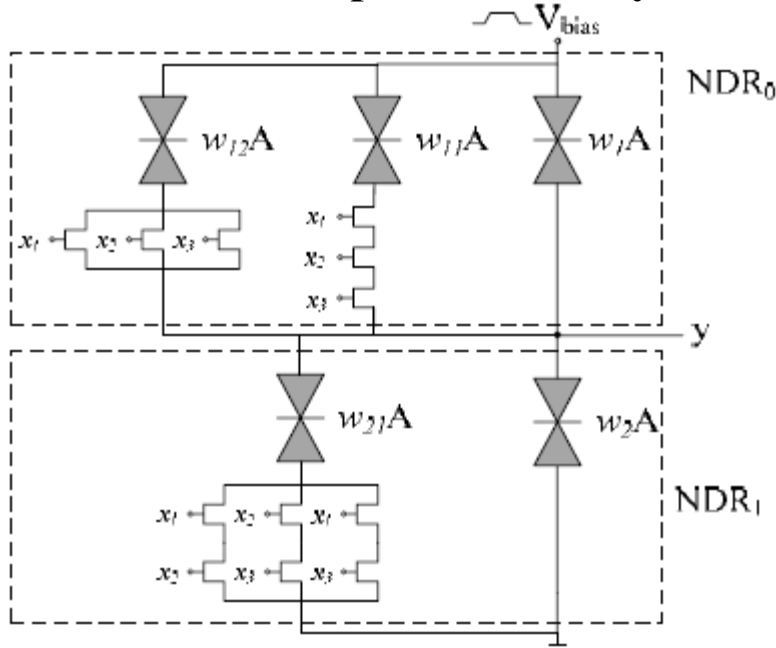


Рисунок Ж.1 – Запропонована схема елемента XOR, що використовує топологію GTG.

Параметри такі: $A = 0,1 \text{ мкм}^2$, $w_1 = 10$, $w_{11} = 4$, $w_{12} = 2$, $w_2 = 11$, $w_{21} = 2$, також $V_{bias} = 0,8 \text{ В}$

$$x_1 \oplus x_2 \oplus x_3 = (x_1 \wedge \bar{x}_2 \wedge \bar{x}_3) \vee (\bar{x}_1 \wedge x_2 \wedge \bar{x}_3) \vee (\bar{x}_1 \wedge \bar{x}_2 \wedge x_3) \vee (x_1 \wedge x_2 \wedge x_3). \quad (\text{Ж.1})$$

$$y = \text{sign} \left\{ \left[4(x_1 \wedge x_2 \wedge x_3) + 2(x_1 \vee x_2 \vee x_3) \right] - 2 \left[(x_1 \wedge x_2) \vee (x_1 \wedge x_3) \vee (x_2 \wedge x_3) \right] - 1 \right\}. \quad (\text{Ж.2})$$

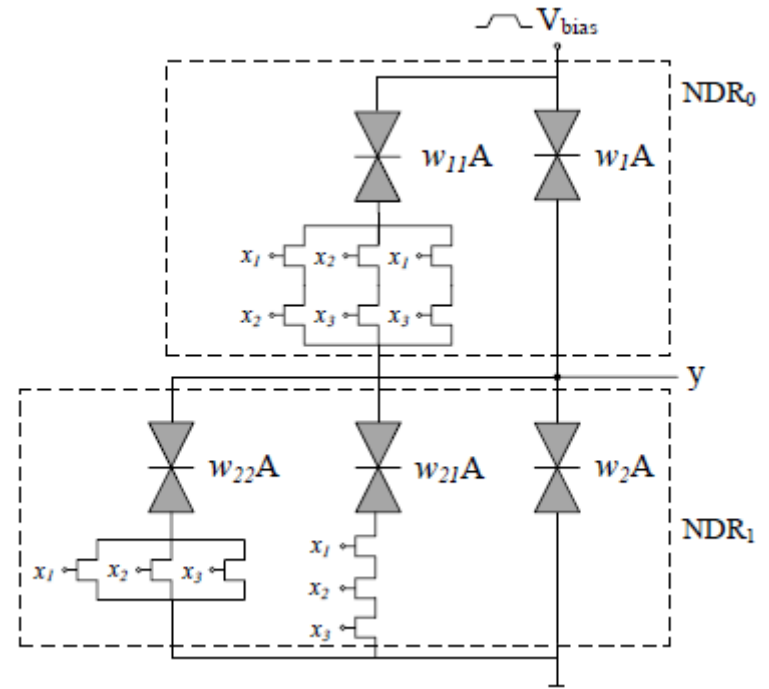


Рисунок Ж.2 – Запропонована схема елемента XNOR, що використовує топологію GTG. Ця

функція використовує негативне граничне значення для правильної роботи. Конструктивні характеристики наступні: $A = 0,1 \text{ мкм}^2$, $w_1 = 11$, $w_{11} = 2$, $w_2 = 10$, $w_{21} = 4$, $w_{22} = 2$ і $V_{bias} = 0,8 \text{ В}$

$$x_1 \otimes x_2 \otimes x_3 = (\bar{x}_1 \wedge \bar{x}_2 \wedge \bar{x}_3) \vee (\bar{x}_1 \wedge x_2 \wedge x_3) \vee (x_1 \wedge \bar{x}_2 \wedge x_3) \vee (x_1 \wedge x_2 \wedge \bar{x}_3). \quad (\text{Ж.3})$$

$$y = \text{sign} \left\{ \left[-4(x_1 \wedge x_2 \wedge x_3) - 2(x_1 \vee x_2 \vee x_3) \right] + 2 \left[(x_1 \wedge x_2) \vee (x_1 \wedge x_3) \vee (x_2 \wedge x_3) \right] + 1 \right\}. \quad (\text{Ж.4})$$

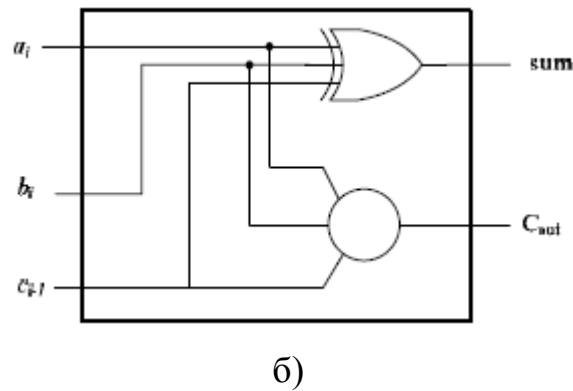
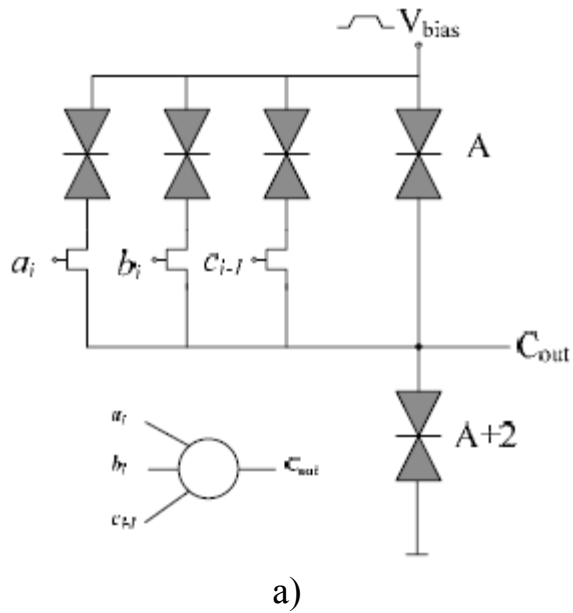


Рисунок 1 - Схема формувача сигналу переносу (а) та повний суматор (б), що містить елемент XOR з трьома входами і формувач перенесення

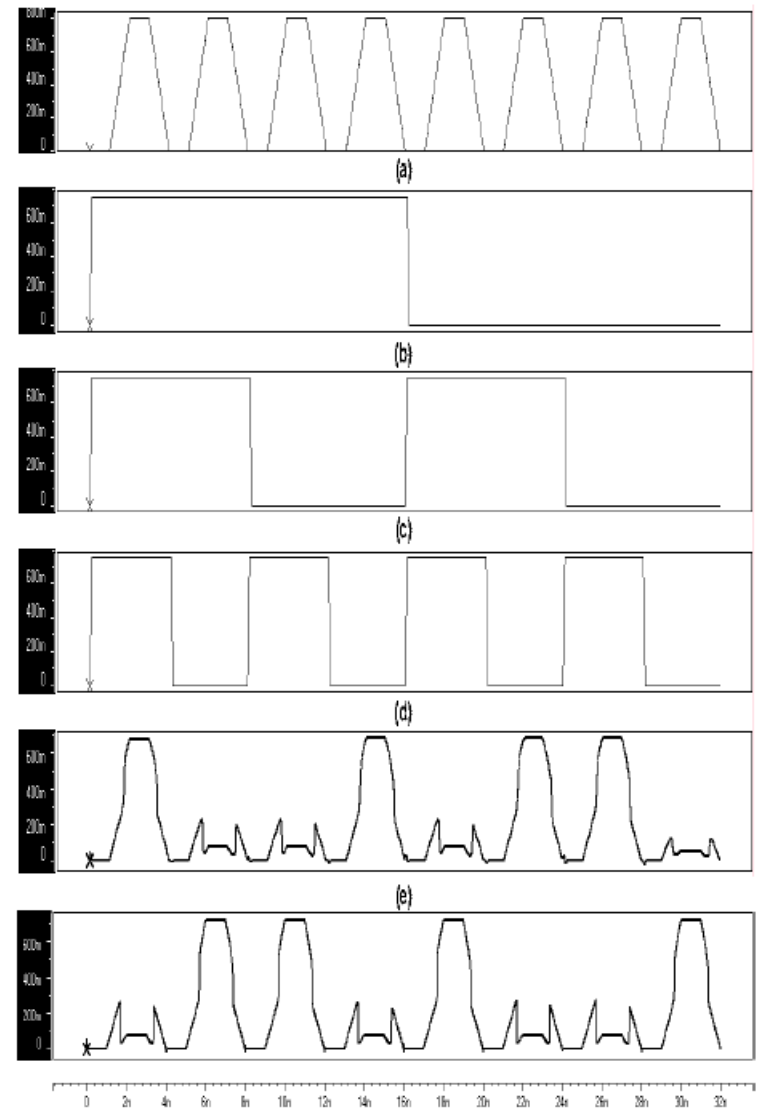


Рисунок 2 – Часові діаграми (а), які пояснюють роботу розроблених раді-імпульсних логічних пристроїв (б), (в) і (г) є входніми сигналами, які виробляють вісім різних переходів; (д) вихід схеми входу XOR з трьома входами і (е) вихід схеми входу XNOR з трьома входами; (ж) вихідний сигнал перенесення

Результати комп'ютерного схемотехнічного моделювання

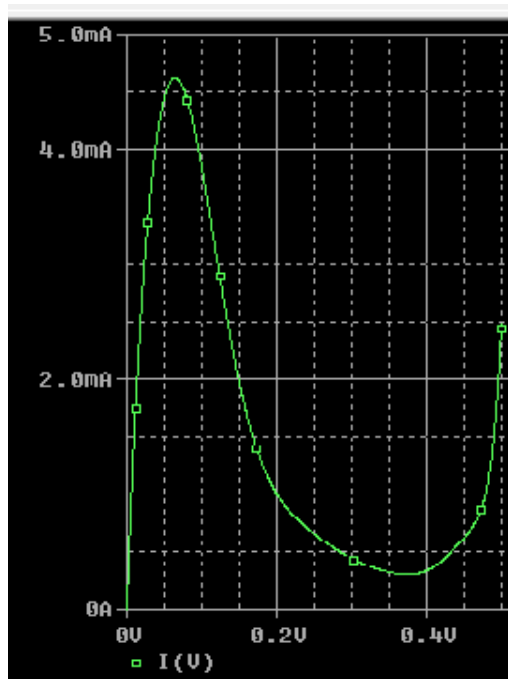


Рисунок К.1 – Вольт-амперна характеристика RTD

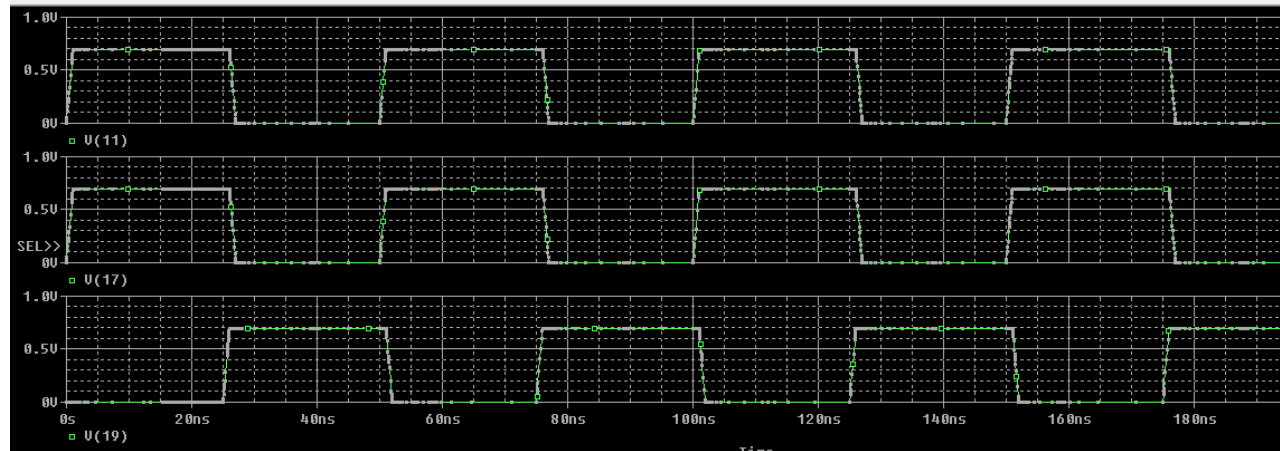


Рисунок К.2 – Часові діаграми напруги відгуку XOR

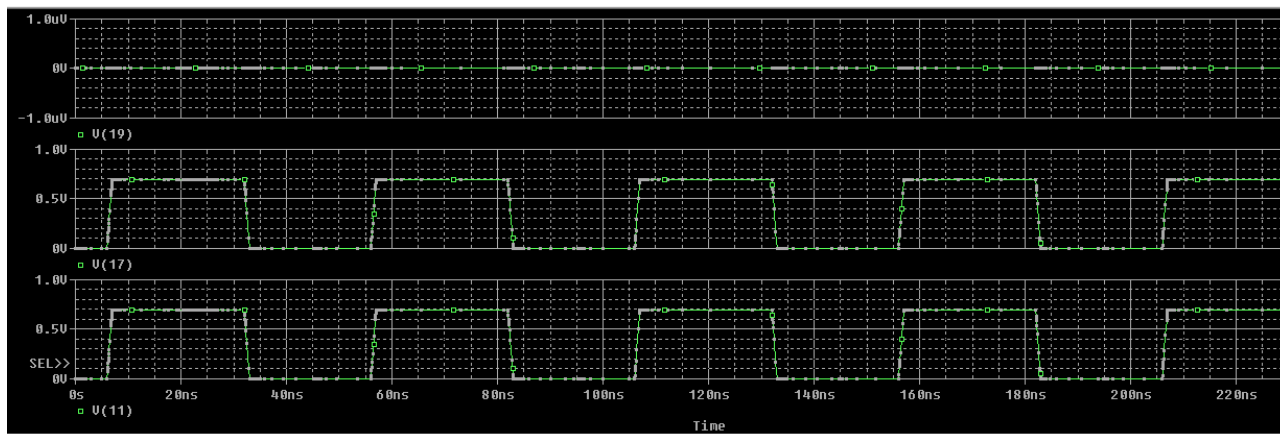


Рисунок К.3 – Часові діаграми напруги відгуку XNOR

Елемент XOR на основі RTD і HEMT – технологія RTHEMT

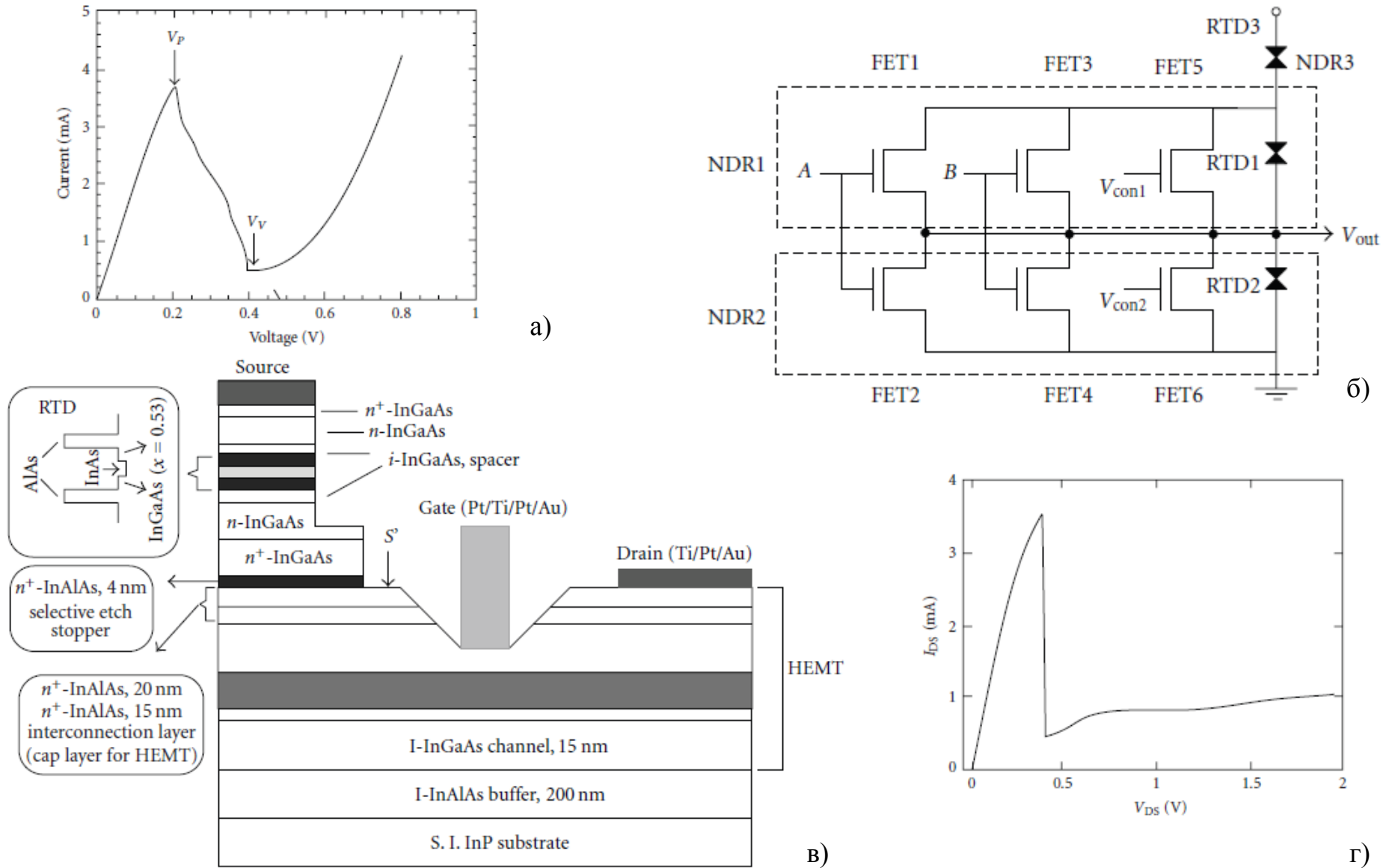


Рисунок 1 – ВАХ RTD (а), електрична схема логічного елемента XOR на основі RTD і HEMT (б), топологія побудови логічного елемента XOR на основі RTD і HEMT (в) і результуюча ВАХ (г)

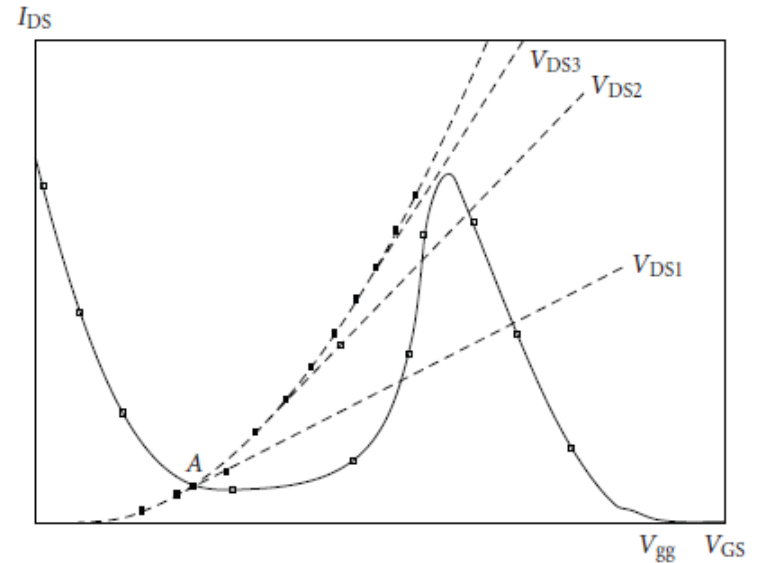
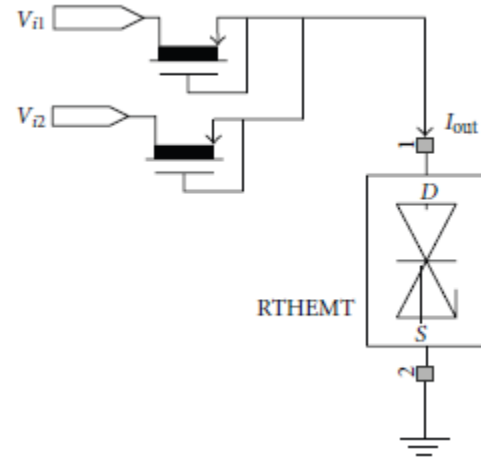
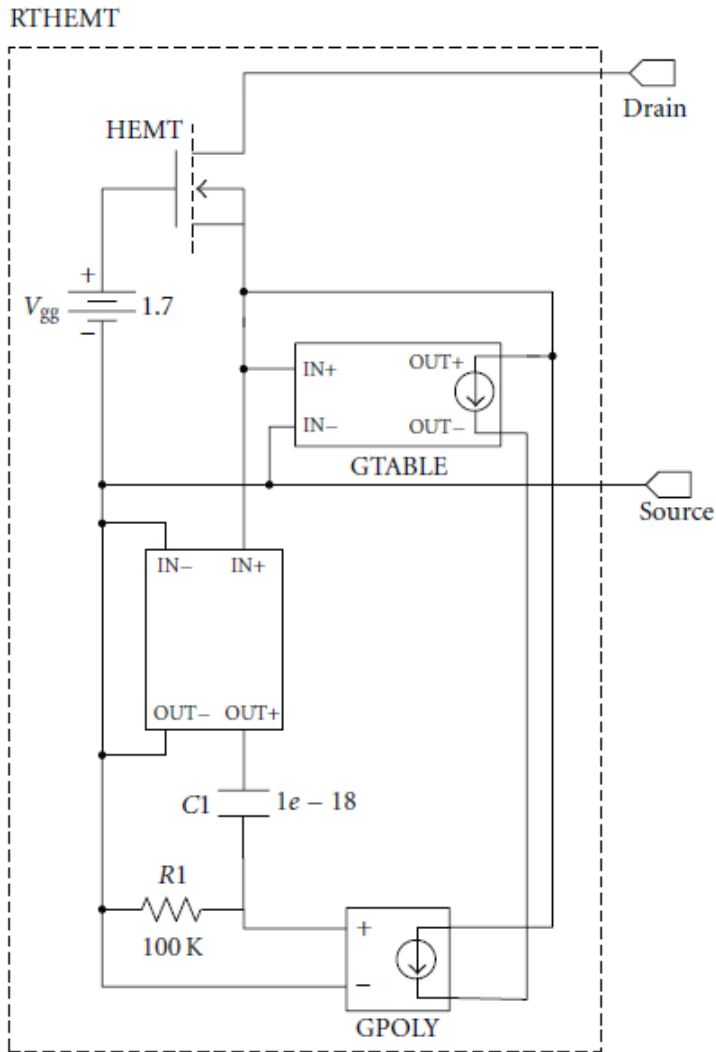


Рисунок 2 – Функціональна схема внутрішньої структури логічного елемента XOR на основі RTD і HEMT (а), схема включення XOR елемента з двома входами, що заснований на RTHEMT (б) і вольт-амперна характеристика RTHEMT із навантажувальними прямими (в)

Доповідь завершена.

Дякую за увагу!