



УКРАЇНА

(19) UA

(11) 152507

(13) U

(51) МПК

G05F 1/08 (2006.01)

НАЦІОНАЛЬНИЙ ОРГАН
ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ
ДЕРЖАВНА ОРГАНІЗАЦІЯ
"УКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ
ОФІС ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ ТА ІННОВАЦІЙ"

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2022 01267**
(22) Дата подання заявки: **14.04.2022**
(24) Дата, з якої є чинними права інтелектуальної власності: **16.02.2023**
(46) Публікація відомостей про державну реєстрацію: **15.02.2023, Бюл.№ 7**

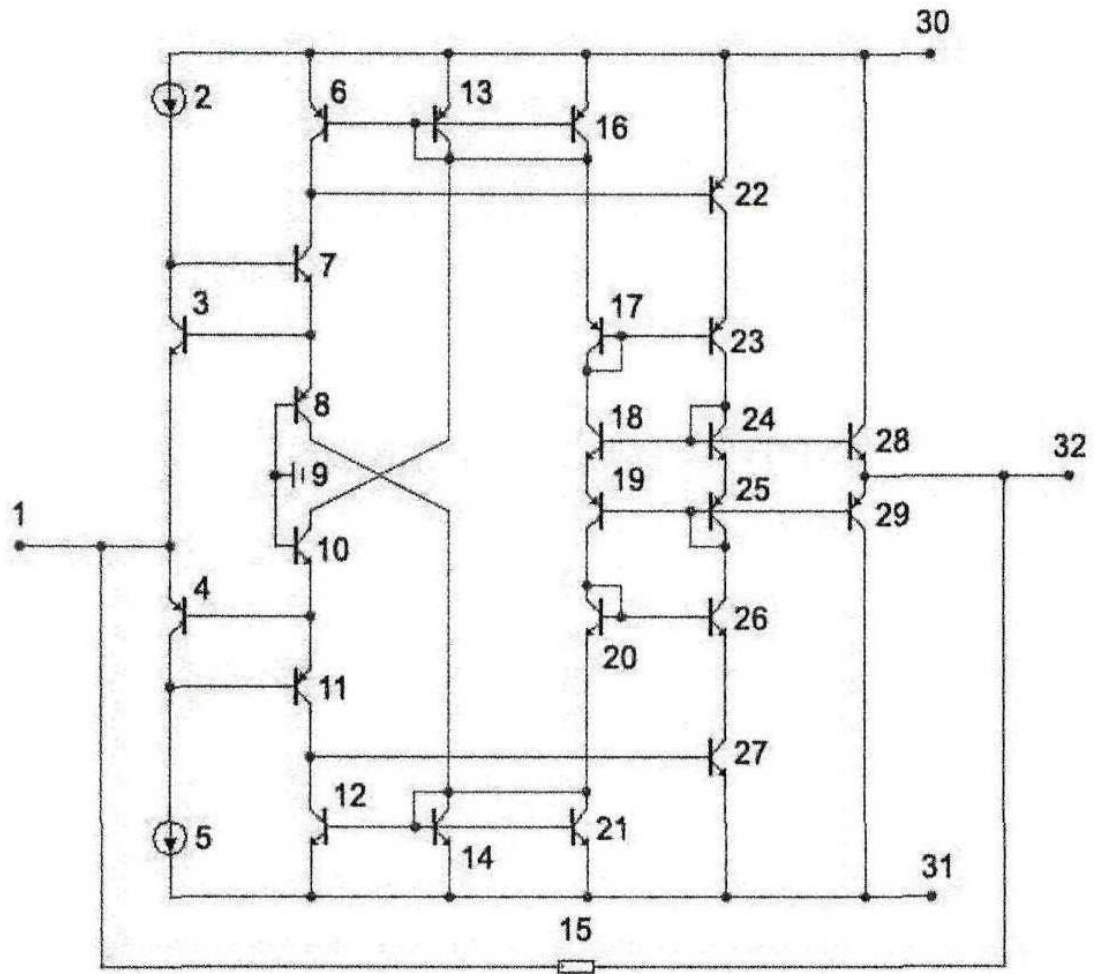
(72) Винахідник(и):
**Азаров Олексій Дмитрович (UA),
Кирилашук Світлана Анатоліївна (UA),
Лукашук Олександр Олегович (UA)**
(73) Володілець (володільці):
**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
вул. Хмельницьке шосе, 95, м. Вінниця,
21021 (UA)**

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний підсилювач постійного струму містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів. Введено шість транзисторів і резистор зворотного зв'язку,

UA 152507 U



Корисна модель належить до імпульсної техніки і може бути використана при створенні двотактних підсилювачів постійного струму.

Відомий двотактний симетричний підсилювач струму (Push-pull amplifier with current mirrors for determining the quiescent operating point, United States Patent 3,852,678, Dec.3, 1974), який містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами восьмого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери восьмого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори і шостого транзисторів з'єднано з вихідною шиною.

Недоліком цього технічного рішення є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

Найближчим аналогом є двотактний симетричний підсилювач струму (патент України № 65094, МПК H03K 5/24, G05B 1/01, опубл. 25.11, 2011, бюл. № 22), що містить два джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами восьмого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму та емітери восьмого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори восьмого і шостого транзисторів з'єднано з вихідною шиною, емітери першого та другого транзисторів з'єднано з першими виводами першого та другого джерел струму відповідно, бази першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори першого та другого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, колектори третього та четвертого транзисторів з'єднано з колекторами сьомого та восьмого транзисторів відповідно, бази сьомого та восьмого транзисторів з'єднано з базами та колекторами дев'ятого та десятого транзисторів відповідно, емітери сьомого та дев'ятого транзисторів, а також емітери восьмого та десятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого та десятого транзисторів з'єднано з колекторами одинадцятого та дванадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів з'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з колекторами тринадцятого та чотирнадцятого транзисторів відповідно, а також з емітерами п'ятнадцятого та шістнадцятого транзисторів відповідно, бази п'ятнадцятого та шістнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятнадцятого та шістнадцятого транзисторів з'єднано з емітерами сімнадцятого та вісімнадцятого транзисторів відповідно, бази дев'ятого та десятого транзисторів з'єднано з базами сімнадцятого та вісімнадцятого транзисторів відповідно, колектори сімнадцятого, вісімнадцятого транзисторів та емітери чотирнадцятого, тринадцятого транзисторів з'єднано з шинами від'ємного та додатного живлення відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з базами восьмого та шостого транзисторів відповідно.

Недоліками пристрою є низька точність функціонування внаслідок асиметрії конфігурації транзисторів вхідного каскаду, а також низького коефіцієнта передачі струму, що призводить до зниження точності роботи.

В основу корисної моделі поставлено задачу створення двотактового підсилювача постійного струму, в якому за рахунок введення нових елементів і зв'язків між ними підвищується точність роботи пристрою шляхом збільшення коефіцієнта передачі по струму і нейтралізацією впливу зміни напруги живлення на похибку зсуву нуля по входу.

Поставлена задача вирішується тим, що у двотактний підсилювач постійного струму, що містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому перші виходи першого і другого джерел струму з'єднано з базами четвертого і п'ятого транзисторів відповідно, другі виходи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори четвертого і п'ятого транзисторів об'єднано з колекторами третього і шостого транзисторів і з'єднано з базами одинадцятого і чотирнадцятого транзисторів відповідно, емітери третього і шостого, сьомого і десятого, одинадцятого і чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази третього і шостого

транзисторів об'єднано з базами сьомого і десятого транзисторів відповідно та з'єднано з колекторами сьомого і десятого транзисторів, бази сьомого і десятого транзисторів об'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори одинадцятого і чотирнадцятого транзисторів з'єднано з емітерами дванадцятого і тринадцятого транзисторів, згідно з корисною моделлю, введено шість транзисторів і резистор зворотного зв'язку, причому колектори першого і другого транзисторів з'єднано з базами четвертого і п'ятого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з вхідною шиною і з першим виводом резистора зворотного зв'язку, емітери четвертого і п'ятого транзисторів об'єднано з емітерами восьмого і дев'ятого транзисторів відповідно та з'єднано з базами першого і другого транзисторів, бази восьмого і дев'ятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори восьмого і дев'ятого транзисторів з'єднано з колекторами десятого і сьомого транзисторів відповідно, колектори п'ятнадцятого і шістнадцятого транзисторів об'єднано з емітерами сімнадцятого і двадцятого транзисторів та з'єднано з колекторами сьомого і десятого транзисторів відповідно, емітери одинадцятого і чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази сімнадцятого і двадцятого транзисторів об'єднано з базами дванадцятого і тринадцятого транзисторів відповідно, колектори сімнадцятого і двадцятого транзисторів об'єднано з колекторами вісімнадцятого і дев'ятнадцятого транзисторів відповідно та з'єднано з базами сімнадцятого і двадцятого транзисторів відповідно, емітери вісімнадцятого і дев'ятнадцятого транзисторів об'єднано, бази вісімнадцятого і дев'ятнадцятого транзисторів об'єднано з базами двадцять першого і двадцять другого транзисторів відповідно та з'єднано з колекторами двадцять першого і двадцять другого транзисторів, емітери двадцять першого і двадцять другого транзисторів об'єднано, колектори двадцять першого і двадцять другого транзисторів з'єднано з колекторами дванадцятого і тринадцятого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів об'єднано з базами двадцять третього і двадцять четвертого транзисторів, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом транзистора зворотного зв'язку і з вихідною шиною.

Корисна модель пояснюється кресленням, на якому зображена схема двотактного підсилювача постійного струму.

Пристрій містить вхідну шину 1, яку з'єднано з першим виводом резистора зворотного зв'язку 15 та з об'єднаними емітерами першого 3 і другого 4 транзисторів, перші виходи першого 2 і другого 5 джерел струму з'єднано з базами четвертого 7 і п'ятого 11 транзисторів відповідно, другі виходи першого 2 і другого 5 джерел струму з'єднано з шинами додатного 30 і від'ємного 31 живлення, колектори четвертого 7 і п'ятого 11 транзисторів об'єднано з колекторами третього 6 і шостого 12 транзисторів і з'єднано з базами одинадцятого 22 і чотирнадцятого 27 транзисторів відповідно, емітери третього 6 і шостого 12, сьомого 13 і десятого 14, одинадцятого 22 і чотирнадцятого 27 транзисторів з'єднано з шинами додатного 30 і від'ємного 31 живлення відповідно, бази третього 6 і шостого 12 транзисторів об'єднано з базами сьомого 13 і десятого 14 транзисторів відповідно та з'єднано з колекторами сьомого 13 і десятого 14 транзисторів, бази сьомого 13 і десятого 14 транзисторів об'єднано з базами п'ятнадцятого 16 і шістнадцятого 21 транзисторів відповідно, колектори одинадцятого 22 і чотирнадцятого 27 транзисторів з'єднано з емітерами дванадцятого 23 і тринадцятого 26 транзисторів відповідно, колектори першого 3 і другого 4 транзисторів з'єднано з базами четвертого 7 і п'ятого 11 транзисторів відповідно, емітери четвертого 7 і п'ятого 11 транзисторів об'єднано з емітерами восьмого 8 і дев'ятого 10 транзисторів відповідно та з'єднано з базами першого 3 і другого 4 транзисторів, бази восьмого 8 і дев'ятого 10 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 9, колектори восьмого 8 і дев'ятого 10 транзисторів з'єднано з колекторами десятого 14 і сьомого 13 транзисторів відповідно, колектори п'ятнадцятого 16 і шістнадцятого 21 транзисторів об'єднано з емітерами сімнадцятого 17 і двадцятого 20 транзисторів та з'єднано з колекторами сьомого 13 і десятого 14 транзисторів відповідно, емітери одинадцятого 22 і чотирнадцятого 27 транзисторів з'єднано з шинами додатного 30 і від'ємного 31 живлення відповідно, бази сімнадцятого 17 і двадцятого 20 транзисторів об'єднано з базами дванадцятого 23 і тринадцятого 26 транзисторів відповідно, колектори сімнадцятого 17 і двадцятого 20 транзисторів об'єднано з колекторами вісімнадцятого 18 і дев'ятнадцятого 19 транзисторів відповідно та з'єднано з базами сімнадцятого 17 і двадцятого 20 транзисторів відповідно, емітери вісімнадцятого 18 і дев'ятнадцятого 19 транзисторів об'єднано, бази вісімнадцятого 18 і дев'ятнадцятого 19 транзисторів об'єднано з базами двадцять першого 24 і двадцять другого 25 транзисторів відповідно та з'єднано з колекторами

двадцять першого 24 і двадцять другого 25 транзисторів, емітери двадцять першого 24 і двадцять другого 25 транзисторів об'єднано, колектори двадцять першого 24 і двадцять другого 25 транзисторів з'єднано з колекторами дванадцятого 23 і тринадцятого 26 транзисторів відповідно, бази двадцять першого 24 і двадцять другого 25 транзисторів об'єднано з базами двадцять третього 28 і двадцять четвертого 29 транзисторів, колектори двадцять третього 28 і двадцять четвертого 29 транзисторів з'єднано з шинами додатного 30 і від'ємного 31 живлення відповідно, емітери двадцять третього 28 і двадцять четвертого 29 транзисторів об'єднано та з'єднано з другим виводом транзистора зворотного зв'язку 15 і з вихідною шиною 32.

Працює пристрій таким чином:

Якщо вхідний струм витікає на вхід схеми 1, то другий транзистор 4 трохи відкривається, а перший транзистор 3 трохи закривається. При цьому базовий струм четвертого транзистора 7 збільшується, а п'ятого транзистора 11 зменшується, четвертий транзистор 7 трохи відкривається, а п'ятий транзистор 11 трохи закривається. Колекторний струм четвертого транзистора 7 збільшується і трохи відкриває одинадцятий транзистор 22. Колекторний струм п'ятого транзистора 11 зменшується і трохи закриває чотирнадцятий транзистор 27. При цьому чотирнадцятий транзистор 27 трохи відкривається, а двадцять четвертий транзистор 29 трохи закривається. Емітерний струм двадцять третього транзистора 28 збільшується, а двадцять четвертого транзистора 29 зменшується. Вихідний струм витікає на вихідну шину 32 схеми.

Якщо вхідний струм витікає на вхід схеми 1, то другий транзистор 4 трохи закривається, а перший транзистор 3 трохи відкривається. При цьому базовий струм четвертого транзистора 7 зменшується, а п'ятого транзистора 11 збільшується, четвертий транзистор 7 трохи закривається, а сьомий п'ятий 11 трохи відкривається. Колекторний струм четвертого транзистора 7 зменшується і трохи закриває одинадцятий транзистор 22. Колекторний струм п'ятого транзистора 11 збільшується і трохи відкриває чотирнадцятий транзистор 27.

При цьому чотирнадцятий транзистор 27 трохи закривається, а двадцять четвертий транзистор 29 трохи відкривається. Емітерний струм двадцять третього транзистора 28 зменшується, а двадцять четвертого транзистора 29 збільшується. За таких умов вихідний струм витікає з вихідної шини 32 схеми.

Перше 2, друге 5 джерела струму, а також третій 6, шостий 12, шостий 12, сьомий 13, восьмий 8, дев'ятий 10, десятий 14, дванадцятий 23, тринадцятий 26, п'ятнадцятий 16, шістнадцятий 21, сімнадцятий 17, вісімнадцятий 18, дев'ятнадцятий 19, двадцятий 20, двадцять перший 24, двадцять другий 25 транзистори задають режим роботи по постійному струму.

Резистор зворотного зв'язку 15 задає коефіцієнт підсилення. Шини додатного 30 і від'ємного 31 живлення, а також шина нульового потенціалу 9 забезпечують потрібний рівень напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний підсилювач постійного струму, що містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому перші виходи першого і другого джерел струму з'єднано з базами четвертого і п'ятого транзисторів відповідно, другі виходи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення, колектори четвертого і п'ятого транзисторів об'єднано з колекторами третього і шостого транзисторів і з'єднано з базами одинадцятого і чотирнадцятого транзисторів відповідно, емітери третього і шостого, сьомого і десятого, одинадцятого і чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази третього і шостого транзисторів об'єднано з базами сьомого і десятого транзисторів відповідно та з'єднано з колекторами сьомого і десятого транзисторів, бази сьомого і десятого транзисторів об'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори одинадцятого і чотирнадцятого транзисторів з'єднано з емітерами дванадцятого і тринадцятого транзисторів відповідно, який **відрізняється** тим, що введено шість транзисторів і резистор зворотного зв'язку, причому колектори першого і другого транзисторів з'єднано з базами четвертого і п'ятого транзисторів відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з вхідною шиною і з першим виводом резистора зворотного зв'язку, емітери четвертого і п'ятого транзисторів об'єднано з емітерами восьмого і дев'ятого транзисторів відповідно та з'єднано з базами першого і другого транзисторів, бази восьмого і дев'ятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори восьмого і дев'ятого транзисторів з'єднано з колекторами десятого і сьомого транзисторів відповідно, колектори п'ятнадцятого і шістнадцятого транзисторів об'єднано з емітерами сімнадцятого і двадцятого транзисторів та з'єднано з колекторами сьомого і десятого

транзисторів відповідно, емітери одинадцятого і чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази сімнадцятого і двадцятого транзисторів об'єднано з базами дванадцятого і тринадцятого транзисторів відповідно, колектори сімнадцятого і двадцятого транзисторів об'єднано з колекторами вісімнадцятого і дев'ятнадцятого транзисторів відповідно та з'єднано з базами сімнадцятого і двадцятого транзисторів відповідно, емітери вісімнадцятого і дев'ятнадцятого транзисторів об'єднано, бази вісімнадцятого і дев'ятнадцятого транзисторів об'єднано з базами двадцять першого і двадцять другого транзисторів відповідно та з'єднано з колекторами двадцять першого і двадцять другого транзисторів, емітери двадцять першого і двадцять другого транзисторів об'єднано, колектори двадцять першого і двадцять другого транзисторів з'єднано з колекторами дванадцятого і тринадцятого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів об'єднано з базами двадцять третього і двадцять четвертого транзисторів, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом транзистора зворотного зв'язку і з вихідною шиною.

