



УКРАЇНА

(19) **UA** (11) **156200** (13) **U**
(51) МПК (2024.01)
H03K 5/00
G05B 1/00

НАЦІОНАЛЬНИЙ ОРГАН
ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ
ДЕРЖАВНА ОРГАНІЗАЦІЯ
"УКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ
ОФІС ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ ТА ІННОВАЦІЙ"

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2023 05310	(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Кирилащук Світлана Анатоліївна (UA), Войцеховська Олена Валеріївна (UA), Обертюх Максим Романович (UA)
(22) Дата подання заявки: 08.11.2023	
(24) Дата, з якої є чинними права інтелектуальної власності: 23.05.2024	
(46) Публікація відомостей про державну реєстрацію: 22.05.2024, Бюл.№ 21	(73) Володілець (володільці): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, вул. Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)

(54) БУФЕР НАПРУГИ

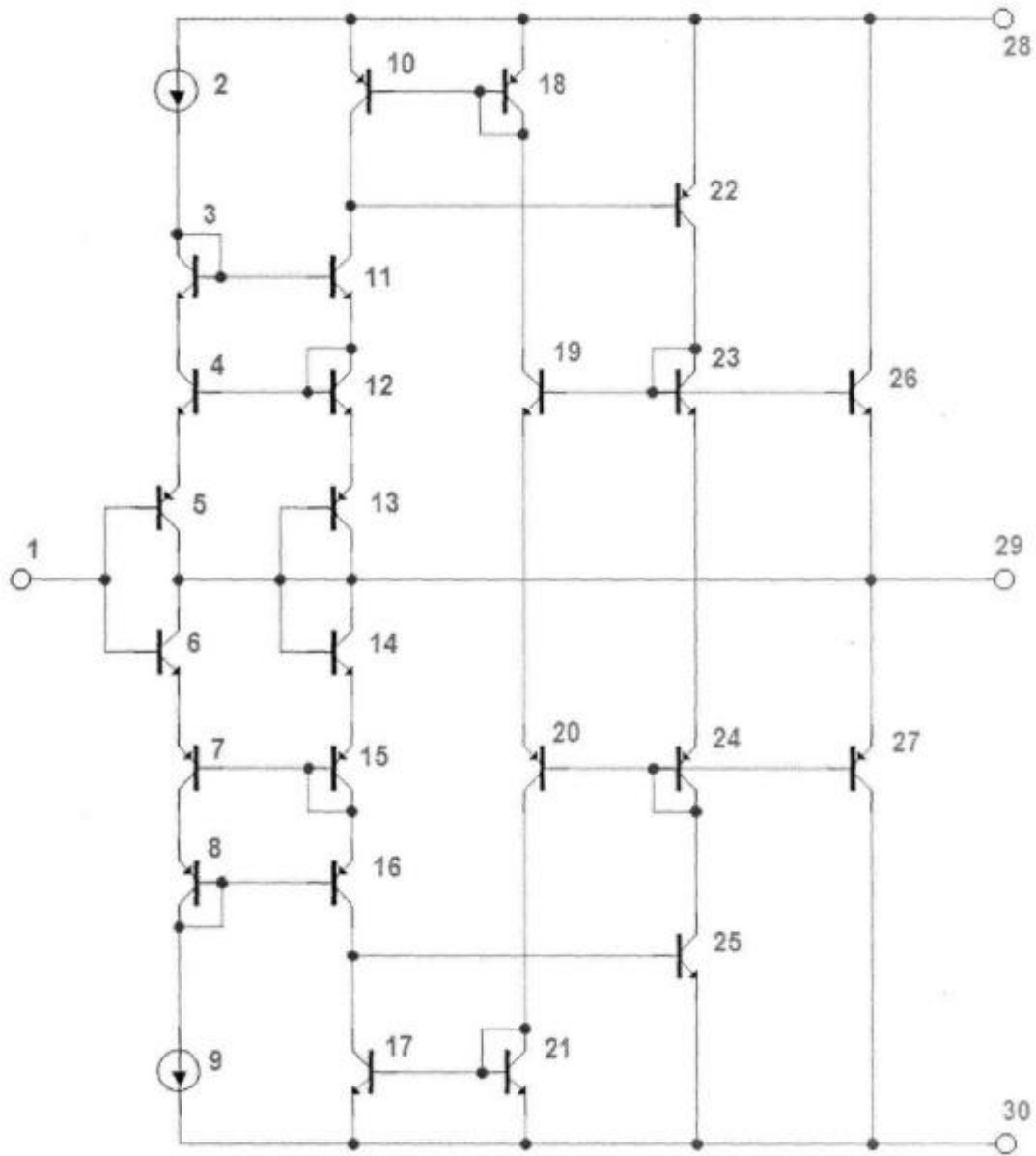
(57) Реферат:

Буфер напруги містить двадцять два транзистори, два джерела струму, шини додатного та від'ємного живлення, вихідну шину та вхідну шину, яку з'єднано з базами третього та четвертого транзисторів, емітери яких з'єднано з емітерами другого та п'ятого транзисторів, відповідно, а їх колектори з'єднано з базами та колекторами дев'ятого, десятого транзисторів і вихідною шиною, колектор та базу першого транзистора з'єднано з базою сьомого транзистора. Через перше джерело струму з шиною додатного живлення та емітерами восьмого, п'ятнадцятого, дев'ятнадцятого транзисторів. Базу та колектор шостого транзистора з'єднано з базою дванадцятого транзистора. Через друге джерело струму з шиною від'ємного живлення та емітерами чотирнадцятого, вісімнадцятого та двадцять другого транзисторів. Емітер першого транзистора з'єднано з колектором другого транзистора, а емітер шостого транзистора з'єднано з колектором п'ятого транзистора. Колектор та базу восьмого транзистора з'єднано з базою другого транзистора та емітером сьомого транзистора, а колектор та базу одинадцятого транзистора з'єднано з базою п'ятого транзистора та емітером дванадцятого транзистора. Емітери восьмого та десятого транзисторів з'єднано з емітерами дев'ятого та одинадцятого транзисторів, відповідно, колектор тринадцятого транзистора з'єднано з колектором сьомого транзистора та базою дев'ятнадцятого транзистора. Базу та колектор п'ятнадцятого транзистора з'єднано з базою тринадцятого транзистора та колектором шістнадцятого транзистора. Базу та колектор двадцятого транзистора з'єднано з базою шістнадцятого транзистора та колектором дев'ятнадцятого транзистора. Емітер шістнадцятого транзистора з'єднано з емітером сімнадцятого транзистора. Колектор та базу вісімнадцятого транзистора з'єднано з базою чотирнадцятого транзистора та колектором сімнадцятого транзистора. Колектор дванадцятого транзистора з'єднано з колектором чотирнадцятого транзистора та базою двадцять другого транзистора. Колектор та базу двадцять першого транзистора з'єднано з базою сімнадцятого транзистора та колектором двадцять другого транзистора. Введено двадцять третій та двадцять четвертий транзистори, причому їх емітери з'єднано з колекторами та базами третього, четвертого, дев'ятого та десятого транзисторів та з вихідною шиною. Колектор двадцять третього транзистора з'єднано з шиною додатного живлення, емітерами тринадцятого, п'ятнадцятого, дев'ятнадцятого транзисторів та через перше джерело струму з'єднано з колектором та базою першого транзистора. Колектор двадцять четвертого транзистора з'єднано з шиною від'ємного живлення, емітерами чотирнадцятого, вісімнадцятого, двадцять другого транзисторів та через друге джерело струму з'єднано з колектором та базою

UA 156200 U

UA 156200 U

шостого транзистора. Базу двадцять третього транзистора з'єднано з колектором та базою двадцятого транзистора, а також з базою шістнадцятого транзистора. Базу двадцять четвертого транзистора з'єднано з колектором та базою двадцять першого транзистора, а також з базою сімнадцятого транзистора.



Корисна модель належить до аналогової техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий буферний каскад, який містить дванадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вихідну шину та вхідну шину, яку з'єднано з базами четвертого та п'ятого транзисторів, емітери яких з'єднано з емітерами дев'ятого та десятого транзисторів, відповідно, а колектори їх з'єднано з колекторами шостого та третього транзисторів, відповідно, а також з емітерами сьомого та другого транзисторів, відповідно, бази та колектори дев'ятого та десятого транзисторів об'єднані та з'єднані з базами третього та шостого транзисторів, відповідно, крім того база і колектор дев'ятого транзистора з'єднані з емітером першого транзистора, а база і колектор десятого транзистора з'єднані з базою і колектором восьмого транзистора, базу і колектор першого транзистора з'єднано з базою другого транзистора та з шиною додатного живлення через перше джерело струму, емітер восьмого транзистора з'єднано з базою сьомого транзистора та з шиною від'ємного живлення через друге джерело струму, колектори другого та сьомого транзисторів з'єднано з шинами додатного та від'ємного живлення, відповідно, емітери третього та шостого транзисторів з'єднано з емітерами одинадцятого та дванадцятого транзисторів, відповідно, бази та колектори одинадцятого та дванадцятого транзисторів з'єднано з вихідною шиною. [Деклараційний патент на корисну модель 15896 Україна, МПК H03K 5/22 G05B 1/00, опубл. 17.07.2006, бюл. № 7].

Основним недоліком аналога є низька навантажувальна здатність, яка обумовлена підвищеним опором схеми, що призводить до збільшення похибки коефіцієнта передачі при підключенні навантаження до виходу схеми.

Найбільш близьким аналогом до запропонованого пристрою є буферний каскад, який містить двадцять два транзистори, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами третього та четвертого транзисторів, емітери яких з'єднано з емітерами другого та п'ятого транзисторів, відповідно, їх колектори з'єднано з базами та колекторами дев'ятого, десятого та емітерами двадцятого, двадцять першого транзисторів і вихідною шиною, колектор та база першого транзистора об'єднано та з'єднано з базою сьомого транзистора, а також через перше джерело струму з шиною додатного живлення, база та колектор шостого транзистора об'єднано та з'єднано з базою дванадцятого транзистора, а також через друге джерело струму з шиною від'ємного живлення, емітер першого транзистора з'єднано з колектором другого транзистора, емітер шостого транзистора з'єднано з колектором п'ятого транзистора, колектор та база восьмого транзистора об'єднані та з'єднані з базою другого транзистора та емітером сьомого транзистора, колектор та база одинадцятого транзистора об'єднані та з'єднані з базою п'ятого транзистора та емітером дванадцятого транзистора, емітери восьмого та десятого транзисторів з'єднані з емітерами дев'ятого та одинадцятого транзисторів, відповідно, емітери тринадцятого транзистора, п'ятнадцятого транзистора, дев'ятнадцятого транзистора з'єднано з шиною додатного живлення, колектор тринадцятого транзистора з'єднано з колектором сьомого транзистора та базою дев'ятнадцятого транзистора, база та колектор п'ятнадцятого транзистора об'єднані та з'єднані з базою тринадцятого транзистора та колектором шістнадцятого транзистора, база та колектор двадцятого транзистора об'єднані та з'єднані з базою шістнадцятого транзистора та колектором дев'ятнадцятого транзистора, емітер шістнадцятого транзистора з'єднано з емітером сімнадцятого транзистора, емітери чотирнадцятого, вісімнадцятого, двадцять другого транзисторів з'єднано з шиною від'ємного живлення, колектор та база вісімнадцятого транзистора об'єднані та з'єднані з базою чотирнадцятого транзистора та колектором сімнадцятого транзистора, колектор дванадцятого транзистора з'єднано з колектором чотирнадцятого транзистора та базою двадцять другого транзистора, колектор та база двадцять першого транзистора об'єднані та з'єднані з базою сімнадцятого транзистора та колектором двадцять другого транзистора [Патент України на корисну модель № 38423, МПК H03K 5/00 G05B 1/00, опубл. 12.01.2009, бюл. № 1].

Недоліком даного пристрою є велика похибка передатної характеристики, що призводить до низької точності роботи.

В основу корисної моделі поставлена задача розробити буфер напруги, в якому за рахунок введення нових елементів та зв'язків між ними досягається збільшення навантажувальної здатності, що приводить до зменшення похибки роботи.

Поставлена задача вирішується тим, що в буфер напруги, що містить двадцять два транзистори, два джерела струму, шини додатного та від'ємного живлення, вихідну шину та вхідну шину, яку з'єднано з базами третього та четвертого транзисторів, емітери яких з'єднано з емітерами другого та п'ятого транзисторів, відповідно, а їх колектори з'єднано з базами та колекторами дев'ятого, десятого транзисторів і вихідною шиною, колектор та базу першого

транзистора з'єднано з базою сьомого транзистора, а також через перше джерело струму з шиною додатного живлення та емітерами восьмого, п'ятнадцятого, дев'ятнадцятого транзисторів, базу та колектор шостого транзистора з'єднано з базою дванадцятого транзистора, а також через друге джерело струму з шиною від'ємного живлення та емітерами
5 чотирнадцятого, вісімнадцятого та двадцять другого транзисторів, емітер першого транзистора з'єднано з колектором другого транзистора, емітер шостого транзистора з'єднано з колектором п'ятого транзистора, колектор та базу восьмого транзистора з'єднано з базою другого транзистора та емітером сьомого транзистора, колектор та базу одинадцятого транзистора з'єднано з базою п'ятого транзистора та емітером дванадцятого транзистора, емітери восьмого
10 та десятого транзисторів з'єднано з емітерами дев'ятого та одинадцятого транзисторів, відповідно, колектор тринадцятого транзистора з'єднано з колектором сьомого транзистора та базою дев'ятнадцятого транзистора, базу та колектор п'ятнадцятого транзистора з'єднано з базою тринадцятого транзистора та колектором шістнадцятого транзистора, базу та колектор двадцятого транзистора з'єднано з базою шістнадцятого транзистора та колектором
15 дев'ятнадцятого транзистора, емітер шістнадцятого транзистора з'єднано з емітером сімнадцятого транзистора, колектор та базу вісімнадцятого транзистора з'єднано з базою чотирнадцятого транзистора та колектором сімнадцятого транзистора, колектор дванадцятого транзистора з'єднано з колектором чотирнадцятого транзистора та базою двадцять другого транзистора, колектор та базу двадцять першого транзистора з'єднано з базою сімнадцятого
20 транзистора та колектором двадцять другого транзистора, згідно з корисною моделлю, введено двадцять третій та двадцять четвертий транзистори, причому їх емітери з'єднано з колекторами та базами третього, четвертого, дев'ятого та десятого транзисторів та з вихідною шиною, колектор двадцять третього транзистора з'єднано з шиною додатного живлення, емітерами тринадцятого, п'ятнадцятого, дев'ятнадцятого транзисторів та через перше джерело струму з'єднано з колектором та базою першого транзистора, колектор двадцять четвертого
25 транзистора з'єднано з шиною від'ємного живлення, емітерами чотирнадцятого, вісімнадцятого, двадцять другого транзисторів та через друге джерело струму з'єднано з колектором та базою шостого транзистора, базу двадцять третього транзистора з'єднано з колектором та базою двадцятого транзистора, а також з базою шістнадцятого транзистора, базу двадцять четвертого
30 транзистора з'єднано з колектором та базою двадцять першого транзистора, а також з базою сімнадцятого транзистора.

На кресленні наведено схему буфера напруги.

Буфер напруги містить вхідну шину 1, яку з'єднано з базами третього 5 та четвертого 6 транзисторів, емітери яких з'єднано з емітерами другого 4 та п'ятого 7 транзисторів, відповідно,
35 а їх колектори з'єднано з базами та колекторами дев'ятого 13, десятого 14 транзисторів і вихідною шиною 29, колектор та базу першого 3 транзистора з'єднано з базою сьомого 11 транзистора, а також через перше джерело струму 2 з шиною додатного живлення 28 та емітерами восьмого 12, п'ятнадцятого 18, дев'ятнадцятого 22 транзисторів, базу та колектор шостого 8 транзистора з'єднано з базою дванадцятого 16 транзистора, а також через друге
40 джерело струму 9 з шиною від'ємного живлення 30 та емітерами чотирнадцятого 17, вісімнадцятого 21 та двадцять другого 25 транзисторів, емітер першого 3 транзистора з'єднано з колектором другого 4 транзистора, емітер шостого 8 транзистора з'єднано з колектором п'ятого 7 транзистора, колектор та базу восьмого 12 транзистора з'єднано з базою другого 4 транзистора та емітером сьомого 11 транзистора, колектор та базу одинадцятого 15
45 транзистора з'єднано з базою п'ятого 7 транзистора та емітером дванадцятого 16 транзистора, емітери восьмого 12 та десятого 14 транзисторів з'єднано з емітерами дев'ятого 13 та одинадцятого 15 транзисторів, відповідно, колектор тринадцятого 10 транзистора з'єднано з колектором сьомого 11 транзистора та базою дев'ятнадцятого 22 транзистора, базу та колектор п'ятнадцятого 18 транзистора з'єднано з базою тринадцятого 10 транзистора та колектором
50 шістнадцятого 19 транзистора, базу та колектор двадцятого 23 транзистора з'єднано з базою шістнадцятого 19 транзистора та колектором дев'ятнадцятого 22 транзистора, емітер шістнадцятого 19 транзистора з'єднано з емітером сімнадцятого 20 транзистора, колектор та базу вісімнадцятого 21 транзистора з'єднано з базою чотирнадцятого 17 транзистора та колектором сімнадцятого 20 транзистора, колектор дванадцятого 16 транзистора з'єднано з
55 колектором чотирнадцятого 17 транзистора та базою двадцять другого 25 транзистора, колектор та базу двадцять першого 24 транзистора з'єднано з базою сімнадцятого 20 транзистора та колектором двадцять другого 25 транзистора, емітери двадцять третього 26 та двадцять четвертого 27 транзисторів з'єднано з колекторами та базами третього 5, четвертого 6, дев'ятого 13 та десятого 14 транзисторів та з вихідною шиною 29, колектор двадцять
60 третього 26 транзистора з'єднано з шиною додатного живлення 28, емітерами тринадцятого 10,

п'ятнадцятого 18, дев'ятнадцятого 22 транзисторів та через перше джерело струму 2 з'єднано з колектором та базою першого 3 транзистора, колектор двадцять четвертого 27 транзистора з'єднано з шиною від'ємного живлення 30, емітерами чотирнадцятого 17, вісімнадцятого 21, двадцять другого 25 транзисторів та через друге джерело струму 9 з'єднано з колектором та базою шостого 8 транзистора, базу двадцять третього 26 транзистора з'єднано з колектором та базою двадцять четвертого 23 транзистора, а також з базою шістнадцятого 19 транзистора, базу двадцять четвертого транзистора 27 з'єднано з колектором та базою двадцять першого 24 транзистора, а також з базою сімнадцятого 20 транзистора.

Пристрій працює наступним чином.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 1. Якщо напруга на вхідній шині 1 збільшується, то четвертий транзистор 6 привідкривається, третій транзистор 5 прикривається. За таких умов колекторний струм четвертого транзистора 6 зростає, а колекторний струм третього транзистора 5 зменшується. При цьому напруга на емітерах сьомого 11 та дванадцятого 16 транзисторів також збільшується, що, в свою чергу, призводить до збільшення напруги на колекторах дев'ятого 13 та десятого 14 транзисторів до тих пір, доки напруга на них не стане рівною напрузі на вхідній шині 1.

Якщо напруга на вхідній шині 1 зменшується, то четвертий транзистор 6 прикривається, третій транзистор 5 привідкривається. За таких умов колекторний струм четвертого транзистора 6 зменшується, колекторний струм третього транзистора 5 зростає. При цьому напруга на емітерах сьомого 11 та дванадцятого 16 транзисторів зменшується, що, в свою чергу, призводить до зменшення напруги на колекторах дев'ятого 13 та десятого 14 транзисторів до тих пір, доки напруга на вихідній шині 29 не стане рівною напрузі на вхідній шині 1.

Перше 2 та друге 9 джерела струму задають робочі струми каскадів схеми.

Зворотній зв'язок, який утворений дев'ятнадцятим 22 та двадцять другим 25 транзисторами, забезпечують кращі лінійні показники буферного каскаду. Тринадцятий транзистор 10 та чотирнадцятий транзистор 17 забезпечують постійну напругу на переходах колектор-емітер сьомого 11 та дванадцятого 16 транзисторів. П'ятнадцятий 18 та вісімнадцятий 21 транзистори в діодному ввімкненні забезпечують керування режимами роботи тринадцятого 10 та чотирнадцятого 17 транзисторів. Перший 3 та шостий 8 транзистори в діодному ввімкненні забезпечують керування режимами роботи сьомого 11 та дванадцятого 16 транзисторів. Восьмий 12 та одинадцятий 15 транзистори в діодному ввімкненні забезпечують керування режимами роботи другого 4 та п'ятого 7 транзисторів.

Двадцять третій 26 та двадцять четвертий 27 транзистори, підключені до вихідного каскаду, що складається з шістнадцятого 19, сімнадцятого 20, двадцять четвертого 23 та двадцять першого 24 транзисторів, забезпечують зменшення вихідного опору буферного каскаду, що, в свою чергу, забезпечує підвищення навантажувальної здатності буферного каскаду.

Шини додатного 28 і від'ємного 30 живлення забезпечують живлення пристрою.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Буфер напруги, що містить двадцять два транзистори, два джерела струму, шини додатного та від'ємного живлення, вихідну шину та вхідну шину, яку з'єднано з базами третього та четвертого транзисторів, емітери яких з'єднано з емітерами другого та п'ятого транзисторів, відповідно, а їх колектори з'єднано з базами та колекторами дев'ятого, десятого транзисторів і вихідною шиною, колектор та базу першого транзистора з'єднано з базою сьомого транзистора, а також через перше джерело струму з шиною додатного живлення та емітерами восьмого, п'ятнадцятого, дев'ятнадцятого транзисторів, базу та колектор шостого транзистора з'єднано з базою дванадцятого транзистора, а також через друге джерело струму з шиною від'ємного живлення та емітерами чотирнадцятого, вісімнадцятого та двадцять другого транзисторів, емітер першого транзистора з'єднано з колектором другого транзистора, емітер шостого транзистора з'єднано з колектором п'ятого транзистора, колектор та базу восьмого транзистора з'єднано з базою другого транзистора та емітером сьомого транзистора, колектор та базу одинадцятого транзистора з'єднано з базою п'ятого транзистора та емітером дванадцятого транзистора, емітери восьмого та десятого транзисторів з'єднано з емітерами дев'ятого та одинадцятого транзисторів, відповідно, колектор тринадцятого транзистора з'єднано з колектором сьомого транзистора та базою дев'ятнадцятого транзистора, базу та колектор п'ятнадцятого транзистора з'єднано з базою тринадцятого транзистора та колектором шістнадцятого транзистора, базу та колектор двадцять четвертого транзистора з'єднано з базою шістнадцятого транзистора та колектором дев'ятнадцятого транзистора, емітер шістнадцятого транзистора з'єднано з емітером сімнадцятого транзистора, колектор та базу вісімнадцятого транзистора

з'єднано з базою чотирнадцятого транзистора та колектором сімнадцятого транзистора, колектор дванадцятого транзистора з'єднано з колектором чотирнадцятого транзистора та базою двадцять другого транзистора, колектор та базу двадцять першого транзистора з'єднано з базою сімнадцятого транзистора та колектором двадцять другого транзистора, який **відрізняється** тим, що введено двадцять третій та двадцять четвертий транзистори, причому їх емітери з'єднано з колекторами та базами третього, четвертого, дев'ятого та десятого транзисторів та з вихідною шиною, колектор двадцять третього транзистора з'єднано з шиною додатного живлення, емітерами тринадцятого, п'ятнадцятого, дев'ятнадцятого транзисторів та через перше джерело струму з'єднано з колектором та базою першого транзистора, колектор двадцять четвертого транзистора з'єднано з шиною від'ємного живлення, емітерами чотирнадцятого, вісімнадцятого, двадцять другого транзисторів та через друге джерело струму з'єднано з колектором та базою шостого транзистора, базу двадцять третього транзистора з'єднано з колектором та базою двадцятого транзистора, а також з базою шістнадцятого транзистора, базу двадцять четвертого транзистора з'єднано з колектором та базою двадцять першого транзистора, а також з базою сімнадцятого транзистора.

