



УКРАЇНА

(19) UA (11) 65267 (13) U
(51) МПК (2011.01)
H03K 5/22 (2006.01)
G05B 1/00

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201107992

(22) 24.06.2011

(24) 25.11.2011

(46) 25.11.2011, Бюл.№ 22, 2011 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, КИРИЛЕНКО ДМИТРО ОЛЕГОВИЧ, ПАВЛОВ СЕРГІЙ ВОЛОДИМИРОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять два транзистори, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, витоки п'ятого і шостого транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також шинами додатного і від'ємного живлення через перше і друге джерела струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і двадцять першого та вісімнадцятого і двадцять другого транзисторів відповідно, стоки першого і дев'ятнадцятого та другого і двадцятого транзисторів, а також витоки дев'ятого, тринадцятого, сімнадцятого і двадцять першого та десятого, чотирнадцятого, вісімнадцятого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, затвори дев'ятого і десятого транзисторів з'єднано з затворами та

стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори цих транзисторів з'єднано з затворами і стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, витоки п'ятнадцятого і шістнадцятого транзисторів об'єднано і з'єднано з стоками двадцять першого і двадцять другого транзисторів відповідно, витоки двадцятого і двадцятого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, який **відрізняється** тим, що у нього введено двадцять третій, двадцять четвертий, двадцять п'ятий та двадцять шостий транзистори, причому витоки двадцять п'ятого і двадцять шостого транзисторів з'єднано з шинами додатного і від'ємного живлення но, витоками дев'ятого, тринадцятого, го, двадцять першого і десятого, чотирнадцятого, вісімнадцятого, двадцять другого транзисторів відповідно, а також стоками дев'ятнадцятого і двадцятого транзисторів відповідно, бази і стоки двадцять п'ятого і двадцять шостого транзисторів з'єднано з базами і стоками тринадцятого і чотирнадцятого транзисторів відповідно, стоками одинадцятого і дванадцятого транзисторів відповідно, а також стоками двадцять третього і двадцять четвертого транзисторів відповідно, затвори двадцять третього і двадцять четвертого транзисторів з'єднано з затворами сьомого і восьмого транзисторів відповідно, затворами і стоками третього і четвертого транзисторів відповідно, витоки двадцять третього і двадцять четвертого транзисторів з'єднано з стоками шостого і п'ятого транзисторів відповідно.

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий підсилювач постійного струму (Alan B. Grebene, Bipolar and MOS Analog Integrated Circuit Design, p.295), який містить перше і друге джерела струму, шини додатного і від'ємного живлення,

(19) UA (11) 65267 (13) U

вхідну і вихідну шини, шину нульового потенціалу, дванадцять транзисторів, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, причому стоки цих транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоки п'ятого і шостого транзисторів з'єднано з витоками восьмого і сьомого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно та першими виводами першого і другого джерел струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками та затворами дев'ятого і десятого транзисторів відповідно, а також із затворами одинадцятого і дванадцятого транзисторів відповідно, стоки першого і другого транзисторів, а також другими виводами першого і другого джерел струму, а також витоки дев'ятого і одинадцятого та десятого і дванадцятого транзисторів, з'єднано з шинами позитивного і негативного живлення відповідно, стоки одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу.

Недоліком прототипу є низький коефіцієнт підсилення і низька швидкодія, що обмежує галузь використання пристрою.

За прототип обрано двотактний симетричний підсилювач струму (Патент України №49814, бюл. №9, 2010р.), який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять два транзистори, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, стоки п'ятого і шостого транзисторів об'єднано, витоки п'ятого і шостого транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також шинами додатного і від'ємного живлення через перше і друге джерела струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і двадцять першого та вісімнадцятого і двадцять другого транзисторів відповідно, стоки першого і дев'ятого і дванадцятого та другого і двадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого, чотирнадцятого, вісімнадцятого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, затвори дев'ятого і десятого транзисторів з'єднано з затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки дев'ятого і десятого транзисторів з'єднано з затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори цих транзисторів з'єднано з

затворами і стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, витоки п'ятнадцятого і шістнадцятого транзисторів об'єднано і з'єднано з стоками двадцять першого і двадцять другого транзисторів відповідно, витоки дев'ятнадцятого і двадцятого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком прототипу є висока похибка лінійності та низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними зменшується похибка лінійності та підвищується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, резистор зворотного зв'язку, двадцять два транзистори, причому вхідну шину з'єднано із затворами п'ятого і шостого транзисторів, а також з першим виводом резистора зворотного зв'язку, витоки п'ятого і шостого транзисторів з'єднано з витоками сьомого і восьмого транзисторів відповідно, затвори сьомого і восьмого транзисторів з'єднано із затворами та стоками третього і четвертого транзисторів відповідно, а також шинами додатного і від'ємного живлення через перше і друге джерела струму відповідно, витоки третього і четвертого транзисторів з'єднано з витоками першого і другого транзисторів відповідно, затвори першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, стоки сьомого і восьмого транзисторів з'єднано з стоками дев'ятого і десятого транзисторів відповідно, а також з затворами сімнадцятого і двадцять першого та вісімнадцятого і двадцять другого транзисторів відповідно, стоки першого і дев'ятнадцятого та другого і двадцятого транзисторів, а також витоки дев'ятого, тринадцятого, сімнадцятого і двадцять першого та десятого, чотирнадцятого, вісімнадцятого і двадцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, затвори дев'ятого і десятого транзисторів з'єднано з затворами та стоками тринадцятого і чотирнадцятого транзисторів відповідно, а також з стоками одинадцятого і дванадцятого транзисторів відповідно, витоки одинадцятого і дванадцятого транзисторів об'єднано, затвори цих транзисторів з'єднано з затворами, і стоками п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з стоками сімнадцятого і вісімнадцятого транзисторів відповідно, а також з затворами дев'ятнадцятого і двадцятого транзисторів відповідно, витоки п'ятнадцятого і шістнадцятого транзисторів об'єднано і з'єднано з стоками двадцять першого і двадцять другого транзисторів відповідно, витоки дев'ятна-

дцятого і двадцятого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною введено двадцять третій, двадцять четвертий, двадцять п'ятий двадцять шостий транзистори, причому витоки двадцять п'ятого і двадцять шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, витоками дев'ятого, тринадцятого, сімнадцятого, двадцять першого і десятого, чотирнадцятого, вісімнадцятого, двадцять другого транзисторів відповідно, а також; стоками дев'ятнадцятого і двадцятого транзисторів відповідно, бази і стоки двадцять п'ятого і двадцять шостого транзисторів з'єднано з базами і стоками тринадцятого і чотирнадцятого транзисторів відповідно, стоками одинадцятого і дванадцятого транзисторів відповідно, а також стоками двадцять третього і двадцять четвертого транзисторів відповідно, затвори двадцять третього і двадцять четвертого транзисторів з'єднано з затворами сьомого і восьмого транзисторів відповідно, затворами і стоками третього і четвертого транзисторів відповідно, витоки двадцять третього і двадцять четвертого транзисторів з'єднано з стоками шостого і п'ятого транзисторів відповідно.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 7, яку з'єднано із затворами п'ятого 11 і шостого 12 транзисторів, а також з першим виводом резистора зворотного зв'язку 19, витоки п'ятого 11 і шостого 12 транзисторів з'єднано з витоками сьомого 10 і восьмого 13 транзисторів відповідно, стоки п'ятого 11 і шостого 12 транзисторів з'єднано з витоками двадцять четвертого 17 і двадцять третього 16 транзисторів відповідно, затвори сьомого 10 і восьмого 13 транзисторів з'єднано з затворами двадцять третього 16 і двадцять четвертого 17 транзисторів відповідно, затворами та стоками третього 2 і четвертого 5 транзисторів відповідно, а також шинами додатного 32 і від'ємного 34 живлення через перше 1 і друге 6 джерела струму відповідно, витоки третього 2 і четвертого 5 транзисторів з'єднано з витоками першого 3 і другого 4 транзисторів відповідно, затвори першого 3 і другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, стоки сьомого 10 і восьмого 13 транзисторів з'єднано з стоками дев'ятого 9 і десятого 14 транзисторів відповідно, а також з затворами сімнадцятого 24 і двадцять першого 28 та вісімнадцятого 27 і двадцять другого 29 транзисторів відповідно, стоки першого 3 і дев'ятнадцятого 30 та другого 4 і двадцятого 31 транзисторів, а також витоки дев'ятого 9, двадцять п'ятого 15, тринадцятого 20, сімнадцятого 24 і двадцять першого 21 та десятого 14, двадцять шостого 18, чотирнадцятого 23, вісімнадцятого 27 і двадцять другого 29 транзисторів з'єднано з шинами додатного 32 і від'ємного 34 живлення відповідно, затвори дев'ятого 9 і десятого 14 транзисторів з'єднано з затворами та стоками двадцять п'ятого 15, тринадцятого 20 і двадцять шостого 18, чотирнадцятого 23, транзисторів відповідно, стоками двадцять третього 16 і двадцять четвертого 17 транзисторів відповідно, а також з стоками одинадцятого 21 і дванадцятого 22 транзисторів відповідно, витоки одинадцятого

21 і дванадцятого 22 транзисторів об'єднано, затвори одинадцятого 21 і дванадцятого 22 транзисторів з'єднано з затворами і стоками п'ятнадцятого 25 і шістнадцятого 26 транзисторів відповідно, стоками сімнадцятого 24 і вісімнадцятого 27 транзисторів відповідно, а також з затворами дев'ятнадцятого 30 і двадцятого 31 транзисторів відповідно, витоки п'ятнадцятого 25 і шістнадцятого 26 транзисторів об'єднано і з'єднано з стоками двадцять першого 28 і двадцять другого 29 транзисторів, витоки дев'ятнадцятого 30 і двадцятого 31 транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку 19, а також з вихідною шиною 33.

Пристрій працює таким чином.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 7. Якщо напруга на вхідній шині 7 збільшується, то п'ятий 11 транзистор привідкривається, а шостий 12 прикривається. При цьому струм через п'ятий 11 транзистор збільшується, а через шостий 12 зменшується. Потенціали затворів вісімнадцятого 27 і двадцять другого 29 транзисторів збільшуються, а сімнадцятого 24 і двадцять першого 28 транзисторів зменшуються. Тоді вісімнадцятий 27 і двадцять другий 29 транзистори привідкриваються, а сімнадцятий 24 і двадцять перший 28 транзистори прикриваються. Потенціал точки об'єднання витоків п'ятнадцятого 25, шістнадцятого 26, двадцять першого 28, двадцять другого 29 транзисторів зменшується і прямує до потенціалу шини додатного живлення 32. При цьому потенціал вихідної шини 33 відслідковує потенціал точки об'єднання п'ятнадцятого 25, шістнадцятого 26, двадцять першого 28, двадцять другого 29 транзисторів і також зменшується та наближається до потенціалу шини від'ємного живлення 34.

Вхідний сигнал у вигляді напруги надходить на вхідну шину 7. Якщо напруга на вхідній шині 7 зменшується, то п'ятий 11 транзистор прикривається, а шостий 12 привідкривається. При цьому струм через п'ятий 11 транзистор зменшується, а через шостий 12 збільшується. Потенціали затворів вісімнадцятого 27 і двадцять другого 29 транзисторів зменшуються, а сімнадцятого 24 і двадцять першого 28 транзисторів збільшуються. Тоді вісімнадцятий 27 і двадцять другий 29 транзистори прикриваються, а сімнадцятий 24 і двадцять перший 28 транзистори привідкриваються. Потенціал точки об'єднання витоків п'ятнадцятого 25, шістнадцятого 26, двадцять першого 28, двадцять другого 29 транзисторів збільшується і прямує до потенціалу шини додатного живлення 34. При цьому потенціал вихідної шини 33 відслідковує потенціал точки об'єднання п'ятнадцятого 25, шістнадцятого 26, двадцять першого 28, двадцять другого 29 транзисторів і також збільшується та наближається до потенціалу шини від'ємного живлення 34.

Перше 1 і друге 6 джерела постійного струму, а також перший 3, другий 4, третій 2, четвертий 5, сьомий 10, восьмий 13 транзистори утворюють схему завдання робочих точок каскадів схеми. Тринадцятий 20, чотирнадцятий 23, п'ятнадцятий 25, шістнадцятий 26 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з компенсаторами, які побудовано на дев'ятому 9 і одинадцятому 21 та десятому 14 і дванадцятому

22 транзисторами відповідно, завдають робочі точки підсилювальних каскадів, які побудовано на сімнадцятому 24 і вісімнадцятому 27 транзисторах відповідно. П'ятнадцятий 25, шістнадцятий 26, дев'ятнадцятий 30, двадцятий 31 транзистори утворюють двотактний вихідний каскад. За рахунок вмикання двадцять першого 28 і двадцять другого 29 транзисторів паралельно каскадам на п'ятнадцятому 25, сімнадцятому 24 та шістнадцятому 26, вісімнадцятому 27 транзисторах зменшується глибина зворотного зв'язку, що призводить до підвищення швидкодії схеми.

Двадцять третій 16, двадцять четвертий 17; двадцять п'ятий 15, двадцять шостий 18 транзистори забезпечують розв'язку стоків п'ятого 11 і шостого 12 транзисторів відповідно, що, у свою чергу, дозволяє зменшити похибку лінійності та підвищити коефіцієнт підсилення.

Резистор зворотного зв'язку 19 задає коефіцієнт підсилення.

Шини додатного 32 і від'ємного 34 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.

