



УКРАЇНА

(19) UA (11) 63952 (13) U  
(51) МПК (2011.01)  
H03K 5/22 (2006.01)  
G05B 1/00

ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

ОПИС  
ДО ПАТЕНТУ  
НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201103784

(22) 29.03.2011

(24) 25.10.2011

(46) 25.10.2011, Бюл.№ 20, 2011 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, РОСОЦУК АНАСТАСІЯ ВОЛОДИМИРІВНА

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, тридцять вісім транзисторів, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого, тридцять другого та колекторами тридцять сьомого, тридцять восьмого транзисторів, а також з першими виводами резистора зворотного зв'язку та коригуючого конденсатора, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами тридцять п'ятого і тридцять шостого транзисторів та базами тридцять сьомого і тридцять восьмого транзисторів відповідно, колектори п'ятого і шостого транзисторів з'єднано з емітерами тридцять п'ятого, тридцять сьомого і тридцять шостого, тридцять восьмого транзисторів відповідно, а також колекторами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з виводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів

з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з виводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною додатного і від'ємного живлення, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, який відрізняється тим, що у нього введено тридцять дев'ятих і сороковий транзистори, причому емітери тридцять дев'ятого і сорокового транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази та колектори тридцять дев'ятого і сорокового транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з базами двадцять восьмого, двадцять першого і двадцять сьомого, двадцять другого транзисторів відповідно, бази двадцять восьмого і двадцять сьомого транзисторів об'єднано, емітери двадцять восьмого і двадцять сьомого транзисторів з'єднано з базами дванадцятого і тринадцятого

(19) UA (11) 63952 (13) U

транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відпо-

відно.

Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (Патент України №26493, Н03К5/22, G05B1/00, бюл. №15, 2007р.), який містить перше та друге джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, тридцять чотири транзистори, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого і тридцять другого транзисторів, а також з першими выводами резистора зворотного зв'язку та коригуючого конденсатора, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами п'ятого і шостого транзисторів відповідно, а також з колекторами сьомого і восьмого транзисторів відповідно, емітери п'ятого і шостого транзисторів з'єднано з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з выводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з выводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять

першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим выводом коригуючого конденсатора, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим выводом резистора зворотного зв'язку, а також з вихідною шиною.

Основними недоліками є малий коефіцієнт підсилення, що зменшує швидкодію пристрою.

За прототип вибрано двотактний симетричний підсилювач струму (Патент України № 52803, Н03К 5/22, G05B1/00, бюл. № 17, 2010р.), який містить перше та друге джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, тридцять вісім транзисторів, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого, тридцять другого та колекторами тридцять сьомого, тридцять восьмого транзисторів, а також з першими выводами резистора зворотного зв'язку та коригуючого конденсатора, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами тридцять п'ятого і тридцять шостого транзисторів та базами тридцять сьомого і тридцять восьмого транзисторів відповідно, колектори п'ятого і шостого транзисторів з'єднано з емітерами тридцять п'ятого, тридцять сьомого і тридцять шостого, тридцять восьмого транзисторів відповідно, а також колекторами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з выводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого

транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з виводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною додатного і від'ємного живлення, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струму, резистор зворотного зв'язку, коригуючий конденсатор, тридцять вісім транзисторів, шини додатного і від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, причому вхідну шину з'єднано з базами тридцять першого, тридцять другого та

колекторами тридцять сьомого, тридцять восьмого транзисторів, а також з першими виводами резистора зворотного зв'язку та коригуючого конденсатора, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери тридцять першого і тридцять другого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, бази першого і другого транзисторів з'єднано з базами та колекторами тридцять п'ятого і тридцять шостого транзисторів та базами тридцять сьомого і тридцять восьмого транзисторів відповідно, колектори п'ятого і шостого транзисторів з'єднано з емітерами тридцять п'ятого, тридцять сьомого і тридцять шостого, тридцять восьмого транзисторів відповідно, а також колекторами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, бази сьомого і восьмого транзисторів з'єднано з базами та колекторами дев'ятого і десятого транзисторів відповідно, а також з виводами першого джерела струму, емітери сьомого і дев'ятого транзисторів з'єднано з шиною додатного живлення, емітери восьмого і десятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого і другого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з колекторами третього і четвертого транзисторів відповідно, емітери третього, тридцять третього і одинадцятого транзисторів з'єднано з шиною додатного живлення, емітери четвертого, тридцять четвертого і чотирнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази третього і четвертого транзисторів з'єднано з базами та колекторами одинадцятого, чотирнадцятого, тридцять третього, тридцять четвертого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, а також з виводами другого джерела струму відповідно, бази дванадцятого і тринадцятого транзисторів з'єднано з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять першого і двадцять другого транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять п'ятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять другого і двадцять шостого транзисторів з'єднано з шиною від'ємного живлення, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною додатного і від'ємного живлення, емітери дев'ятнадцятого і двадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, введено тридцять дев'ятий і сороковий транзистори, причому еміте-

ри тридцять дев'ятого і сорокового транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази та колектори тридцять дев'ятого і сорокового транзисторів з'єднано з базами та колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з базами двадцять восьмого, двадцять першого і двадцять сьомого, двадцять другого транзисторів відповідно, бази двадцять восьмого і двадцять сьомого транзисторів об'єднано, емітери двадцять восьмого і двадцять сьомого транзисторів з'єднано з базами дванадцятого і тринадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 4, яку з'єднано з базами тридцять першого 18, тридцять другого 19 та колекторами тридцять сьомого 14, тридцять восьмого 15 транзисторів, а також з першими виводами резистора зворотного зв'язку 26 та коригуючого конденсатора 25, колектори тридцять першого 18 і тридцять другого 19 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, емітери тридцять першого 18 і тридцять другого 19 транзисторів з'єднано з емітерами першого 17 і другого 20 транзисторів відповідно, бази першого 17 і другого 20 транзисторів з'єднано з базами та колекторами тридцять п'ятого 12 і тридцять шостого 13 транзисторів та базами тридцять сьомого 14 і тридцять восьмого 15 транзисторів відповідно, колектори п'ятого 6 і шостого 10 транзисторів з'єднано з емітерами тридцять п'ятого 12, тридцять сьомого 14 і тридцять шостого 13, тридцять восьмого транзисторів 15 відповідно, а також колекторами сьомого 5 і восьмого 11 транзисторів відповідно, бази та колектори двадцять дев'ятого 7 і тридцятого 9 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 8, бази сьомого 5 і восьмого 11 транзисторів з'єднано з базами та колекторами дев'ятого 1 і десятого 3 транзисторів відповідно, а також з виводами першого 2 джерела струму, емітери сьомого 5 і дев'ятого 1 транзисторів з'єднано з шиною додатного живлення 47, емітери восьмого 11 і десятого 3 транзисторів з'єднано з шиною від'ємного живлення 49, колектори першого 17 і другого 20 транзисторів з'єднано з базами п'ятнадцятого 32 і шістнадцятого 35 транзисторів відповідно, а також з колекторами третього 16 і четвертого 21 транзисторів відповідно, емітери третього 16, тридцять третього 22 і одинадцятого 27 транзисторів з'єднано з шиною додатного живлення 47, емітери четвертого 21, тридцять четвертого 24 і чотирнадцятого 30 транзисторів з'єднано з шиною від'ємного живлення 49, бази третього 16 і четвертого 21 транзисторів з'єднано з базами та колекторами одинадцятого 27, чотирнадцятого 30, тридцять третього 22, тридцять четвертого 21 транзисторів відповідно, а також з колекторами дванадцятого 28 і тринадцятого 29 транзисторів відповідно, а також з виводами другого 23 джерела струму відповідно, бази дванадцятого 28 і тринадцятого 29 транзисторів з'єднано з колекторами п'ятнадцятого 32 і шістнадцятого 35 транзисторів відповідно,

емітери п'ятнадцятого 32 і шістнадцятого 35 транзисторів з'єднано з базами двадцять третього 40 і двадцять четвертого 43 транзисторів відповідно, а також з колекторами двадцять першого 31 і двадцять другого 36 транзисторів відповідно, бази двадцять першого 31 і двадцять другого 36 транзисторів з'єднано з базами та колекторами двадцять п'ятого 39 і двадцять шостого 44 транзисторів відповідно, а також з емітерами двадцять третього 40 і двадцять четвертого 43 транзисторів відповідно, емітери двадцять першого 31, двадцять п'ятого 39, тридцять дев'ятого 37 транзисторів з'єднано з шиною додатного живлення 47, емітери двадцять другого 36, двадцять шостого 44, сорокового 38 транзисторів з'єднано з шиною від'ємного живлення 49, колектори дев'ятнадцятого 45 і двадцятого 46 транзисторів з'єднано з шинами додатного 47 і від'ємного 49 живлення, емітери дев'ятнадцятого 45 і двадцятого 46 транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку 26, а також з вихідною шиною 48, емітери сімнадцятого 41 і вісімнадцятого 42 транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора 25, бази та колектори тридцять дев'ятого 37 і сорокового 38 транзисторів з'єднано з базами та колекторами двадцять п'ятого 39 і двадцять шостого 44 транзисторів відповідно, а також з базами двадцять восьмого 33, двадцять першого 31 і двадцять сьомого 34, двадцять другого 36 транзисторів відповідно, бази двадцять восьмого 33 і двадцять сьомого 34 транзисторів об'єднано, емітери двадцять восьмого 33 і двадцять сьомого 34 транзисторів з'єднано з базами дванадцятого 28 і тринадцятого 29 транзисторів відповідно, а також з колекторами п'ятнадцятого 32 і шістнадцятого 35 транзисторів відповідно.

Пристрій працює таким чином.

Якщо вхідний струм втікає у схему, то тридцять другий 19 транзистор привідкривається, а тридцять перший 18 транзистор призакривається, при цьому другий 20 транзистор привідкривається, а перший 17 транзистор призакривається. Відповідно шістнадцятий 35 та двадцять четвертий 43 транзистори привідкриваються, а п'ятнадцятий 32 та двадцять третій 40 транзистори призакриваються. При цьому потенціал точки об'єднання емітерів сімнадцятого 41 і вісімнадцятого 42 зменшується і прямує до +Еж. При цьому потенціал вихідної шини 48 відслідковує потенціал точки об'єднання емітерів сімнадцятого 41 і вісімнадцятого 42 транзисторів і також зменшується та наближається до +Еж.

Якщо вхідний струм витікає зі схеми, то тридцять другий 19 транзистор призакривається, а тридцять перший 18 транзистор привідкривається, при цьому другий 20 транзистор призакривається, а перший 17 транзистор привідкривається. Відповідно шістнадцятий 35 та двадцять четвертий 43 транзистори призакриваються, а п'ятнадцятий 32 та двадцять третій 40 транзистори привідкриваються. При цьому потенціал точки об'єднання емітерів сімнадцятого 41 і вісімнадцятого 42 збільшується і прямує до +Еж. При цьому потенціал вихідної шини 48 відслідковує потенціал точки об'єднання емітерів сімнадцятого 41 і вісімнадцятого 42 транзисторів і також збільшується та наближається до +Еж.

того 42 транзисторів і також збільшується та наближається до +Еж.

Перше джерело струму 2 та дев'ятий 1, сьомий 5, п'ятий 6, двадцять дев'ятий 7, а також десятый 3, восьмий 11, шостий 10, тридцятий 9, перший 17, другий 20 транзистори утворюють схему завдання режиму по постійному струму каскадів пристрою.

Тридцять перший 18 і тридцять другий 19 транзистори утворюють двотактний симетричний вхідний каскад.

Тридцять п'ятий 12, тридцять шостий 13, тридцять сьомий 14, тридцять восьмий 15 транзистори утворюють схему формування різницевого струму зміщення для двотактного симетричного вхідного каскаду.

Відбивачі струму, які побудовано на третьому 16, тридцять третьому 22 і одинадцятому 27, а також четвертому 21, тридцять четвертому 24 і чотирнадцятому 30 транзисторах, які в поєднанні з другим джерелом струму 23 та двонаправленим відбивачем струму, який побудовано на дванадцятому 28, двадцять сьомому 33, тринадцятому 29 і двадцять восьмому 34 транзисторах, завдають режим роботи по постійному струму проміжних

підсилювальних каскадів, які побудовано на п'ятнадцятому 32 і шістнадцятому 35 транзисторах відповідно. Розв'язання колекторів двадцять сьомого 34 і двадцять восьмого 33 транзисторів забезпечує підвищення коефіцієнту підсилення.

Відбивачі струму, які побудовано на двадцять першому 31, двадцять другому 36, двадцять третьому 40, двадцять четвертому 43, двадцять п'ятому 39, двадцять шостому 44, тридцять дев'ятому 37, сороковому 38 транзисторах, передають підсилений сигнал із проміжних каскадів, які побудовано на п'ятнадцятому 32 і шістнадцятому 35 транзисторах відповідно, на вхід двотактного симетричного вихідного підсилювального каскаду, який побудовано на сімнадцятому 41, вісімнадцятому 42, дев'ятнадцятому 45 і двадцятим 46 транзисторах.

Коригуючий конденсатор 25 коригує амплітудно-частотну характеристику і запобігає генерації схеми. Резистор зворотного зв'язку 28 задає коефіцієнт підсилення.

Шини додатного 47 і від'ємного 49 живлення, а також шина нульового потенціалу 8 забезпечують потрібний рівень напруги для живлення схеми.

