



УКРАЇНА

(19) UA (11) 60732 (13) U  
(51) МПК  
G06F 7/08 (2006.01)

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

### (54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ МІНІМАЛЬНОГО ЧИСЛА

1

2

(21) u201014940

(22) 13.12.2010

(24) 25.06.2011

(46) 25.06.2011, Бюл.№ 12, 2011 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, ПОРТЯНІН ОЛЕГ ОЛЕКСІЙОВИЧ, БУДА АНТОНІНА ГЕРОНІЇВНА

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Пристрій для визначення мінімального числа, який містить групу елементів I, вхідний елемент I, m×n лічильників, де m×n - кількість елементів у матричному масиві чисел, вихідний лічильник, m×n забороняючих елементів I, елемент I-II, виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами m×n забороняючих елементів I і входом додавання вихідного лічильника, виходи m×n забороняючих елементів I з'єднані з входами віднімання відповідних m×n лічиль-

ників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, причому вихід елемента I-II з'єднаний з першими входами елементів I групи і з інверсним входом вхідного елемента I, перші входи m×n забороняючих елементів I з'єднані з інверсними виходами ознаки нуля відповідних m×n лічильників, які з'єднані також з відповідними входами елемента I-II, вихід якого є виходом сигналу "Кінець" пристрою, входи m×n лічильників з'єднані з відповідними інформаційними входами пристрою, входи скидання m×n лічильників і вихідного лічильника з'єднані з входом скидання пристрою, який **відрізняється** тим, що в нього введено m×n RS-тригерів і m×n елементів II, причому входи m×n елементів II з'єднані з виходами ознаки нуля відповідних m×n лічильників, а їх виходи з'єднані з S-виходами відповідних m×n RS-тригерів, R-входи яких підключені до входу скидання пристрою, а прямі виходи m×n RS-тригерів є відповідними виходами ознак пристрою.

Корисна модель належить до автоматики та обчислювальної техніки і може бути використана при реалізації технічних засобів ЕОМ і створення пристроїв обробки статистичної інформації.

Відомий пристрій для сортування чисел (а.с. СРСР №993251, кл. G06F7/08, 1983р., Бюл. №4), який містить групу елементів I, вхідний елемент I, лічильники, вихідний лічильник, елементи АБО, диференціюючі елементи, забороняючі елементи I, причому виходи лічильників порозрядно з'єднані з входами відповідних елементів АБО, виходи яких з'єднані з входами відповідних диференціюючих елементів, першими входами відповідних забороняючих елементів I і відповідними входами першого елемента АБО, виходи диференціюючих елементів з'єднані з відповідними входами другого елемента АБО, вихід якого з'єднаний з першими входами елементів I групи, виходи яких є виходами пристрою, вихід першого елемента АБО з'єднаний з першим входом вхідного елемента I, другий вхід якого з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами забороняючих елементів I і входом додавання вихідного лічильника,

виходи забороняючих елементів I з'єднані з входами віднімання відповідних лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи.

Недоліком даного пристрою є обмежена область застосування через неможливість визначення місцезнаходження мінімального числа серед елементів матричного масиву.

Найбільш близьким за технічною суттю є пристрій для вибору мінімального числа (патент України №45885, кл. G06F7/08, 2009р., Бюл. №22), який містить групу елементів I, вхідний елемент I, m×n лічильників, де в подальшому m×n - кількість елементів у матричному масиві чисел, вихідний лічильник, m×n забороняючих елементів I, елемент I-II, виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами m×n забороняючих елементів I і входом додавання вихідного лічильника, виходи m×n забороняючих елементів I з'єднані з входами віднімання відповідних m×n лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами

(19) UA (11) 60732 (13) U

елементів I групи, причому вихід елемента I-HI з'єднаний з першими входами елементів I групи і з інверсним входом вхідного елемента I, перші входи  $m \times n$  забороняючих елементів I з'єднані з інверсними виходами ознаки нуля відповідних  $m \times n$  лічильників, які з'єднані також з відповідними входами елемента I-HI, вихід якого є виходом сигналу "Кінець" пристрою, входи  $m \times n$  лічильників з'єднані з відповідними інформаційними входами пристрою, входи скидання  $m \times n$  лічильників і вхідного лічильника з'єднані з входом скидання пристрою.

Недоліком даного пристрою є обмежена область застосування через неможливість визначення місцезнаходження мінімального числа серед елементів матричного масиву.

В основу корисної моделі поставлено задачу створення пристрою для визначення мінімального числа, в якому за рахунок введення нових елементів та зв'язків між ними розширюється область застосування, наприклад, для обробки та аналізу зображень за рахунок визначення місцезнаходження мінімального числа серед елементів матричного масиву.

Поставлена задача вирішується тим, що у пристрій для визначення мінімального числа, який містить групу елементів I, вхідний елемент I,  $m \times n$  лічильників, де  $m \times n$  - кількість елементів у матричному масиві чисел, вихідний лічильник,  $m \times n$  забороняючих елементів I, елемент I-HI, виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами  $m \times n$  забороняючих елементів I і входом додавання вихідного лічильника, виходи  $m \times n$  забороняючих елементів I з'єднані з входами віднімання відповідних  $m \times n$  лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, причому вихід елемента I-HI з'єднаний з першими входами елементів I групи і з інверсним входом вхідного елемента I, перші входи  $m \times n$  забороняючих елементів I з'єднані з інверсними виходами ознаки нуля відповідних  $m \times n$  лічильників, які з'єднані також з відповідними входами елемента I-HI, вихід якого є виходом сигналу "Кінець" пристрою, входи  $m \times n$  лічильників з'єднані з відповідними інформаційними входами пристрою, входи скидання  $m \times n$  лічильників і вхідного лічильника з'єднані з входом скидання пристрою, введено  $m \times n$  RS-тригерів і  $m \times n$  елементів HI, причому входи  $m \times n$  елементів HI з'єднані з виходами ознаки нуля відповідних  $m \times n$  лічильників, а їх виходи з'єднані з S-входами відповідних  $m \times n$  RS-тригерів, R-входи яких підключені до входу скидання пристрою, а прямі виходи  $m \times n$  RS-тригерів є відповідними виходами ознак пристрою.

На кресленні наведено структурну схему пристрою для визначення мінімального числа.

Пристрій для визначення мінімального числа містить  $m \times n$  лічильників  $1_{11}, \dots, 1_{mn}$  (де  $m \times n$  - кількість елементів у матричному масиві чисел), вихідний лічильник 2, елемент I-HI 3, вхідний елемент 14,  $m \times n$  забороняючих елементів I  $5_{11}, \dots, 5_{mn}$ , групу елементів I  $6_1, \dots, 6_k$  (де k - розрядність чисел маси-

ву), групу інформаційних входів  $7_{11}, \dots, 7_{mn}$  пристрою, виходи  $8_1, \dots, 8_k$  пристрою, вхід 9 скидання і вхід 10 тактових імпульсів пристрою, вихід 11 сигналу "Кінець" пристрою,  $m \times n$  RS-тригерів  $12_{11}, \dots, 12_{mn}$ ,  $m \times n$  елементів HI  $13_{11}, \dots, 13_{mn}$ .

Інверсний вхід вхідного елемента 14 з'єднаний з виходом елемента I-HI 3, другий його вхід з'єднаний з входом 10 тактових імпульсів пристрою, а його вихід з'єднаний з другими входами забороняючих елементів  $5_{11}, \dots, 5_{mn}$  і входом додавання вихідного лічильника 2, виходи якого порозрядно з'єднані з другими входами елементів I  $6_1, \dots, 6_k$  групи.

Виходи забороняючих елементів I  $5_{11}, \dots, 5_{mn}$  з'єднані з входами віднімання відповідних лічильників  $1_{11}, \dots, 1_{mn}$ , інверсні виходи ознаки нуля  $14_{11}, \dots, 14_{mn}$  яких з'єднані з відповідними входами елемента I-HI 3.

Інверсні виходи  $14_{11}, \dots, 14_{mn}$  ознаки нуля лічильників  $1_{11}, \dots, 1_{mn}$ , з'єднані також відповідно з першими входами забороняючих елементів I  $5_{11}, \dots, 5_{mn}$  і через елементи HI  $13_{11}, \dots, 13_{mn}$  з'єднані з S-входами відповідних RS-тригерів  $12_{11}, \dots, 12_{mn}$ . Входи  $7_{11}, \dots, 7_{mn}$  відповідних лічильників  $1_{11}, \dots, 1_{mn}$  підключені до інформаційних входів пристрою відповідно, вхід 9 скидання пристрою підключений до входів скидання лічильників  $1_{11}, \dots, 1_{mn}$  і вхідного лічильника 2, R-входів RS-тригерів  $12_{11}, \dots, 12_{mn}$ . Вихід елемента I-HI 3 з'єднаний з першими входами відповідних елементів I  $6_1, \dots, 6_k$  групи, виходи яких є виходами  $8_1, \dots, 8_k$  пристрою, а прямі виходи RS-тригерів  $12_{11}, \dots, 12_{mn}$  є відповідними виходами  $15_{11}, \dots, 15_{mn}$  ознак пристрою.

Пристрій для визначення мінімального числа працює таким чином.

Спочатку лічильники  $1_{11}, \dots, 1_{mn}$ , RS-тригери  $12_{11}, \dots, 12_{mn}$  і вихідний лічильник 2 встановлюють у початковий (нульовий) стан за одиничним сигналом на вході 9 скидання пристрою, який подають на їх входи скидання. Потім у лічильники  $1_{11}, \dots, 1_{mn}$  по їх входах  $7_{11}, \dots, 7_{mn}$  відповідно записують матричний масив  $m \times n$  чисел. На виході елемента I-HI 3 присутній нульовий сигнал, так як вміст лічильників  $1_{11}, \dots, 1_{mn}$  не дорівнює нулю і на їх інверсних виходах  $14_{11}, \dots, 14_{mn}$  ознаки нуля присутні одиничні сигнали. Таким чином, вхідний елемент 14 і забороняючі елементи  $5_{11}, \dots, 5_{mn}$  відкриті. На вхід 10 пристрою подаються тактові імпульси, які через відкритий вхідний елемент 14 надходять на вхід додавання вихідного лічильника 2 і через відкриті забороняючі елементи I  $5_{11}, \dots, 5_{mn}$  на входи віднімання відповідних лічильників  $1_{11}, \dots, 1_{mn}$ . При цьому вміст лічильників  $1_{11}, \dots, 1_{mn}$  зменшується, а вміст вихідного лічильника 2 збільшується одночасно на одиницю з надходженням кожного тактового імпульсу.

Коли на вхід 10 пристрою буде подано кількість тактових імпульсів, що відповідає значенню мінімального числа серед чисел, що були записані у лічильниках  $1_{11}, \dots, 1_{mn}$ , а тепер сформоване у вихідному лічильнику 2, вміст лічильника  $1_{ij}$ , де  $i=1, \dots, m$ ,  $j=1, \dots, n$ , в якому записане мінімальне число стане дорівнювати нулю на його інверсному виході  $14_{ij}$  ознаки нуля з'являється нульовий сигнал, що закриває забороняючий елемент  $5_{ij}$  і, від-

повідно, вхід віднімання лічильника  $1_{ij}$ . Також нульовий сигнал з виходу  $14_{ij}$  ознаки нуля лічильника  $1_{ij}$  подається на вхід елемента НІ  $13_{ij}$ , з виходу якого одиничний сигнал подається на S-вхід RS-тригера  $12_{ij}$  і встановлює його в одиничний стан, що і дозволяє визначити місцезнаходження мінімального числа масиву. Одночасно нульовий сигнал з інверсного виходу  $14_{ij}$  ознаки нуля лічильника  $1_{ij}$  подається на відповідний вхід елемента І-НІ 3, в результаті на його виході з'являється одиничний сигнал.

Отже, коли перший з лічильників  $1_{11}, \dots, 1_{mn}$  обнуляється, тобто на його інверсному виході  $14_{ij}$  ознаки нуля буде присутній нульовий сигнал, на виході елемента І-НІ 3 сформується одиничний сигнал, який припинить надходження тактових імпульсів через вхідний елемент І 4, будучи поданий на його інверсний вхід. Тактові імпульси на входи віднімання лічильників  $1_{11}, \dots, 1_{mn}$  і вхід додавання лічильника 2 не надходять. При цьому у вихідному лічильнику 2 зафіксовано значення мінімального числа серед чисел масиву.

Таким чином, на виході елемента І-НІ 3 зафіксований одиничний сигнал, який будучи поданий на перші входи елементів  $6_1, \dots, 6_k$  групи, дозволяє проходження через них на виходи  $8_1, \dots, 8_k$  пристрою інформації з виходів вихідного лічильника 2, тобто мінімального числа серед елементів матричного масиву.

Отже, роботу пристрою для визначення мінімального числа закінчено, на виході 11 сигналу "Кінець" пристрою, який з'єднаний з виходом елемента І-НІ 3, присутній одиничний сигнал, на прямому виході  $15_{ij}$  відповідного RS-тригера  $12_{ij}$  також присутній одиничний сигнал, як ознака місцезнаходження мінімального числа.

Запропонований пристрій для визначення мінімального числа має розширену область застосування за рахунок можливості визначення не тільки значення мінімального числа, але й його місцезнаходження серед елементів матричного масиву, що знайде застосування, наприклад, при обробці та аналізі зображень.

