



УКРАЇНА

(19) UA (11) 35966 (13) U
(51) МПК (2006)
G05B 23/02

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ КОНТРОЛЮ ТРАКТІВ КЕРУВАННЯ

1

2

(21) u200805828

(22) 05.05.2008

(24) 10.10.2008

(46) 10.10.2008, Бюл.№ 19, 2008 р.

(72) ГРАБКО ВОЛОДИМИР ВІТАЛІЙОВИЧ, UA,
БАБІЙ СЕРГІЙ МИКОЛАЙОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Пристрій для контролю трактів керування, що містить перетворювачі сигналів, мультиплексор, аналого-цифровий перетворювач, три елементи НІ, три регістри, три блоки переносу, три цифрових компаратори, формувач рівнів, джерело напруги, електронний ключ, формувач сигналу, шість елементів І, три тригери, два лічильних регістри, п'ять елементів АБО, сенсор комутації, генератор імпульсів, сенсор напруги живлення, блок обнулення, три блоки затримки сигналу, одновібратор, подільник частоти, цифровий комутатор, елемент ЗАБОРОНА, лічильник імпульсів, блок індикації, сенсори параметрів, виходи яких з'єднані з входами перетворювачів сигналів, вихід сенсора комутації підключений до першого входу третього елемента І, другий та третій входи якого з'єднані з виходами генератора імпульсів та першого блока затримки сигналу відповідно, вихід третього елемента І підключений до других входів першого та другого елементів І, а також з'єднаний з входом подільника частоти, вихід якого підключений до першого входу елемента ЗАБОРОНА, який своїм виходом з'єднаний з першим входом лічильника імпульсів, цифровий вихід якого підключений до цифрового входу першого регістра, вихід переносу лічильника імпульсів з'єднаний з входом другого блока затримки сигналу, третім входом елемента ЗАБОРОНА, а також підключений через третій блок затримки сигналу до входу керування першого блока переносу, вихід сенсора напруги живлення з'єднаний через другий елемент НІ з першим входом блока індикації, цифровий вихід другого регістра підключений до першого цифрового входу першого цифрового компаратора та до цифрового входу третього регістра, цифровий вихід якого з'єднаний з другим цифровим входом першого цифрового компаратора, а також підключений через перший блок переносу до першого цифрового входу третього цифрового компаратора, вихід першого цифрового компаратора з'єднаний через

перший елемент НІ з другим входом третього регістра та першим входом п'ятого елемента АБО, вихід якого підключений до другого входу першого регістра, перший вхід якого з'єднаний з виходом одновібратора, а цифровий вихід підключений до першого цифрового входу цифрового комутатора та з'єднаний через третій блок переносу з цифровим входом блока індикації, перший цифровий вихід формувача рівнів підключений до другого цифрового входу другого цифрового компаратора, а його другий цифровий вихід з'єднаний з другими цифровими входами третього та четвертого цифрових компараторів, вихід першого тригера підключений до другого входу п'ятого елемента АБО та першого входу шостого елемента І, вихід якого з'єднаний з входом керування третього блока переносу, вихід джерела напруги підключений до другого входу електронного ключа, вихід якого з'єднаний з входом формувача сигналу, вихід першого елемента І підключений до першого входу другого лічильного регістра, вихід якого з'єднаний з першим входом п'ятого елемента І, вихід другого елемента І підключений до першого входу першого лічильного регістра, вихід якого з'єднаний з другим входом третього елемента АБО, який своїм виходом підключений до першого входу третього тригера, вихід якого з'єднаний з другим (інверсним) входом п'ятого елемента І, який своїм виходом підключений до другого входу першого елемента АБО, вихід другого цифрового компаратора з'єднаний з першим входом третього елемента АБО, цифровий вихід цифрового комутатора підключений до адресних входів мультиплексора, який **відрізняється** тим, що в нього введено подільники сигналів, блоки декрементування, модель, блок виділення модуля, суматор, блок розпізнання знаку, причому виходи перетворювачів сигналів з'єднані з першими входами подільників сигналів, виходи моделі підключені до других входів подільників сигналів, виходи яких з'єднані через блоки декрементування з відповідними інформаційними входами мультиплексора, вихід якого підключений до входів блока виділення модуля та блока розпізнання знаку, з'єднаного своїм виходом з другим входом блока індикації, вихід блока виділення модуля підключений до входу аналого-цифрового перетворювача та першого входу електронного ключа, цифровий вихід аналого-цифрового пере-

(13) U

(11) 35966

(19) UA

творювача з'єднаний через другий блок переносу з першим цифровим входом четвертого цифрового компаратора, та через суматор підключений до цифрового входу другого регістра, вихід суматора з'єднаний через третій елемент НІ з другим входом другого регістра, вихід формувача сигналу підключений до першого входу другого тригера, вихід якого з'єднаний з четвертим входом блока індикації, вихід третього тригера підключений до другого входу шостого елемента І та третього входу блока індикації, вихід другого цифрового компаратора з'єднаний з першим входом четвертого елемента АБО, другий вхід якого підключений до виходу третього цифрового компаратора, а вихід з'єднаний з першим входом першого тригера, вихід якого підключений до першого входу першого елемента І, другого входу елемента ЗАБОРОНА, другого (інверсного) входу четвертого елемента І, а також з'єднаний з входами керування електронного ключа, другого блока переносу та цифрово-

го комутатора, вихід другого блока затримки сигналу підключений до першого входу четвертого елемента І, вихід якого з'єднаний з третім входом першого елемента АБО, який своїм виходом підключений до входу одновібратора, вихід блока обнулення з'єднаний з першим входом першого елемента АБО, вихід сенсора напруги живлення підключений до другого входу другого елемента АБО, перший вхід якого з'єднаний з виходом сенсора комутації, а вихід підключений до входу першого блока затримки сигналу, вихід одновібратора з'єднаний з другими входами лічильника імпульсів, першого, другого та третього тригерів, першого та другого лічильних регістрів, а також підключений до перших входів другого та третього регістрів, цифровий вихід лічильника імпульсів з'єднаний з другим цифровим входом цифрового комутатора, цифровий вихід третього регістра підключений до першого цифрового входу другого цифрового компаратора.

Корисна модель відноситься до області електротехніки і може бути використана для контролю працездатності трактів керування в системах регульованого електропривода.

Відомий пристрій для контролю складних об'єктів [Деклараційний патент на корисну модель №13108. МПК G05B 23/02, бюл. №3, 2006], що містить три сенсори параметрів, виходи яких з'єднані через перетворювачі сигналів з відповідними інформаційними входами мультиплектора, вихід якого підключений до входу першого електронного ключа, який своїм виходом з'єднаний зі входами першого, другого, третього і четвертого компараторів, виходи першого та другого компараторів підключені до першого та другого входів першого елемента АБО відповідно, вихід якого з'єднаний з першим входом третього елемента АБО, виходи третього та четвертого компараторів підключені до першого та другого входів другого елемента АБО відповідно, вихід якого з'єднаний з першим входом другого елемента І, другий вхід якого підключений до виходу елемента ЗАБОРОНА, а вихід з'єднаний з першим входом першого лічильного регістра, вихід якого підключений до другого входу третього елемента АБО, перший вхід четвертого елемента АБО з'єднаний з виходом мультиплектора, а вихід підключений до входу формувача сигналу, вихід якого з'єднаний з третім входом третього елемента АБО та з першим входом блока індикації, вихід третього елемента АБО підключений до входу першого одновібратора, який своїм виходом з'єднаний з першим входом елемента ЗАБОРОНА, управляючим входом блока індикації та другим входом групи елементів І, вихід сенсора напруги живлення підключений до входів блока затримки сигналу, другого елемента НІ, другого одновібратора та першого входу першого елемента І, другий вхід якого з'єднаний з виходом першого елемента НІ, вихід блока затримки сигналу підключений через другий електронний ключ до другого входу третього елемента І, перший вхід якого з'єднаний з

виходом генератора імпульсів, а вихід підключений до другого входу елемента ЗАБОРОНА, вихід якого з'єднаний з першим входом другого лічильного регістра, підключеного своїм виходом до першого входу лічильника імпульсів, другого входу першого лічильного регістра, другого входу четвертого елемента АБО та до входу першого елемента НІ, виходи лічильника імпульсів з'єднані з адресними входами мультиплектора та першими входами групи елементів І, виходи якої підключені до інформаційних входів регістра, вихідна цифрова шина якого з'єднана з вхідною цифровою шиною блока індикації, вхід управління другого електронного ключа підключений до виходу сенсора комутації, вихід другого одновібратора з'єднаний з другими входами другого лічильного регістра, лічильника імпульсів та входом регістра, вихід другого елемента НІ підключений до другого входу блока індикації, вихід першого елемента І з'єднаний з управляючим входом першого електронного ключа.

Недоліком даного пристрою є можливість хибного спрацювання пристрою при переповненні першого лічильного регістра, при попаданні вхідного сигналу четвертого елемента АБО в зону нечутливості та в перехідному режимі за рахунок хибного спрацювання другого компаратора, що знижує достовірність контролю.

За прототип обрано пристрій для контролю складних об'єктів [Патент на корисну модель №27785. МПК G05B 23/02, бюл. №18, 2007], що містить три сенсори параметрів, виходи яких з'єднані через перетворювачі сигналів з відповідними інформаційними входами першого, другого та третього мультиплекторів, вихід останнього підключений до першого входу другого електронного ключа, який своїм виходом з'єднаний через формувач сигналу з управляючим входом п'ятого блока переносу, другий вхід другого електронного ключа підключений до виходу другого джерела напруги, вихід другого мультиплектора з'єднаний з

входом першого аналого-цифрового перетворювача, вихідна цифрова шина (в подальшому цифровий вихід) якого підключений до першої вхідної цифрової шини (в подальшому цифровий вхід) першого цифрового комутатора та цифрового входу другого регістра, цифровий вихід якого з'єднаний з першим цифровим входом першого цифрового компаратора та цифровим входом третього регістра, цифровий вихід якого підключений до другого цифрового входу першого цифрового компаратора, а також з'єднаний через перший блок переносу з першим цифровим входом третього цифрового компаратора, вихід якого підключений до першого входу першого тригера, другий вхід якого, а також другий вхід другого тригера з'єднані з виходом першого елемента АБО, вихід першого цифрового компаратора підключений через перший елемент НІ до другого входу третього регістра та першого входу шостого елемента АБО, вихід якого з'єднаний з другим входом першого регістра, вихід першого джерела напруги підключений до другого цифрового входу першого цифрового комутатора, який своїм цифровим виходом з'єднаний через четвертий регістр з першим цифровим входом другого цифрового компаратора та цифровим входом п'ятого регістра, цифровий вихід якого підключений до другого цифрового входу другого цифрового компаратора та через другий блок переносу з'єднаний з першим цифровим входом четвертого цифрового компаратора, вихід якого підключений до першого входу другого тригера, вихід другого цифрового компаратора з'єднаний через третій елемент НІ з першим входом четвертого елемента І та першим входом сьомого елемента АБО, вихід якого підключений до другого входу шостого регістра, вихід четвертого елемента І з'єднаний з входом п'ятого регістра, вихід сенсора комутації підключений до першого входу третього елемента І, другий вхід якого з'єднаний з виходом генератора імпульсів, вихід сенсора живлення підключений через другий елемент НІ до першого входу блока індикації, а також через перший блок затримки сигналу з'єднаний з третім входом третього елемента І, вихід якого підключений до других входів першого та другого елементів І, а також з'єднаний з входом подільника частоти, вихід якого підключений до першого входу елемента ЗАБОРОНА, вихід першого мультиплексора з'єднаний через перший електронний ключ з входом другого аналого-цифрового перетворювача, цифровий вихід якого підключений до перших цифрових входів п'ятого, шостого та сьомого цифрових компараторів, перший та другий входи другого елемента АБО з'єднані з виходами шостого та сьомого цифрових компараторів відповідно, а вихід підключений до першого входу другого елемента І, вихід якого з'єднаний з першим входом першого лічильного регістра, вихід якого підключений до другого входу третього елемента АБО, перший вхід якого з'єднаний з виходом п'ятого цифрового компаратора, а вихід підключений до першого входу третього тригера, вихід якого з'єднаний з другим (інверсним) входом сьомого елемента І та першим входом дев'ятого елемента АБО, вихід першого елемента І підключений до першого вхо-

ду другого лічильного регістра, який своїм виходом з'єднаний з першим входом сьомого елемента І, вихід якого підключений до другого входу першого елемента АБО та через диференціюючий елемент з'єднаний з другим входом четвертого елемента АБО, вихід якого підключений до других входів першого та другого лічильних регістрів, а також до другого входу третього тригера, вихід елемента ЗАБОРОНА з'єднаний з першим входом лічильника імпульсів, цифровий вихід якого підключений до адресних входів другого мультиплексора, а також до цифрових входів першого та шостого регістрів, цифровий вихід першого регістра з'єднаний з першим цифровим входом другого цифрового комутатора та цифровим входом третього блока переносу, цифровий вихід якого підключений до першого цифрового входу блока індикації, цифровий вихід шостого регістра з'єднаний з другим цифровим входом другого цифрового комутатора, адресними входами третього мультиплексора та цифровими входами четвертого і п'ятого блоків переносу, які своїми виходами підключені відповідно до другого та третього цифрових входів блока індикації, цифровий вихід другого цифрового комутатора з'єднаний з адресними входами першого мультиплексора, вихід переносу лічильника імпульсів підключений до третього входу елемента ЗАБОРОНА, входу другого блока затримки сигналу, а також з'єднаний через третій блок затримки сигналу з управляючими входами першого та другого блоків переносу, вихід другого блока затримки сигналу підключений через другий одновібратор до другого входу п'ятого елемента АБО, який своїм виходом з'єднаний з входом другого регістра, першим входом третього регістра, другим входом лічильника імпульсів, управляючим входом першого цифрового комутатора та другим (інверсним) входом четвертого елемента І, вихід першого тригера підключений до першого входу шостого елемента І, другого входу шостого елемента АБО, першого входу восьмого елемента АБО та другого входу восьмого елемента І, вихід якого з'єднаний з другим входом блока індикації та другим входом дев'ятого елемента АБО, вихід якого підключений до других входів п'ятого та шостого елементів І, вихід другого тригера з'єднаний з першим входом п'ятого елемента І, управляючим входом другого цифрового комутатора, другим входом сьомого елемента АБО, управляючим входом другого електронного ключа, першим входом восьмого елемента І та другим входом восьмого елемента АБО, вихід якого підключений до другого входу елемента ЗАБОРОНА, управляючого входу першого електронного ключа та першого входу першого елемента І, вихід першого одновібратора з'єднаний з першим входом п'ятого елемента АБО, першими входами першого та шостого регістрів, а також першими входами першого та четвертого елементів АБО, виходи п'ятого та шостого елементів І підключені до управляючих входів четвертого та третього блоків переносу відповідно, вихід блока обнулення з'єднаний з входом першого одновібратора, перший цифровий вихід формувача рівнів підключений до другого цифрового входу п'ятого цифрового компаратора, другий цифровий вихід

формувача рівнів з'єднаний з другими цифровими входами третього та шостого цифрових компараторів, третій цифровий вихід формувача рівнів підключений до других цифрових входів четвертого та сьомого цифрових компараторів.

Головним недоліком даного пристрою є необхідність формування плаваючих границь областей допустимих значень для кожного з діагностичних параметрів, що значно ускладнює структуру пристрою та знижує достовірність контролю.

В основу корисної моделі поставлено задачу створення пристрою для контролю трактів керування, в якому за рахунок введення нових блоків та зв'язків між ними з'являється можливість формувати універсальні незмінні в часі границі областей допустимих значень, що дозволяє спростити структуру пристрою та відповідно підвищити достовірність контролю.

Поставлена задача досягається тим, що в пристрій для контролю складних об'єктів, який містить перетворювачі сигналів, мультиплексор, аналого-цифровий перетворювач, три елементи ІІ, три регістри, три блоки переносу, три цифрових компаратора, формувач рівнів, джерело напруги, електронний ключ, формувач сигналу, шість елементів І, три тригера, два лічильних регістри, п'ять елементів АБО, сенсор комутації, генератор імпульсів, сенсор напруги живлення, блок обнулення, три блоки затримки сигналу, одновібратор, подільник частоти, цифровий комутатор, елемент ЗАБОРОНА, лічильник імпульсів, блок індикації, сенсори параметрів, виходи яких з'єднані з входами перетворювачів сигналів, вихід сенсора комутації підключений до першого входу третього елемента І, другий та третій входи якого з'єднані з виходами генератора імпульсів та першого блока затримки сигналу відповідно, вихід третього елемента І підключений до других входів першого та другого елементів І, а також з'єднаний з входом подільника частоти, вихід якого підключений до першого входу елемента ЗАБОРОНА, який своїм виходом з'єднаний з першим входом лічильника імпульсів, цифровий вихід якого підключений до цифрового входу першого регістра, вихід переносу лічильника імпульсів з'єднаний з входом другого блока затримки сигналу, третім входом елемента ЗАБОРОНА, а також підключений через третій блок затримки сигналу до входу управління першого блока переносу, вихід сенсора напруги живлення з'єднаний через другий елемент ІІ з першим входом блока індикації, цифровий вихід другого регістра підключений до першого цифрового входу першого цифрового компаратора та до цифрового входу третього регістра, цифровий вихід якого з'єднаний з другим цифровим входом першого цифрового компаратора, а також підключений через перший блок переносу до першого цифрового входу третього цифрового компаратора, вихід першого цифрового компаратора з'єднаний через перший елемент ІІ з другим входом третього регістра та першим входом п'ятого елемента АБО, вихід якого підключений до другого входу першого регістра, перший вхід якого з'єднаний з виходом одновібратора, а цифровий вихід підключений до першого цифрового входу цифрового комутатора та з'єд-

наний через третій блок переносу з цифровим входом блока індикації, перший цифровий вихід формувача рівнів підключений до другого цифрового входу другого цифрового компаратора, а його другий цифровий вихід з'єднаний з другими цифровими входами третього та четвертого цифрових компараторів, вихід першого тригера підключений до другого входу п'ятого елемента АБО та першого входу шостого елемента І, вихід якого з'єднаний з входом управління третього блока переносу, вихід джерела напруги підключений до другого входу електронного ключа, вихід якого з'єднаний з входом формувача сигналу, вихід першого елемента І підключений до першого входу другого лічильного регістра, вихід якого з'єднаний з першим входом п'ятого елемента І, вихід другого елемента І підключений до першого входу першого лічильного регістра, вихід якого з'єднаний з другим входом третього елемента АБО, який своїм виходом підключений до першого входу третього тригера, вихід якого з'єднаний з другим (інверсним) входом п'ятого елемента І, який своїм виходом підключений до другого входу першого елемента АБО, вихід другого цифрового компаратора з'єднаний з першим входом третього елемента АБО, цифровий вихід цифрового комутатора підключений до адресних входів мультиплексора, введено подільники сигналів, блоки декрементування, модель, блок виділення модуля, суматор, блок розпізнавання знаку, причому виходи перетворювачів сигналів з'єднані з першими входами подільників сигналів, виходи моделі підключені до других входів подільників сигналів, виходи яких з'єднані через блоки декрементування з відповідними інформаційними входами мультиплексора, вихід якого підключений до входів блока виділення модуля та блока розпізнавання знаку з'єднаного своїм виходом з другим входом блока індикації, вихід блока виділення модуля підключений до входу аналого-цифрового перетворювача та першого входу електронного ключа, цифровий вихід аналого-цифрового перетворювача з'єднаний через другий блок переносу з першим цифровим входом четвертого цифрового компаратора, та через суматор підключений до цифрового входу другого регістра, вихід суматора з'єднаний через третій елемент ІІ з другим входом другого регістра, вихід формувача сигналу підключений до першого входу другого тригера, вихід якого з'єднаний з четвертим входом блока індикації, вихід третього тригера підключений до другого входу шостого елемента І та третього входу блока індикації, вихід другого цифрового компаратора з'єднаний з першим входом четвертого елемента АБО, другий вхід якого підключений до виходу третього цифрового компаратора, а вихід з'єднаний з першим входом першого тригера, вихід якого підключений до першого входу першого елемента І, другого входу елемента ЗАБОРОНА, другого (інверсного) входу четвертого елемента І, а також з'єднаний з входами управління електронного ключа, другого блока переносу та цифрового комутатора, вихід другого блока затримки сигналу підключений до першого входу четвертого елемента І, вихід якого з'єднаний з третім входом першого елемента АБО, який своїм вихо-

дом підключений до входу одновібратора, вихід блока обнулення з'єднаний з першим входом першого елемента АБО, вихід сенсора напруги живлення підключений до другого входу другого елемента АБО, перший вхід якого з'єднаний з виходом сенсора комутації, а вихід підключений до входу першого блока затримки сигналу, вихід одновібратора з'єднаний з другими входами лічильника імпульсів, першого, другого та третього тригерів, першого та другого лічильних реєстрів, а також підключений до перших входів другого та третього реєстрів, цифровий вихід лічильника імпульсів з'єднаний з другим цифровим входом цифрового комутатора, цифровий вихід третього реєстра підключений до першого цифрового входу другого цифрового компаратора.

Пристрій для контролю трактів керування пояснюється кресленням, на якому зображена його структурна схема.

На схемі: $1_1 - 1_n$ - сенсори параметрів; $2_1 - 2_n$ - перетворювачі сигналів; $3_1 - 3_n$ - подільники сигналів; $4_1 - 4_n$ - блоки декрементування; 5 - модель; 6 - мультиплексор; 7 - блок виділення модуля; 8 - аналого-цифровий перетворювач (АЦП); 9 - суматор; 10 - третій елемент НІ; 11 - блок розпізнавання знаку; 12 - другий реєстр; 13 - другий блок переносу; 14 - третій реєстр; 15 - перший елемент НІ; 16 - перший цифровий компаратор; 17 - другий цифровий компаратор; 18 - формувач рівнів; 19 - четвертий цифровий компаратор; 20 - джерело напруги; 21 - електронний ключ; 22 - формувач сигналу; 23 - другий елемент І; 24 - перший елемент І; 25 - другий тригер; 26 - перший лічильний реєстр; 27 - другий лічильний реєстр; 28 - третій елемент АБО; 29 - третій тригер; 30 - п'ятий елемент І; 31 - сенсор комутації; 32 - генератор імпульсів; 33 - сенсор напруги живлення; 34 - блок обнулення; 35 - другий елемент АБО; 36 - перший блок затримки сигналу; 37 - третій елемент І; 38 - перший елемент АБО; 39 - четвертий елемент І; 40 - другий елемент НІ; 41 - одновібратор; 42 - другий блок затримки сигналу; 43 - подільник частоти; 44 - цифровий комутатор; 45 - елемент ЗАБОРОНА; 46 - лічильник імпульсів; 47 - п'ятий елемент АБО; 48 - третій блок затримки сигналу; 49 - перший реєстр; 50 - перший блок переносу; 51 - третій цифровий компаратор; 52 - четвертий елемент АБО; 53 - перший тригер; 54 - шостий елемент І; 55 - третій блок переносу; 56 - блок індикації, причому виходи сенсорів параметрів $1_1 - 1_n$ з'єднані відповідно з входами перетворювачів сигналів $2_1 - 2_n$, вихід сенсора комутації 31 підключений до першого входу третього елемента І 37, другий та третій входи якого з'єднані з виходами генератора імпульсів 32 та першого блока затримки сигналу 36 відповідно, вихід третього елемента І 37 підключений до других входів першого 24 та другого 23 елементів І, а також з'єднаний з входом подільника частоти 43, вихід якого підключений до першого входу елемента ЗАБОРОНА 45, який своїм виходом з'єднаний з першим входом лічильника імпульсів 46, цифровий вихід якого підключений до цифрового входу першого

реєстра 49, вихід переносу лічильника імпульсів 46 з'єднаний з входом другого блока затримки сигналу 42, третім входом елемента ЗАБОРОНА 45, а також підключений через третій блок затримки сигналу 48 до входу управління першого блока переносу 50, вихід сенсора напруги живлення 33 з'єднаний через другий елемент НІ 40 з першим входом блока індикації 56, цифровий вихід другого реєстра 12 підключений до першого цифрового входу першого цифрового компаратора 16 та до цифрового входу третього реєстра 14, цифровий вихід якого з'єднаний з другим цифровим входом першого цифрового компаратора 16, а також підключений через перший блок переносу 50 до першого цифрового входу третього цифрового компаратора 51, вихід першого цифрового компаратора 16 з'єднаний через перший елемент НІ 15 з другим входом третього реєстра 14 та першим входом п'ятого елемента АБО 47, вихід якого підключений до другого входу першого реєстра 49, перший вхід якого з'єднаний з виходом одновібратора 41, а цифровий вихід підключений до першого цифрового входу цифрового комутатора 44 та з'єднаний через третій блок переносу 55 з цифровим входом блока індикації 56, перший цифровий вихід формувача рівнів 18 підключений до другого цифрового входу другого цифрового компаратора 17, а його другий цифровий вихід з'єднаний з другими цифровими входами третього 51 та четвертого 19 цифрових компараторів, вихід першого тригера 53 підключений до другого входу п'ятого елемента АБО 47 та першого входу шостого елемента І 54, вихід якого з'єднаний з входом управління третього блока переносу 55, вихід джерела напруги підключений до другого входу електронного ключа 21, вихід якого з'єднаний з входом формувача сигналу 22, вихід першого елемента І 24 підключений до першого входу другого лічильного реєстра 27, вихід якого з'єднаний з першим входом п'ятого елемента І 30, вихід другого елемента І 23 підключений до першого входу першого лічильного реєстра 26, вихід якого з'єднаний з другим входом третього елемента АБО 28, який своїм виходом підключений до першого входу третього тригера 29, вихід якого з'єднаний з другим (інверсним) входом п'ятого елемента І 30, який своїм виходом підключений до другого входу першого елемента АБО 38, вихід другого цифрового компаратора 17 з'єднаний з першим входом третього елемента АБО 28, цифровий вихід цифрового комутатора 44 підключений до адресних входів мультиплексора 6, виходи перетворювачів сигналів $2_1 - 2_n$ з'єднані з першими входами подільників сигналів $3_1 - 3_n$, виходи моделі 5 підключені до других входів подільників сигналів $3_1 - 3_n$, виходи яких з'єднані через блоки декрементування $4_1 - 4_n$ з відповідними інформаційними входами мультиплексора 6, вихід якого підключений до входів блока виділення модуля 7 та блока розпізнавання знаку 11 з'єданого своїм виходом з другим входом блока індикації 56, вихід блока виділення модуля 7 підключений до входу АЦП 8 та першого входу електронного ключа 21, цифровий вихід АЦП 8 з'єднаний через дру-

гий блок переносу 13 з першим цифровим входом четвертого цифрового компаратора 19, та через суматор 9 підключений до цифрового входу другого регістра 12, вихід управління суматора 9 з'єднаний через третій елемент НІ 10 з другим входом другого регістра 12, вихід формувача сигналу 22 підключений до першого входу другого тригера 25, вихід якого з'єднаний з четвертим входом блока індикації 56, вихід третього тригера 29 підключений до другого входу шостого елемента І 54 та третього входу блока індикації 56, вихід другого цифрового компаратора 17 з'єднаний з першим входом четвертого елемента АБО 52, другий вхід якого підключений до виходу третього цифрового компаратора 51, а вихід з'єднаний з першим входом першого тригера 53, вихід якого підключений до першого входу першого елемента І 24, другого входу елемента ЗАБОРОНА 45, другого (інверсного) входу четвертого елемента І 39, а також з'єднаний з входами управління електронного ключа 21, другого блока переносу 13 та цифрового комутатора 44, вихід другого блока затримки сигналу 42 підключений до першого входу четвертого елемента І 39, вихід якого з'єднаний з третім входом першого елемента АБО 38, який своїм виходом підключений до входу одновібратора 41, вихід блока обнулення 34 з'єднаний з першим входом першого елемента АБО 38, вихід сенсора напруги живлення 33 підключений до другого входу другого елемента АБО 35, перший вхід якого з'єднаний з виходом сенсора комутації 31, а вихід підключений до входу першого блока затримки сигналу 36, вихід одновібратора 41 з'єднаний з другими входами лічильника імпульсів 46, першого 53, другого 25 та третього 29 тригерів, першого 26 та другого 27 лічильних регістрів, а також підключений до перших входів другого 12 та третього 14 регістрів, цифровий вихід лічильника імпульсів 46 з'єднаний з другим цифровим входом цифрового комутатора 44, цифровий вихід третього регістра 14 підключений до першого цифрового входу другого цифрового компаратора 17.

Запропонований пристрій працює так. В момент подачі напруги живлення на об'єкт діагностування одночасно спрацьовують: сенсор комутації 31, вихідний сигнал якого подається на перший вхід третього елемента І 37 та перший вхід другого елемента АБО 35; сенсор напруги живлення 33 об'єкта діагностування, сигнал з виходу якого подається на другий вхід другого елемента АБО 35 та другий елемент НІ 40; блок обнулення 34, імпульсний сигнал з виходу якого поступає через перший елемент АБО 38 на вхід одновібратора 41, який на своєму виході формує одиничний імпульс для обнулення лічильника імпульсів 46, першого 49, другого 12 і третього 14 регістрів, першого 26 та другого 27 лічильних регістрів, а також першого 53, другого 25 і третього 29 тригерів. Як наслідок, на виходах останніх встановлюються нульові рівні сигналів, при цьому перший 49, другий 12 і третій 14 регістри заблоковані для запису інформації, так як на їх других входах присутні сигнали логічної одиниці.

Система перебуває в такому стані очікування доти, поки на третій вхід третього елемента І 37 не

поступить сигнал з виходу першого блока затримки сигналу 36, при цьому розблоковується генератор імпульсів 32 і, як наслідок, на вхід подільника частоти 43 та другі входи першого 24 і другого 23 елементів І поступають тактові імпульси.

Імпульси з виходу подільника частоти 43 поступають через елемент ЗАБОРОНА 45 на перший вхід лічильника імпульсів 46, відповідні цифрові комбінації з виходу якого поступають через цифровий комутатор 44 на адресні входи мультиплектора 6, який забезпечує почергове підключення на свій вихід вихідних сигналів відповідних вимірювальних каналів, які являють собою сукупність моделі 5, яка є описом об'єкта діагностування в його справному стані, та послідовно з'єднаних сенсорів параметрів $1_1 - 1_n$, перетворювачів сигналів $2_1 - 2_n$, подільників сигналів $3_1 - 3_n$ і блоків декрементування $4_1 - 4_n$.

Перетворювачі сигналів $2_1 - 2_n$ забезпечують приведення вимірних сигналів до необхідного рівня, а подільники сигналів $3_1 - 3_n$ - знаходження значення відношення вимірних сигналів хвим., які поступають на їх перші входи, до відповідних номінальних $x_{НОМ_i}$, які поступають на їх другі входи з відповідних виходів моделі 5 об'єкта діагностування. Блоки декрементування $4_1 - 4_n$ забезпечують зменшення вхідних сигналів на одиницю, як результат, на їх виходах формуються сигнали ε_i , які характеризують точність відпрацювання задаючих вхідних впливів кожним з блоків об'єкта діагностування.

$$\left\{ \begin{array}{l} i = \overline{1, n}, \\ \varepsilon_i = \frac{X_i - X_{НОМ_i}}{X_{НОМ_i}}, \varepsilon_i \in [-1, 1], \end{array} \right.$$

де n - кількість контрольованих блоків об'єкта.

Сигнал з виходу мультиплектора 6 поступає на вхід блока розпізнавання знаку 11, який в випадку позитивного рівня вхідного сигналу формує на своєму виході сигнал логічної одиниці, в іншому випадку - логічного нуля, також даний сигнал поступає на вхід блока виділення модуля 7, який забезпечує виділення абсолютного значення вхідного сигналу.

Сигнал з виходу блока виділення модуля 7 подається на вхід АЦП 8 та перший вхід електронного ключа 21. Оскільки на вході управління останнього в даний момент часу відсутній сигнал логічної одиниці, то на вхід формувача сигналу 22 поступає сигнал з виходу джерела напруги 20, при цьому на виході формувача сигналу 22 присутній сигнал логічного нуля, що свідчить про відсутність обривів в колах вимірювальних каналів та зв'язку.

Цифровий сигнал з виходу АЦП 8 подається на вхід другого блока переносу 13 та суматора 9, який забезпечує знаходження середнього значення вхідного сигналу за деякий проміжок часу. В момент передачі результату обчислень на цифровий вхід другого регістра 12, сигнал логічного нуля на виході суматора 9 змінюється сигналом логічної одиниці, який через третій елемент НІ 10 поступає

на другий вхід другого регістра 12 і короткочасно розблоковує його для запису даних, після чого на виході суматора 9 знову встановлюється сигнал логічного нуля. Цифровий код з виходу другого регістра 12 подається на перший цифровий вхід першого цифрового компаратора 16. В результаті виконання умови порівняння, так як на другому цифровому вході першого цифрового компаратора 16 в цей час присутній мінімальний цифровий код, на його виході формується сигнал логічної одиниці, який проходить через перший елемент НІ 15 і забезпечує короткочасне розблокування третього 14 та першого 49 регістрів для запису даних.

Як наслідок, на першому етапі сканування на виході першого 49 регістра формується цифровий код, який відповідає першому вимірювального каналу, а на виході третього 14 регістра - цифровий код, який відповідає вихідному сигналу даного вимірювального каналу. Паралельно з цим, в цифровому компараторі 17, відбувається процедура порівняння вихідного коду третього регістра 14 з кодом, сформованим формувачем рівнів 18, значення якого відповідає граничнодопустимому значенню сигналу граничного поля допуску. В випадку виконання умови порівняння на виході другого цифрового компаратора 17 формується сигнал логічної одиниці, який одночасно через четвертий 32 та третій 28 елементи АБО встановлює в одиничний рівень перший 53 та третій 29 тригери відповідно. При цьому на другому вході елемента ЗАБОРОНА 45 встановиться одиничний рівень, що призведе до блокування лічильника імпульсів 46, змінить своє положення електронний ключ 21, що дозволить проходження сигналу з виходу блока виділення модуля 7 на вхід формувача сигналу 22, який в випадку виявлення обриву в даному вимірювальному каналі встановлює в одиничний рівень другий триггер 25, вихідний сигнал якого поступає на четвертий вхід блока індикації 56. В кінцевому випадку блок індикації 56 формує повідомлення де вказуються характер несправності та код вимірювального каналу в колі якого виявлено дефектний сигнал.

В випадку не виконання умови порівняння другого цифрового компаратора 17, відбувається перехід на наступний етап сканування (переключення на наступний вимірювальний канал) в ході якого відбувається аналогічна процедура. Таким чином в кінці циклу сканування в третьому регістрі 14 буде записано цифровий код, який відповідає значенню максимального сигналу серед сукупності вхідних, що надходять з виходів вимірювальних каналів, а в першому регістрі 49 - код відповідного вимірювального каналу.

На останньому етапі (сканування останнього вимірювального каналу) даного циклу сканування на виході переносу лічильника імпульсів 46 формується сигнал логічної одиниці, який поступає на входи другого 42 та третього 48 блоків затримки сигналу, а також на третій вхід елемента ЗАБОРОНА 45, що призводить до блокування лічильника імпульсів 46. На виході третього блока затримки сигналу 48 сигнал з'являється лише через час, необхідний для проведення аналізу одного вимірювального каналу, після чого він поступає на вхід

управління першого блока переносу 50. Як наслідок, на перший цифровий вхід третього цифрового компаратора 51 подається цифровий код записаний в третьому регістрі 14, а на його другий цифровий вхід подається цифровий код з другого виходу формувача рівнів 18, даний код визначає граничнодопустиму межу основного поля допуску. Якщо в результаті порівняння на виході третього цифрового компаратора 51 не з'являється сигнал логічної одиниці, то це свідчить про те, що об'єкт діагностування знаходиться в справному стані. При цьому на виході другого блока затримки сигналу 42, час затримки якого дещо більший ніж в третього блока затримки сигналу 48, формується одиничний сигнал, який через четвертий елемент І 39 та перший елемент АБО 38 активує одновібратор 41 і цикл сканування повторюється заново.

Якщо ж на виході третього цифрового компаратора 51 з'являється сигнал логічної одиниці, то це свідчить про можливе виникнення несправності або про виникнення збою в роботі об'єкта діагностування, тому виникає необхідність проведення етапу детального аналізу сигналу в даному вимірювальному каналі.

Етап детального аналізу починається з того, що сигнал з виходу третього цифрового компаратора 51 встановлює в одиничний рівень перший триггер 53, вихідний сигнал якого подається на другі входи четвертого елемента І, елемента ЗАБОРОНА 45 та п'ятого елемента АБО 47, блокуючи одновібратор 41, лічильник імпульсів 46 та перший регістр 49 відповідно, також даний сигнал поступає на вхід управління цифрового комутатора 44, забезпечуючи підключення на вихід мультиплексора 6 вимірювального каналу згідно цифрового коду записаного в першому регістрі 49, окрім цього, даний сигнал розблоковує другий лічильний регістр 27, який визначає час контролю вимірювального каналу.

Сигнал з виходу мультиплексора 6 поступає через блок виділення модуля 7 на вхід формувача сигналу 22 через електронний ключ 21, який переключасться в відповідний стан сигналом на вході управління. Сигнал з виходу блока виділення модуля 7 поступає також через АЦП 8 та другий блок переносу 13, який відкривається сигналом логічної одиниці на вході управління, на перший цифровий вхід четвертого цифрового компаратора 19.

При виконанні умови порівняння четвертого цифрового компаратора 19 на його виході формується сигнал логічної одиниці, який поступає на перший вхід другого елемента І 23, внаслідок чого на перший вхід першого лічильного регістра 26 будуть поступати тактові імпульси.

Якщо за час контролю даного каналу не відбувається переповнення першого лічильного регістра 26, то це свідчить про наявність тимчасового збою в роботі об'єкта діагностування, який не береться до уваги. У випадку переповнення першого лічильного регістра 26 (підрахував, наприклад, сім імпульсів з десяти можливих), за час контролю одного каналу, на його виході формується сигнал логічної одиниці, який через третій елемент АБО 28 встановлює в одиничний рівень третій триггер 29, сигнал з виходу якого подається на другий вхід

п'ятого елемента І 30 і блокує проходження сигналу активації одновібратора 41, який надходить з виходу другого лічильного регістра 27 після його переповнення. Також сигнал з виходу третього тригера 29 подається третій вхід блока індикації 56 та другий вхід шостого елемента І 54, на першому вході якого в цей час вже присутній сигнал логічної одиниці. Як наслідок, на виході шостого елемента І 54 формується одиничний сигнал, який подається на вхід управління третього блока переносу 55, при цьому на цифровий вхід блока індикації 56 надходить цифровий код, записаний в першому регістрі 49, який відповідає номеру вимірювального каналу в колі якого виявлено дефектний сигнал.

Якщо в колах даного вимірювального каналу виник обрив, то формувач сигналу 22 формує на своєму виході сигнал логічної одиниці, який поступає через другий тригер 25 на четвертий вхід блока індикації 56.

Якщо сигнал на виході сенсора напруги живлення 33 змінився на рівень логічного нуля, то це свідчить про наявність обриву в колі живлення відповідного елемента об'єкта діагностування. Даний сигнал інвертується при проходженні через другий елемент НІ 40, як наслідок, на першому вході блока індикації 56 присутній сигнал логічної одиниці.

Блок індикації 56 аналізує всю сукупність вхідних сигналів і формує повідомлення де вказується характер несправності та номер вимірювального каналу в колі якого виявлено дефектний сигнал.

Якщо при запуску об'єкта діагностування сенсор комутації 31 спрацює, а сенсор напруги живлення 33 ні, то система запуститься в роботу, так як сигнал на вході першого блока затримки сигналу 36 дублюється сигналом з виходу сенсора комутації 31 через другий елемент АБО 35.

