



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3790665/24-24
(22) 18.09.84
(46) 15.05.86. Бюл. № 18
(72) А.П.Стахов, А.Д.Азаров,
В.Я.Стойскал и О.В.Конючевский
(53) 681.325(088.8)
(56) Шведский В.И. Электронные цифро-
вые приборы. Киев: Техника, 1981,
с. 46, рис. 16.
Гитис Э.И., Пискулов Ё.А. Аналого-
цифровые преобразователи. М.: Энерго-
издат, 1981, с. 235, рис. 6-7 а.

(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ
(57) Изобретение относится к области
вычислительной техники и цифровой
измерительной технике. Изобретение
позволяет повысить точность аналого-
цифрового преобразователя за счет при-
менения избыточных измерительных ко-
дов (НИК) и введения блока постоян-
ной памяти, аналогового сумматора
и второго цифроаналогового преобра-
зователя (ЦАП). В блок постоянной
памяти записываются коды, обеспечи-
вающие на выходе второго ЦАП точные
аналоговые эквиваленты старших раз-
рядов двоичного кода, что обеспе-
чивается применением при построении
второго ЦАП взвешивания разрядов в
соответствии с весами НИК. 1 ил.,
2 табл.

Изобретение относится к вычислительной и цифровой измерительной технике и может быть использовано для преобразования аналоговых величин в цифровые.

Цель изобретения - повышение точности аналого-цифрового преобразования.

На чертеже изображена структурная схема аналого-цифрового преобразователя (АЦП).

Аналого-цифровой преобразователь (АЦП) содержит входную шину 1, блок 2 сравнения, первый цифроаналоговый преобразователь 3, блок 4 постоянной памяти (БПП), аналоговый сумматор 5, второй цифроаналоговый преобразователь (ЦАП) 6, регистр 7 последовательного приближения (РПП), выходные шины 8, шину 9 "Запуск", шину 10 тактовых импульсов.

Если ЦАП аналого-цифрового преобразователя реализовать на основе избыточного классического двоичного кода, то наличие определенных отклонений весов разрядов цифроаналогового преобразователя от требуемых значений может привести к "разрывам" выходной характеристики устройства. Данное обстоятельство значительно снижает эффективность цифровой и цифроаналоговой коррекции таких АЦП.

Если цифроаналоговый преобразователь АЦП реализовать на основе избыточного измерительного кода (ИИК), то наличие в определенных пределах отклонений весов разрядов от требуемых значений не приведет к "разрывам" выходной характеристики, хотя последняя и будет иметь скачкообразный характер.

Уменьшить (линеаризовать) "скачки" выходной характеристики таких АЦП можно, например, путем цифроаналоговой коррекции результата преобразования.

Разрядная сетка АЦП при этом разбивается на две группы: группу старших и группу младших разрядов. Такой подход справедлив при формировании весов разрядов ЦАП с одинаковой относительной погрешностью. В этом случае отклонения младших разрядов будут малыми, а старших - большими.

В предлагаемом аналого-цифровом преобразователе первый цифроаналоговый преобразователь 3, на вход которого поступают младшие разряды с РПП 7 может быть реализован на основе двоичного кода. Второй цифроаналоговый преобразователь 6 должен быть реализован на основе ИИК, например кода Фибоначчи, и состоять из полиоразрядной сетки, т.е. содержать как младшие, так и старшие разряды. При этом "разрывов" не будет, если веса разрядов изготавливать с погрешностью не хуже 23,6%.

Коррекция предлагаемого аналого-цифрового преобразователя производится непосредственно после изготовления. При этом на входную шину 1 АЦП подает набор вспомогательных аналоговых сигналов А и уравнивает их при помощи блоков 2 и 5-7. Причем, блок 4 постоянной памяти на этапе коррекции отсутствует и РПП 7 управляет ЦАП 6 непосредственно. Результаты уравнивания A_j компенсируются сигналом ЦАП A_{kj} фиксируют в БПП 4 и используют в дальнейшем преобразовании. Уровни вспомогательных аналоговых сигналов соответствуют уровням выходного сигнала двоичного ЦАП при полном переборе всех входных кодовых комбинаций.

Пример выполнения коррекции аналого-цифрового преобразователя приведен в табл. 1.

Таблица 1

№ пп	ЦАП 6								БПП 4										
	Требуемые веса								Адрес				Содержимое						
	34	21	13	8	5	3	2	1	Разряды				Разряды						
A_j	Реальные веса								Разряды				Разряды						
	29	24	11	9	5	3	2	1	1	2	3	1	2	3	4	5	6	7	8
1 8	0	0	0	0	1	1	0	0	0	0	1	0	0	0	0	1	1	0	0
2 16	0	0	1	0	1	0	0	0	0	1	1	0	0	1	0	1	0	0	0

Продолжение табл. 1

№ пп	ЦАП 6									ВПП 4										
	Требуемые веса									Адрес			Содержимое							
	34	21	13	8	5	3	2	1		Адрес			Содержимое							
	Реальные веса									Разряды			Разряды							
	29	24	11	9	5	3	2	1	1	2	3	1	2	3	4	5	6	7	8	
3	24	0	1	0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	0	0
4	32	1	0	0	0	0	1	0	0	1	0	0	1	0	0	0	0	1	0	0
5	40	1	0	1	0	0	0	0	0	1	0	1	1	0	1	0	0	0	0	0
6	48	1	0	1	0	1	1	0	0	1	1	0	1	0	1	0	1	1	0	0
7	56	1	1	0	0	0	1	0	0	1	1	1	1	1	0	0	0	1	0	0
										0	0	0	0	0	0	0	0	0	0	0

25

После программирования ВПП 4 второй цифроаналоговый преобразователь 6 с разрядами, неточно соответствующими числам Фибоначчи, фактически стал эквивалентен двоичному трехразрядному ЦАП с разрядами 8, 16, 32 точно соответствующими трем старшим разрядам шестиразрядного двоичного ЦАП.

Таким образом, в блоке 4 постоянной памяти аналого-цифрового преобразователя, готового к эксплуатации хранятся точные цифровые эквиваленты входных аналоговых уровней с учетом погрешностей ЦАП 6.

Аналого-цифровой преобразователь работает следующим образом.

Аналого-цифровой преобразователь работает по принципу поразрядного кодирования. Входной аналоговый сигнал A_x , поступающий на входную шину 1, уравнивается выходным сигналом аналогового сумматора 5, который суммирует выходные компенсирующие сигналы A_{k1j} и A_{k2j} соответственно первого и второго цифроаналоговых преобразователей. На первом

такте преобразования на выходе РПП 7 устанавливается кодовая комбинация 100000, при этом $A_{k21} = 32$ и $A_{k11} = 0$. Блок 2 производит сравнение A_x с сигналом $(A_{k21} + A_{k11})$. Выходной сигнал У ВС 2 подчиняется выражению

$$Y_i = \begin{cases} 0, & \text{если } A_x \geq (A_{k11} + A_{k21}) \\ 1, & \text{если } A_x < (A_{k11} + A_{k21}) \end{cases}$$

35

На втором такте преобразования на выходе РПП 7 устанавливается кодовая комбинация \bar{Y}_1 10000, где \bar{Y}_1 - инверсное значение выходного сигнала блока 2 на первом такте. Далее процесс уравнивания происходит аналогично. На последнем седьмом

40

такте преобразования входной сигнал A_x уравнивается сигналом $(A_{k17} + A_{k27})$ с точностью до половины младшего разряда ЦАП 3, а на входных шинах 8 устройства будет находиться код $\bar{Y}_1, \bar{Y}_2, \bar{Y}_3, \bar{Y}_4, \bar{Y}_5, \bar{Y}_6$, являющийся точным цифровым эквивалентом сигнала A_x .

50

Пример преобразования сигнала $A_x = 29$ показан в табл. 2.

Таблица 2

Такты	А	Выход 8						A_{K2}	A_{K1}	$A_{K2} + A_{K1}$	Y_i
		Разряды									
		1	2	3	4	5	6				
1	29	1	0	0	0	0	0	32	0	32	1
2	29	0	1	0	0	0	0	16	0	16	0
3	29	0	1	1	0	0	0	24	0	24	0
4	29	0	1	1	1	0	0	24	4	28	0
5	29	0	1	1	1	1	0	24	6	30	1
6	29	0	1	1	1	0	1	24	5	29	0
7	29	0	1	1	1	0	1	24	5	29	

Формула изобретения

Аналого-цифровой преобразователь, содержащий блок сравнения, первый вход которого является входной шиной, выход подключен к информационному входу регистра последовательного приближения, первый управляющий вход которого является шиной "Запуск", второй управляющий вход является шиной тактовых импульсов, выходы являются выходными шинами и подключены к соответствующим входам первого цифроаналогового преобразователя, отличающийся тем, что, с це-

лью повышения точности, в него введены аналоговый сумматор, второй цифроаналоговый преобразователь, блок постоянной памяти, адресные входы которого подключены к соответствующим выходам регистра последовательного приближения, выходы - к соответствующим входам второго цифроаналогового преобразователя, выход которого подключен к первому входу аналогового сумматора, второй вход которого подключен к выходу первого цифроаналогового преобразователя, выход - к второму входу блока сравнения.

