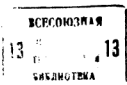




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



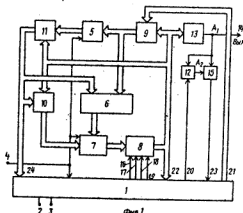
- (21) 3954615/24-24
(22) 19.09.85
(46) 23.05.87, Бюл. № 19
(72) А.Д.Азаров, Т.Н.Васильева,
В.И.Моисеев и В.Я.Стейскал
(53) 681.325 (088.8)
(56) Гитис Э.И. Преобразователи информации для электронных цифровых вычислительных устройств. - М.: Энергия, 1975, с.292, рис. 7-5, а.

Авторское свидетельство СССР
№ 1221755, кл. Н 03 М 1/66, 1984.

(54) УСТРОЙСТВО ЦИФРОАНАЛОГОВОГО ПРЕОБРАЗОВАНИЯ

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано при преобразовании число-импульсного кода в аналоговую величину. Цель изобретения - расширение функциональных возможностей путем генерации различных форм выходного сигнала. Устройство содержит

блок 1 управления, первый управляющий вход 2, информационный вход 3, второй управляющий вход 4, блок 5 коммутации, первый 6 и второй 7 коммутаторы, реверсивный счетчик 8, блок 9 регистров, блок 10 синтеза кодов, блок 11 цифровых схем сравнения, аналоговый запоминающий блок 12, цифроаналоговый преобразователь 13, построенный на основе избыточного измерительного кода, выходную шину 14, блок 15 сравнения. Введение блока 5, коммутаторов 6, 7 и второго управляющего входа 4 обеспечивает возможность генерации устройством как линейно нарастающего, так и линейно падающего аналоговых сигналов в зависимости от сигнала на входе 4. Использование избыточных измерительных кодов и наличие режима самопроверки обеспечивают высокую точность преобразования. 1 з.п.ф-лы, 2 ил.



Изобретение относится к автоматике и вычислительной технике и может быть использовано при построении преобразователей форм информации.

Цель изобретения - расширение функциональных возможностей путем генерации различных форм выходного аналогового сигнала.

На фиг.1 приведена функциональная схема предлагаемого устройства; на фиг.2 - функциональная схема блока управления.

Устройство цифроаналогового преобразования содержит блок 1 управления, первый управляющий вход 2, информационный вход 3, второй управляющий вход 4, блок 5 коммутации, первый 6 и второй 7 коммутаторы, реверсивный счетчик 8, блок 9 регистров, блок 10 синтеза кодов, блок 11 цифровых схем сравнения, аналоговый запоминающий блок 12, цифроаналоговый преобразователь (ЦАП) 13, выходную шину 14 устройства, блок 15 сравнения, при этом блок 1 управления имеет выходы с первого по пятый 16-20, шестые выходы 21, первый и второй входы, являющиеся соответственно первым управляющим входом 2 и информационным входом 3 устройства, третьи входы 22, четвертый вход 23, пятые выходы 24 и шестой вход, являющийся вторым управляющим входом 4 устройства.

Блок 1 управления (фиг.2) выполнен на первом 25 и втором 26 элементах ИЛИ, первом 27 и втором 28 триггерах, мультиплексоре 29, демультиплексоре 30, счетчике 31 и распределителе 32 импульсов.

Блок 15 сравнения осуществляет сравнение аналоговых сигналов A_1 на выходе ЦАП 13 и A_2 на выходе блока 12, причем сигнал Y на его выходе подчиняется соотношению

$$Y = \begin{cases} 0, & \text{если } A_1 \geq A_2, \\ 1, & \text{если } A_1 < A_2. \end{cases}$$

ЦАП 13 - n -разрядный цифроаналоговый преобразователь, построенный

$$BCK_i = \begin{cases} 0, & \text{если } i \leq n - m, \\ (CT_i + Z_{i+m-n}) \cdot Z_{i+m-n+1} \cdot Z_{i+m-n+2} \cdot \dots \cdot Z_m, & \text{если } i > n - m. \end{cases}$$

Работа устройства начинается с процесса самоповерки. При этом опре-

на основе избыточного измерительного кода.

Блок 11 состоит из m цифровых схем сравнения и осуществляет сравнение на равенство содержимого группы разрядов реверсивного счетчика 8 с кодовыми комбинациями с выхода блока 5. В случае равенства содержимого группы из $(n - m + i)$ младших разрядов счетчика 8 и кодовой комбинации на выходе блока 5 блок 11 выдает сигнал $Z_i = 1$.

Сигнал X на втором управляющем входе 4 определяет режим работы устройства. При $X = 1$ устройство выдает линейно нарастающий аналоговый сигнал, при $X = 0$ происходит генерация линейно падающего сигнала. При этом комбинации кодов BK_i на выходе блока 5 определяются следующим логическим выражением:

$$BK_i = PG_i \cdot X + (100 \dots 0) \cdot \bar{X},$$

где PG_i - содержимое i -го регистра блока 9.

Первый коммутатор 6 передает на выход содержимое одного из регистров блока 9. Номер i подключаемого регистра определяется единичным уровнем сигнала Z_i блока 11, т.е. логическая функция, реализуемая первым коммутатором 6, может быть описана логическим выражением

$$PG_i \cdot Z_i + PG_2 \cdot Z_2 + \dots + PG_m \cdot Z_m.$$

Второй коммутатор 7 передает, в зависимости от режима работы устройства, на вход счетчика 8 содержимое одного из регистров блока 9 (при $X = 0$) или блока 10 (при $X = 1$).

Блок 10 синтеза кодов формирует кодовую комбинацию, записываемую в счетчик 8 в режиме генерации линейно нарастающего сигнала, после появления на выходе счетчика 8 переходной кодовой комбинации. Кодовая комбинация для записи в счетчик 8 формируется по содержимому счетчика 8 и выходному сигналу Z_i блока 11, причем ее i -й разряд формируется следующим образом:

деляются переходные кодовые комбинации K_j . Переходная кодовая комбинация

ция является одной из форм представления входной цифровой величины, для которой выходная аналоговая величина А1 ЦАП 13 соответствует заданной цифровой величине с точностью до младшего кванта. Переходная кодовая комбинация K_i соответствует аналоговой величине A_i ; на выходе преобразователя, значение которой определяется следующим образом:

$$A_i = Q_i - Q_{i+1}$$

где Q_i - реальный вес i -го разряда ЦАП 13;

Q_{i+1} - вес младшего разряда.

Определение переходных кодовых комбинаций начинается с разряда, вес которого отличается от двоичного веса. Так, для 1-кода Фибоначчи с младшими разрядами ... 8, 5, 3, 2, 1 определение переходных кодовых комбинаций должно производиться с 3-го разряда.

Самопроверка устройства начинается при поступлении сигнала на первый управляющий вход 2. Число-импульсный код, поступающий на информационный вход 3, начинает поступать на вход прямого счета счетчика 8.

При включении поверяемого разряда счетчика 8 блок 1 переводит блок 12 в режим хранения аналоговой величины A_1 с выхода ЦАП 13, соответствующий весу контролируемого разряда, а входные импульсы начинают проходить на вход обратного счета счетчика 8 до момента срабатывания блока 15 сравнения. Изменения сигнала Y на выходе блока 15 из "0" в "1" происходят в момент равенства содержимого счетчика 8 переходной кодовой комбинации поверяемого разряда и вызывают запись этой комбинации в соответствующий регистр блока 9. После этого аналогично определяются переходные кодовые комбинации для следующих разрядов.

После определения всех переходных комбинаций устройство переходит к непосредственному преобразованию.

Преобразуемый число-импульсный код поступает на информационный вход 3 устройства. Счетчик 8 осуществляет преобразование входных счетных импульсов в рабочий код, в результате чего на выходе ЦАП 13 появляется аналоговый сигнал, величина которого пропорциональна количеству

импульсов, поступающих на вход устройства. Причем, в зависимости от сигнала на входе 4 счетчик 8 может работать как в режиме прямого, так и обратного счета. При этом в режиме прямого счета соответствующая группа разрядов счетчика постоянно сравнивается с содержимым каждого из регистров блока 9, а в процессе обратного счета - с кодовыми комбинациями вида "10...0", т.е. соответствующими включению i -го старшего разряда и выключением более младшим разрядом.

Если после поступления очередного счетного импульса блок 11 выработал сигнал $Z_i = 1$, то счетчик 8 переводится в режим записи. В режиме генерации линейно нарастающего сигнала в счетчик 8 записывается формируемый блоком 10 код, аналоговый эквивалент которого точно на величину младшего кванта больше выходной аналоговой величины ЦАП 13 на данном такте. В режиме генерации линейно падающего сигнала в счетчик записывается i -переходная кодовая комбинация из блока 9, аналоговый эквивалент которой точно на величину младшего кванта меньше выходной аналоговой величины ЦАП 13.

Затем счетчик переходит в режим прямого либо обратного счета до срабатывания блока 11.

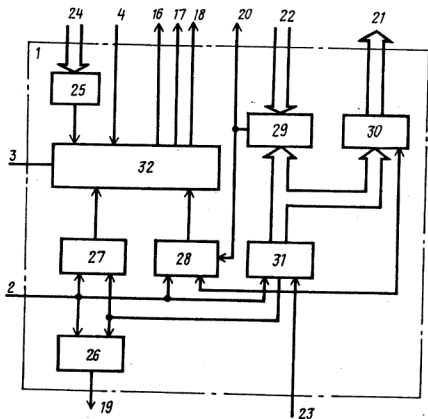
35 Ф о р м у л а и з о б р е т е н и я

1. Устройство цифроаналогового преобразования, содержащее блок управления, первый вход которого является первой управляющей шиной, второй вход является входной информационной шиной, первый, второй, третий и четвертый выходы блока управления подключены соответственно к входам записи прямого счета, обратного счета и обнуления реверсивного счетчика, выходы которого подключены к соответствующим первым входам блока цифровых схем сравнения, первым входам блока синтеза кодов, информационным входам блока регистров, третьим входом блока управления и входам цифроаналогового преобразователя, выход которого является выходной шиной устройства и подключен к информационному входу аналогового запоминающего блока и первому входу блока сравнения, второй вход которого подключен к выводу аналогового

запоминающего блока, выход подключен к четвертому входу блока управления, пятый выход которого подключен к управляемому входу аналогового запоминающего блока, шестые выходы подключены к соответствующим управляющим входам блока регистров, пятые входы блока управления объединены с соответствующими вторыми входами блока синтеза кодов и подключены к соответствующим выходам блока цифровых схем сравнения, о т л и ч а ю щ е с я тем, что, с целью расширения функциональных возможностей за счет генерации различных форм выходного аналогового сигнала, в него введены первый и второй коммутаторы и блок коммутации, выходы которого подключены к соответствующим вторым входам блока цифровых схем сравнения, управляющий вход объединен с управляющим входом второго коммутатора, шестым входом блока управления и является второй управляющей шиной, информационные входы блока коммутации подключены к соответствующим входам блока регистров и объединены с соответствующими информационными входами первого коммутатора, управляющие входы которого подключены к соответствующим выходам блока цифровых схем сравнения, а выходы подключены к соответствующим первым информационным входам второго коммутатора, вторые информационные входы которого подключены к соответствующим выходам блока синтеза кодов, а выходы подключены к соответствующим информационным входам реверсивного счетчика.

2. Устройство по п.1, о т л и ч а ю щ е с я тем, что блок управления выполнен на первом и втором

элементах ИЛИ, первом и втором триггерах, мультиплексоре, демультиплексоре, счетчике, распределителе импульсов, информационный вход которого является вторым входом блока управления, первый управляющий вход подключен к выходу первого элемента ИЛИ, входы которого являются пятыми входами блока управления, второй управляющий вход распределителя импульсов является шестым входом блока управления, первый, второй и третий выходы распределителя импульсов являются соответственно первым, вторым и третьим выходами блока управления, третий и четвертый управляющие входы распределителя импульсов подключены соответственно к выходам первого и второго триггеров, первые входы которых объединены с первым входом счетчика и первым входом второго элемента ИЛИ и являются первым входом блока управления, второй вход первого триггера объединен с вторым входом второго элемента ИЛИ и подключен к выходу переполнения счетчика, второй вход которого объединен с вторым входом второго триггера, информационным входом демультиплексора и является четвертым входом блока управления, выходы разрядов счетчика подключены к соответствующим управляющим входам демультиплексора и мультиплексора, информационные входы которого являются третьими входами блока управления, выход подключен к третьему входу второго триггера и является пятым выходом блока управления, при этом выход второго элемента ИЛИ является четвертым выходом, а выходы демультиплексора - шестыми выходами блока управления.



Фиг. 2

Редактор А. Шандор

Составитель В. Першиков
Техред Л. Олейник

Корректор М. Шароши

Заказ 1979/56

Тираж 902
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Подписное

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4