



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4209973/24-24

(22) 12.02.87

(46) 07.08.89. Бюл. № 29

(71) Специальное конструкторско-технологическое бюро "Модуль" Винницкого политехнического института и Винницкий политехнический институт

(72) А.Д. Азаров, В.Я. Стейскал,

М.М. Степайко и В.Л. Барановский

(53) 621.325(088.8)

(56) Авторское свидетельство СССР

№ 1083359, кл. Н 03 М 1/66, 1982.

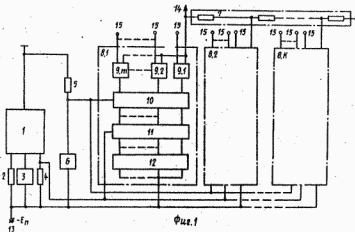
Авторское свидетельство СССР

№ 1246378, кл. Н 03 М 1/66, 1984.

(54) ПРЕОБРАЗОВАТЕЛЬ КОД - ТОК

(57) Изобретение относится к автоматике и вычислительной технике и предназначено для использования в аналого-цифровых и цифроаналоговых

преобразователях. Цель изобретения - повышение точности. Преобразователь код - ток содержит отражатель-умножитель 1 тока, первый токозадающий элемент, выполненный на резисторе 2, первый стабилитрон 3, элемент преобразования ток - напряжение, выполненный на резисторе 4, второй токозадающий элемент, выполненный на резисторе 5, второй стабилитрон 6, резистивный делитель 7 тока, узлы 8,1-8,К преобразования код - ток, каждый из которых выполнен на m переключателях 9,1-9,м разрядных токов, блоке 10 буферных каскадов, блоке 11 источников разрядных токов, блоке 12 резистивных токозадающих элементов, а также шину 13 источника питания, выходную шину 14, шину 15 преобразуемого кода. 3 з.п.ф-лы, 4 ил.



Изобретение относится к автоматике и вычислительной технике и предназначено для использования в аналого-цифровых и цифроаналоговых преобразователях.

Цель изобретения - повышение точности преобразования.

На фиг. 1 приведена функциональная схема преобразователя код - ток; на фиг. 2 - принципиальная схема отражателя-умножителя тока; на фиг. 3 - принципиальная схема блока источников разрядных токов; на фиг. 4 - принципиальная схема блока буферных каскадов.

Преобразователь код - ток (фиг. 1) содержит отражатель-умножитель 1 тока, первый токозадающий элемент, выполненный на резисторе 2, первый стабилитрон 3, элемент преобразования ток - напряжение, выполненный на резисторе 4, второй токозадающий элемент, выполненный на резисторе 5, второй стабилитрон 6, резистивный делитель 7 тока, К узлов 8.1-8.К преобразования код-ток, каждый из которых выполнен на m переключателях 9.1-9.m токов, где $K \cdot m = n$ - разрядность преобразователя код - ток, блоке 10 буферных каскадов, блоке 11 источников разрядных токов, блоке 12 резистивных токозадающих элементов. Преобразователь код - ток содержит также шину 13 источника питания, выходную шину 14 и шину 15 преобразуемого кода.

Отражатель-умножитель 1 тока (фиг. 2) содержит $n - p$ - p -транзисторы 16-21 с первого по шестой, $p - p$ - p -транзисторы 22-24 с первого по третий, группу 25 $1-x$ $n - p$ - p -транзисторов, где 1 - коэффициент умножения тока, группу 26 $1 = x$ $p - p$ - p -транзисторов, первый 27 и второй 28 резисторы.

Блок 11 источников разрядных токов (фиг. 3) содержит m источников 29 разрядных токов, причем i -й источник разрядного тока выполнен на первой 30 и второй 31 группах $1-x$ $n - p$ - p -транзисторов и $p - p$ - p -транзисторе 32.

Блок 10 буферных каскадов (фиг. 4) содержит m буферных каскадов, каждый из которых представляет собой составной транзистор, собранный по схеме Дарлингтона из трех $p - p$ - p -транзисторов 33-35.

Преобразователь код-ток работает следующим образом.

После включения питания запускается первый стабилитрон 3 начальным током, протекающим по цепи резистор 27 - транзисторы 18 и 21. При этом на выходе первого источника тока (транзисторы 16, 21 и 24) генерируется ток I_1 , равный

$$I_1 = \frac{U_{оп} \pm \Delta U_{\epsilon, 25}^{16, 25}}{R_1} - I_{\epsilon}^{16},$$

где $U_{оп}$ - опорное напряжение, задаваемое первым стабилитроном 3;

$\Delta U_{\epsilon, 25}^{16, 25}$ - разность напряжений база - эмиттер транзисторов 16 и 25;

R_1 - сопротивление резистора 2;

I_{ϵ}^{16} - базовый ток транзистора 16.

На выходе второго источника тока отражателя-умножителя 1 генерируется ток I_2 , равный

$$I_2 = I_1 \left(\frac{r_2^{29}}{r_2^{26} / 1 + R_{27}} \right) - I_{\epsilon}^{24},$$

где r_2^{29} и $r_2^{24} / 1$ - сопротивления эмиттеров транзисторов 23 и транзисторов 26 соответственно;

R_{27} , R_{27} - сопротивления резисторов 28 и 27 соответственно;

I_{ϵ}^{24} - базовый ток $1-x$ транзисторов 26.

Ток через стабилитрон I_{CT} равен

$$I_{CT} = I_2 - I_{\epsilon}^{25} + I_{\epsilon}^{17} \approx I_2,$$

где I_{ϵ}^{25} - базовый ток транзисторов 25;

I_{ϵ}^{17} - базовый ток транзистора 17.

Такая структура источника опорного напряжения обеспечивает высокую стабильность $U_{оп}$ при изменении питающего напряжения U в широком температурном диапазоне благодаря значительно уменьшению базовых токов и устранению влияния дрейфа базовых токов блока источников разрядных токов с помощью транзистора 17. Коэффициент стабилизации $U_{оп}$ определяется выражением

$$K_{CT} = \frac{R_{CT\epsilon}}{r_{CT}^3},$$

где $K_{ст}$ - коэффициент стабилизации;
 $R_{вт?}$ - выходное сопротивление второго источника тока;
 $\Gamma_{ст}^3$ - динамическое сопротивление первого стабилитрона 3.

После появления выходного напряжения стабилитрона 3 на входах группы входов блока 11 источников разрядных токов возникает такое же напряжение, прикладываемое к разрядным резисторам блока 12 резистивных токозадающих элементов, в которых протекают разрядные токи I_{pi} , равные

$$I_{pi} = \frac{U_{оп} + \Delta U_{\epsilon_2}^{25,31}}{R_i^{25,31} \cdot 2^i (1 + \Delta K_i)} - I_{\epsilon_i}^{21}$$

где $\Delta U_{\epsilon_2}^{31,25}$ - разность напряжений база-эмиттер транзисторов 31 и 25;
 R_i - i -е сопротивление блока 12;
 i - номер разряда;
 ΔK_i - погрешность коэффициента передачи блока 12 для i -го разряда;
 $I_{\epsilon_i}^{31}$ - базовый ток транзистора 31 i -го разряда.

Дрейф $I_{\epsilon_i}^{31}$ источников разрядных токов в температурном диапазоне незначительный, так как они собраны на согласованных составных транзисторах по схеме Шиклаи. Введение в схему предлагаемого устройства блока буферных каскадов позволяет исключить влияние переключателей тока, заключающееся в изменении $R_{расс}$ на источниках разрядных токов при переключении разрядов.

Токи I_{pi} поступают с выхода блока 11 источников разрядных токов на входы группы входов блока 10 буферных каскадов. Потенциал базы транзистора 33 задается источником смещения, выполненном на резисторе 5 и стабилитроне 6, представляющем собой параметрический стабилизатор, к которому не предъявляются высокие требования. Изменения опорного напряжения на этом стабилизаторе не приведут к заметному изменению выходного сигнала источника разрядных токов.

С выхода блока 10 буферных каскадов токи разрядов I_{pi} поступают на входы переключателей 9 токов, коммутирующие эти токи в выходную шину 14.

Для термостабилизации разрядных токов резисторы в делителе 7 и блоке 12 должны быть согласованы по ТКК, что легко достигается при их микроэлектронном исполнении. Введение в схему отражателя-умножителя тока транзистора 17 позволило в ρ раз снизить выходное сопротивление входного второго датчика тока, служащего общим датчиком для блока источников разрядных токов, и повысить нагрузочную способность датчика.

Для нормальной работы преобразователя код-ток транзисторы 16, 25 и 31, а также 23 и 26 должны быть идентичными, что достигается при их микроэлектронном исполнении. С целью минимизации температурной погрешности источников разрядных токов - уменьшения температурного дрейфа $\Delta U_{\epsilon_2}^{25,31}$, необходимо плотность токов через транзисторы 25 и каждый из транзисторов 31 делать равной. Это обеспечивается выбором количества транзисторов 31.

Выбор 1-х транзисторов 25 и 26 необходим для задания оптимального тока через первый стабилитрон 3, обеспечивающий минимальный температурный дрейф его напряжения.

Ф о р м у л а и з о б р е т е н и я

1. Преобразователь код - ток, содержащий отражатель-умножитель тока, первый вход которого через первый токозадающий элемент, выполненный в виде резистора, подключен к шине источника питания, первый выход через первый стабилитрон подключен к шине источника питания, резистивный делитель тока, K узлов преобразования код - ток, каждый из которых выполнен на m -разрядных переключателях тока, где $m \cdot K = n$ - число разрядов преобразуемого кода, блоке источников разрядных токов, блоке резистивных токозадающих элементов, первые выводы которого объединены и подключены к шине источника питания, вторые выводы подключены к соответствующим входам группы входов блока источников разрядных токов, выходы переключателей тока объединены, управляющие входы переключателей токов являются соответствующими входами шинами преобразуемого кода, выход переключателя тока старшего раз-

ряда первого узла преобразования код - ток является выходной шиной, входы блоков источников разрядных токов всех узлов объединены между собой, отличающийся тем, что, с целью повышения точности преобразования, введены элемент преобразования ток - напряжение, выполненный в виде резистора, второй токостадающий элемент, выполненный в виде резистора, второй стабилитрон и в каждый узел преобразования код - ток введен блок буферных каскадов, выходы которого подключены к входам соответствующих разрядных переключателей тока, группа входов подключена к соответствующим выходам блока источников разрядных токов, входы блоков буферных каскадов всех узлов объединены и подключены через второй стабилитрон к шине источника питания, а через резистор второго токостадающего элемента - к шине нулевого потенциала, и второму входу отражателя - умножителя тока, второй выход которого подключен к входу блока источников разрядных токов первого узла преобразования код - ток и через резистор элемента преобразования ток - напряжения - к шине источника питания, при этом первый выход резистивного делителя токов объединен с выходом переключателя тока старшего разряда первого узла преобразования код - ток, входы с первого по (K-1)-й подключены соответственно к выходам переключателей токов младших узлов преобразования код - ток с второго по K-й, второй выход подключен к шине нулевого потенциала.

2. Преобразователь по п. 1, отличающийся тем, что отражатель-умножитель тока выполнен на первом и втором резисторах, первом, втором и третьем р - п - р-транзисторах, первом, втором, третьем, четвертом, пятом и шестом п - р - п-транзисторах, группе 1-х р - п - р-транзисторов, где 1 - коэффициент умножения тока, группе 1-х п - р - п-транзисторов, п - р - п-транзисторов с базы которых объединены с базой первого п - р - п-транзистора, подключены к эмиттеру второго п - р - п-транзистора и являются вторым выходом отражателя-умножителя тока, эмиттеры 1-х п - р - п-транзисторов группы объединены с эмиттером третьего п - р - п-

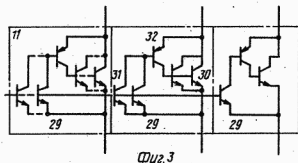
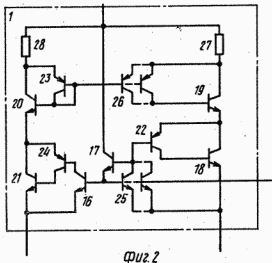
транзистора и являются первым выходом отражателя-умножителя тока, коллекторы 1-х п - р - п-транзисторов группы подключены к базе второго п - р - п-транзистора и базе первого п - р - п-транзистора, коллектор которого подключен к базе третьего п - р - п-транзистора, эмиттер первого п - р - п-транзистора объединен с коллектором третьего п - р - п-транзистора и подключен к эмиттеру четвертого п - р - п-транзистора, база которого подключена к коллекторам 1-х р - п - р-транзисторов группы, базы которых объединены с базой второго п - р - п-транзистора, базой пятого п - р - п-транзистора и подключены к коллектору второго п - р - п-транзистора, эмиттеры 1-х р - п - р-транзисторов группы объединены с коллектором четвертого п - р - п-транзистора и подключены к первому выводу первого резистора, второй вывод которого объединен с первым выводом второго резистора, подключен к коллектору второго п - р - п-транзистора и является вторым выходом отражателя - умножителя тока, второй вывод второго резистора подключен к эмиттеру второго п - р - п-транзистора и к коллектору пятого п - р - п-транзистора, эмиттер которого подключен к коллектору шестого п - р - п-транзистора и к эмиттеру третьего п - р - п-транзистора, база которого подключена к коллектору п - р - п-транзистора, а коллектор подключен к базе шестого п - р - п-транзистора, эмиттер которого объединен с эмиттером первого п - р - п-транзистора и является первым выходом отражателя - умножителя тока.

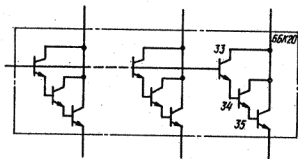
3. Преобразователь по п. 1, отличающийся тем, что блок источников разрядных токов выполнен на n источниках тока, а каждый i-й источник тока содержит две группы по i п - р - п-транзисторов и р - п - р-транзистор, эмиттер которого объединен с коллекторами 1-х п - р - п-транзисторов первой группы и является соответствующим выходом блока, база подключена к коллекторам i-х транзисторов второй группы, коллектор подключен к базам i-х п - р - п-транзисторов, первой группы, эмиттеры которых объединены с эмиттерами i-х п - р - п-транзисто-

ров второй группы и являются соответствующим входом группы входов блока, базы $n - p - p$ -транзисторов второй группы m -х источников тока объединены и являются входом блока.

4. Преобразователь по п. 1, отличающийся тем, что резистивный делитель тока выполнен на цепочке последовательно соединенных K

резисторов, второй вывод первого резистора цепочки является первым выходом резистивного делителя тока, первые выходы остальных $K-1$ резисторов цепочки являются входами резистивного делителя тока с первого по $(K-1)$ -й, второй вывод K -го резистора цепочки является вторым выходом резистивного делителя тока.





Фиг. 4

Редактор И. Шулла Составитель В. Першиков Техред М. Дидык Корректор М. Шароши

Заказ 4707/55 Тираж 884 Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101