



УКРАЇНА

(19) UA (11) 52769 (13) U
(51) МПК (2009)
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

1

2

(21) u201002053

(22) 25.02.2010

(24) 10.09.2010

(46) 10.09.2010, Бюл.№ 17, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, СЕНТЯБОВ ЄВГЕН СЕРГІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Підсилювач постійного струму, який містить перше і друге джерела струмів, шини додатного та від'ємного живлення, шину нульового потенціалу, вісімнадцять транзисторів, резистор зворотного зв'язку, вхідну і вихідну шини, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з точкою об'єднання баз сьомого і восьмого транзисторів, емітери першого і четвертого транзисторів з'єднано з емітерами другого і третього транзисторів відповідно, бази та колектори першого і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з базами шостого і дев'ятого транзисторів відповідно, другі виводи першого і другого джерел струму з'єднано з шиною додатного та від'ємного живлення відповідно, бази та колектори другого і третього транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і десятого транзисторів з'єднано з колекторами шостого і дев'ятого транзисторів відповідно, а також з базами п'ятнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятого, одинадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери десятого, чотирнадцятого і вісімнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази п'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами

дванадцятого і тринадцятого транзисторів відповідно, емітери шостого і дев'ятого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери дванадцятого і тринадцятого транзисторів об'єднано, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами шістнадцятого і сімнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і вісімнадцятого транзисторів відповідно, другий вивід резистора зворотного зв'язку з'єднано з точкою об'єднання емітерів шістнадцятого і сімнадцятого транзисторів, а також з вихідною шиною, який **відрізняється** тим, що у нього введено дев'ятнадцятий, двадцятий, двадцять перший і двадцять другий транзистори, причому колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з точкою об'єднання емітерів шістнадцятого і сімнадцятого транзисторів, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами п'ятнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і десятого транзисторів відповідно, а також з колекторами шостого і дев'ятого транзисторів відповідно, емітер дев'ятнадцятого та колектор двадцять першого транзисторів з'єднано з шиною додатного живлення, емітер двадцятого та колектор двадцять другого транзисторів з'єднано з шиною від'ємного живлення, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами шістнадцятого і сімнадцятого транзисторів відповідно, а також з базами дванадцятого і тринадцятого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

За аналог обрано підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678, Dec.3, 1974), який містить

(19) UA (11) 52769 (13) U

перше і друге джерела струмів, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, а також з першим виводам резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною та другим виводом резистора зворотного зв'язку.

Недоліком аналогу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

За прототип обрано підсилювач постійного струму (Патент України №41316, бюл. №9, 2009р.), який містить перше та друге джерела струмів, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з емітерами одинадцятого і дванадцятого транзисторів, колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму, а також емітери п'ятого, шостого, дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліками є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними збільшується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у підсилювач постійного струму, який містить перше і друге джерела струмів, шини додатного та від'ємного живлення, шину нульового потенціалу, вісімнадцять транзисторів, резистор зворотного зв'язку, вхідну і вихідну шини, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, а також з точкою об'єднання баз сьомого і восьмого транзисторів, емітери першого і четвертого транзисторів з'єднано з емітерами другого і третього транзисторів відповідно, бази та колектори першого і четвертого транзисторів з'єднано з першими виводами першого і другого джерел струму відповідно, а також з базами шостого і дев'ятого транзисторів відповідно, другі виводи першого і другого джерел струму з'єднано з шиною додатного та від'ємного живлення відповідно, бази та колектори другого і третього транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і десятого транзисторів з'єднано з колекторами шостого і дев'ятого транзисторів відповідно, а також з базами п'ятнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятого, одинадцятого і п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, емітери десятого, чотирнадцятого і вісімнадцятого транзисторів з'єднано з шиною від'ємного живлення, бази п'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами дванадцятого і тринадцятого транзисторів відповідно, емітери шостого і дев'ятого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів відповідно, колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери дванадцятого і тринадцятого транзисторів об'єднано, бази дванадцятого і тринадцятого транзисторів з'єднано з базами та колекторами шістнадцятого і сімнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і вісімнадцятого транзисторів відповідно, другий вивід резистора зворотного зв'язку з'єднано з точкою об'єднання емітерів шістнадцятого і сімнадцятого транзисторів, а також з вихідною шиною, введено дев'ятнадцятий, двадцятий, двадцять перший і двадцять другий транзистори, причому колектори дев'ятнадцять і двадцятого транзисторів з'єднано з точкою об'єднання емітерів шістнадцятого і сімнадцятого транзисторів, бази дев'ятнадцятого і двадцятого транзисторів з'єднано з базами п'ятнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і десятого транзисторів відповідно, а також з колекторами шостого і дев'ятого транзисторів відповідно, емітер дев'ятнадцятого та колектор двадцять першого транзисторів з'єднано з шиною

додатного живлення, емітер двадцятого та колектор двадцять другого транзисторів з'єднано з шиною від'ємного живлення, бази двадцять першого і двадцять другого транзисторів з'єднано з базами та колекторами шістнадцятого і сімнадцятого транзисторів відповідно, а також з базами дванадцятого і тринадцятого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

На кресленні представлено принципову схему підсилювача постійного струму.

Пристрій містить вхідну шину 8, яку з'єднано з першим виводом резистора зворотного зв'язку 15, а також з точкою об'єднання баз сьомого 11 і восьмого 12 транзисторів, емітери першого 2 і четвертого 6 транзисторів з'єднано з першими виводами першого 1 і другого 7 джерел струму відповідно, а також з базами шостого 10 і дев'ятого 13 транзисторів відповідно, другі виводи першого 1 і другого 7 джерел струму з'єднано з шиною додатного 28 та від'ємного 30 живлення відповідно, бази та колектори другого 3 і третього 5 транзисторів відповідно, бази та колектори першого 2 і четвертого 6 транзисторів з'єднано з першими виводами першого 1 і другого 7 джерел струму відповідно, а також з базами шостого 10 і дев'ятого 13 транзисторів відповідно, а також з базами п'ятнадцятого 20 і вісімнадцятого 23 транзисторів відповідно, а також з базами дев'ятнадцятого 24 і двадцятого 25 транзисторів відповідно, емітери п'ятого 9, одинадцятого 16, п'ятнадцятого 20 і дев'ятнадцятого 24 транзисторів з'єднано з шиною додатного живлення 28, емітери десятого 14, чотирнадцятого 19, вісімнадцятого 23 і двадцятого 25 транзисторів з'єднано з шиною від'ємного живлення 30, бази п'ятого 9 і десятого 14 транзисторів з'єднано з базами та колекторами одинадцятого 16 і чотирнадцятого 19 транзисторів відповідно, а також з колекторами дванадцятого 17 і тринадцятого 18 транзисторів відповідно, емітери шостого 10 і дев'ятого 13 транзисторів з'єднано з емітерами сьомого 11 і восьмого 12 транзисторів відповідно, колектори сьомого 11 і восьмого 12 транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери дванадцятого 17 і тринадцятого 18 транзисторів об'єднано, бази дванадцятого 17 і тринадцятого 18 транзисторів з'єднано з базами та колекторами шістнадцятого 21 і сімнадцятого 22 транзисторів відповідно, а також з колекторами п'ятнадцятого 20 і вісімнадцятого 23 транзисторів відповідно, а також з базами двадцять першого 26 і двадцять другого 27 транзисторів відповідно, колектори дев'ятнадцятого 24 і двадцятого 25 транзисторів з'єднано з точкою об'єднання емітерів шістнадця-

того 21 і сімнадцятого 22 транзисторів, колектори двадцять першого 26 і двадцять другого 27 транзисторів з'єднано з шиною додатного 28 та від'ємного 30 живлення відповідно, емітери двадцять першого 26 і двадцять другого 27 транзисторів об'єднано і з'єднано з другим виводом резистора зворотного зв'язку 15, а також з вихідною шиною 29.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 8. Якщо вхідний струм втікає у схему, то восьмий 12 транзистор привідкривається, а сьомий 11 транзистор прикривається, відповідно вісімнадцятий 23 і двадцятий 25 транзистори привідкриваються, а п'ятнадцятий 20 і дев'ятнадцятий 24 транзистори прикриваються. При цьому потенціал точки об'єднання емітерів шістнадцятого 21 і сімнадцятого 22 транзисторів зменшується і прямує до -Еж. При цьому вихід пристрою відслідковує потенціал об'єднання емітерів шістнадцятого 21 і сімнадцятого 22 р-п-р біполярних транзисторів і також зменшується та наближається до -Еж.

Якщо вхідний струм витікає із схеми, то восьмий 12 транзистор прикривається, а сьомий 11 транзистор привідкривається, відповідно вісімнадцятий 23 і двадцятий 25 транзистори прикриваються, а п'ятнадцятий 20 і дев'ятнадцятий 24 транзистори привідкриваються. При цьому потенціал точки об'єднання емітерів шістнадцятого 21 і сімнадцятого 22 транзисторів збільшується і прямує до Еж. При цьому вихід пристрою відслідковує потенціал об'єднання емітерів шістнадцятого 21 і сімнадцятого р-п-р 22 біполярних транзисторів і також збільшується та наближається до Еж.

Перше 1 і друге 7 джерела струму та перший 2, другий 3, третій 5, четвертий 6, шостий 10, дев'ятий 13 транзистори утворюють схему завдання режиму по постійному струму.

Сьомий 11 та восьмий 12 транзистори в поєднанні з шостим 10 і дев'ятим 13 транзисторами утворюють двотактний симетричний вхідний каскад, що забезпечує збільшення коефіцієнту підсилення схеми.

Дванадцятий 17, тринадцятий 18, шістнадцятий 21, сімнадцятий 22 транзистори утворюють двонаправлений відбивач струму, який через відбивачі струму, що побудовані на п'ятому 9, десятому 14, одинадцятому 16, чотирнадцятому 19 транзисторах відповідно, завдає базовий струм підсилювальних каскадів на п'ятнадцятому 20, дев'ятнадцятому 24, вісімнадцятому 23 і двадцятому 25 транзисторах відповідно.

Резистор зворотного зв'язку 15 задає коефіцієнт підсилення.

Шини додатного 28 і від'ємного 30 живлення, а також шина нульового потенціалу 4 забезпечують потрібний рівень напруги для живлення схеми.

