



УКРАЇНА

(19) UA (11) 52716 (13) U
(51) МПК (2009)
H03F 3/26
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) БУФЕРНИЙ КАСКАД

1

2

(21) u201001303

(22) 08.02.2010

(24) 10.09.2010

(46) 10.09.2010, Бюл.№ 17, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, СОЛОГУБ ІГОР ВАДИМОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Буферний каскад, який містить тридцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятого і чотирнадцятого транзисторів відповідно, а також з першими виводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятого, п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятого, шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого, двадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого

транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого, двадцять третього, двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого, двадцять четвертого, двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами другого і сьомого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною, який **відрізняється** тим, що у нього введено тридцять перший, тридцять другий транзистори, причому бази тридцять першого і тридцять другого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з'єднано з колекторами двадцять третього і другого транзисторів та колекторами двадцять четвертого і сьомого транзисторів відповідно, емітери тридцять першого і тридцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори тридцять першого і тридцять другого транзисторів об'єднано та з'єднано з базами і колекторами одинадцятого, дванадцятого, двадцять дев'ятого, тридцятого, двадцятого транзисторів та з вихідною шиною.

(19) UA (11) 52716 (13) U

Корисна модель відноситься до вимірювальної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо буферний каскад (Патент України №22794 бюл. №11, 2007 р.), який містить вісімнадцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятого і чотирнадцятого транзисторів відповідно, а також з першими выводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятого, п'ятнадцятого, сімнадцятого, другого транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятого, шістнадцятого, вісімнадцятого, сьомого транзисторів з'єднано з шиною від'ємного живлення, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, бази та колектори одинадцятого і дванадцятого транзисторів з'єднано з вихідною шиною.

Недоліками аналогу є низька точність роботи пристрою, яка обумовлена великим рівнем вхідного струму зміщення.

За прототип обрано буферний каскад (Патент України №34470, бюл. №15, 2008 р.), який містить тридцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери четвертого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами пер-

шого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятого і чотирнадцятого транзисторів відповідно, а також з першими выводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятого, п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятого, шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого, двадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого, двадцять третього, двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого, двадцять четвертого, двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами другого і сьомого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною.

Недоліком прототипу є низька швидкодія, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення буферного каскаду, в якому за рахунок введення нових елементів та зв'язків між ними підвищується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у буферний каскад, який містить тридцять транзисторів, два джерела струму, шини додатного та від'ємного живлення, вхідну та вихідну шини, причому вхідну шину з'єднано з базами четвертого і п'ятого транзисторів, колектори четвертого і п'ятого транзисторів з'єднано з емітерами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери четве-

ртого і п'ятого транзисторів з'єднано з емітерами дев'ятого і десятого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами третього і шостого транзисторів відповідно, а також з емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднано з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з емітерами першого і восьмого транзисторів відповідно, бази першого і восьмого транзисторів з'єднано з базами другого і сьомого транзисторів відповідно, а також з емітерами тринадцятого і чотирнадцятого транзисторів відповідно, колектори першого і восьмого транзисторів з'єднано з базами тринадцятого і чотирнадцятого транзисторів відповідно, а також з першими виводами першого і другого джерел струмів відповідно, другий вивід першого джерела струму та колектори тринадцятого, п'ятнадцятого транзисторів з'єднано з шиною додатного живлення, другий вивід другого джерела струму та колектори чотирнадцятого, шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори сімнадцятого і вісімнадцятого транзисторів з'єднано з базами та колекторами дев'ятнадцятого, двадцятого, двадцять першого, двадцять другого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, емітери дев'ятнадцятого, двадцять першого, двадцять третього, двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцятого, двадцять другого, двадцять четвертого, двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення, колектори двадцять третього і двадцять четвертого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з колекторами другого і сьомого транзисторів відповідно, емітери другого і сьомого транзисторів з'єднано з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами третього і шостого транзисторів відповідно, емітери третього і шостого транзисторів з'єднано з емітерами одинадцятого і дванадцятого транзисторів відповідно, колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами двадцять п'ятого і двадцять шостого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів, а також з вихідною шиною, введено тридцять перший, тридцять другий транзистори, причому бази тридцять першого і тридцять другого транзисторів з'єднано з базами двадцять сьомого і двадцять восьмого транзисторів відповідно, а також з'єднано з колекторами двадцять третього і другого транзисторів та колекторами двадцять четвертого і сьомого транзисторів відповідно, емітери тридцять першого і тридцять другого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори тридцять першого

і тридцять другого транзисторів об'єднано та з'єднано з базами і колекторами одинадцятого, дванадцятого, двадцять дев'ятого, тридцятого, двадцятого та з вихідною шиною.

На кресленні представлено принципову схему буферного каскаду.

Пристрій містить вихідну шину 1, яку з'єднано з базами четвертого 5 і п'ятого 6 транзисторів, колектори четвертого 5 і п'ятого 6 транзисторів з'єднано з емітерами сімнадцятого 15 і вісімнадцятого 16 транзисторів відповідно, емітери четвертого 5 і п'ятого 6 транзисторів з'єднано з емітерами дев'ятого 4 і десятого 7 транзисторів відповідно, бази дев'ятого 4 і десятого 7 транзисторів з'єднано з базами третього 24 і шостого 27 транзисторів відповідно, а також з емітерами п'ятнадцятого 12 і шістнадцятого 13 транзисторів відповідно, колектори дев'ятого 4 і десятого 7 транзисторів з'єднано з базами дев'ятого 4 і десятого 7 транзисторів з'єднано з базами третього 24 і шостого 27 транзисторів відповідно, а також з емітерами п'ятнадцятого 12 і шістнадцятого 13 транзисторів відповідно, а також з емітерами першого 3 і восьмого 8 транзисторів відповідно, бази першого 3 і восьмого 8 транзисторів з'єднано з базами другого 23 і сьомого 28 транзисторів відповідно, а також з емітерами тринадцятого 10 і чотирнадцятого 11 транзисторів відповідно, колектори першого 3 і восьмого 8 транзисторів з'єднано з базами тринадцятого 10 і чотирнадцятого 11 транзисторів відповідно, а також з першими виводами першого 2 і другого 9 джерел струмів відповідно, другий вивід першого 2 джерела струму та колектори тринадцятого 10, п'ятнадцятого 12 транзисторів з'єднано з шиною додатного живлення 34, другий вивід другого джерела струму 9 та колектори чотирнадцятого 11, шістнадцятого 13 транзисторів з'єднано з шиною від'ємного живлення 36, колектори сімнадцятого 15 і вісімнадцятого 16 транзисторів з'єднано з базами та колекторами дев'ятнадцятого 14, двадцятого 17, двадцять першого 18, двадцять другого 21 транзисторів відповідно, а також з базами двадцять третього 22 і двадцять четвертого 29 транзисторів відповідно, а також з колекторами двадцять п'ятого 19 і двадцять шостого 20 транзисторів відповідно, емітери дев'ятнадцятого 14, двадцять першого 18, двадцять третього 22, двадцять сьомого 30, тридцять першого 34 транзисторів з'єднано з шиною додатного живлення 36, емітери двадцятого 17, двадцять другого 21, двадцять четвертого 29, двадцять восьмого 33, тридцять другого 35 транзисторів з'єднано з шиною від'ємного живлення 38, колектори двадцять третього 22 і двадцять четвертого 29 транзисторів з'єднано з базами двадцять сьомого 30 і двадцять восьмого 33 транзисторів відповідно, а також з колекторами другого 23 і сьомого 28 транзисторів відповідно, бази тридцять першого 34 і тридцять другого 35 транзисторів з'єднано з базами двадцять сьомого 30 і двадцять восьмого 33 транзисторів відповідно, а також з'єднано з колекторами двадцять третього 22 і другого 23 транзисторів та колекторами двадцять четвертого 29 і сьомого 28 транзисторів відповідно, емітери тридцять першого 34 і тридцять другого 35 транзисторів з'єднано з шинами додатного 36 і від'ємного 38 живлення відповідно, емітери другого 23 і сьомого 28 транзисторів з'єднано з базами сімнадця-

того 15 і вісімнадцятого 16 транзисторів відповідно, а також з колекторами третього 24 і шостого 27 транзисторів відповідно, емітери третього 24 і шостого 27 транзисторів з'єднано з емітерами одинадцятого 25 і дванадцятого 26 транзисторів відповідно, колектори двадцять сьомого 30 і двадцять восьмого 33 транзисторів з'єднано з базами двадцять п'ятого 19 і двадцять шостого 20 транзисторів відповідно, а також з емітерами двадцять дев'ятого 31 і тридцятого 32 транзисторів відповідно, емітери двадцять п'ятого 19 і двадцять шостого 20 транзисторів об'єднано, бази та колектори двадцять дев'ятого 31 і тридцятого 32 транзисторів об'єднано та з'єднано з базами та колекторами одинадцятого 25 і дванадцятого 26 транзисторів, а також з колекторами тридцять першого 34 і тридцять другого 35 та з вихідною шиною 37.

Буферний каскад працює таким чином:

Якщо напруга на вхідній шині 1 збільшується, то потенціали емітерів четвертого 5 і п'ятого 6 транзисторів збільшуються, у свою чергу збільшуються потенціали баз дев'ятого 4, третього 24 та десятого 7, шостого 27 транзисторів відповідно, а також колекторів одинадцятого 25 і дванадцятого 26 транзисторів збільшується. При цьому потенціал на вихідній шині 36, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, двадцять дев'ятого 31, тридцятого 32 та колекторів тридцять першого 34, тридцять другого 35 транзисторів і вихідної шини 37, також збільшується і прямує до $+U_{ж}$.

Якщо напруга на вхідній шині 1 зменшується, то потенціали емітерів четвертого 5 і п'ятого 6 транзисторів зменшуються, у свою чергу зменшуються потенціали баз дев'ятого 4, третього 24 та десятого 7, шостого 27 транзисторів відповідно, а також колекторів одинадцятого 25 і дванадцятого 26 транзисторів зменшується. При цьому потенціал на вихідній шині 36, що з'єднана з точкою об'єднання баз та колекторів одинадцятого 27, дванадцятого 28, двадцять дев'ятого 31, тридцятого 32 та колекторів тридцять першого 34, тридцять другого 35 транзисторів і вихідної шини 37, також зменшується і прямує до $-U_{ж}$.

Перше 2 і друге 9 джерела струму задають необхідні струми для каскадів схеми. Емітерні повторювачі на п'ятнадцятому 12 і шістнадцятому 13 транзисторах відповідно запобігають впливу базових струмів третього 24 і шостого 27 транзисторів на значення емітерних струмів четвертого 5, дев'ятого 4 та п'ятого 6, десятого 7 транзисторів відповідно, за умови змінення вихідної напруги.

Емітерні повторювачі на тринадцятому 10 і чотирнадцятому 11 транзисторах відповідно запобігають впливу базових струмів другого 24 і сьомого 28 транзисторів на емітерні струми першого 3 і восьмого 8 транзисторів, за умови зміни напруги живлення або вихідної напруги.

Сімнадцятий 15 і вісімнадцятий 16 транзистори, включені за каскадною схемою, слугують для стабілізації напруг колектор-емітер четвертого 5 і п'ятого 6 транзисторів відповідно, в діапазоні вхідного сигналу. Другий 23 і сьомий 28 транзистори також ввімкнені за каскадною схемою слугують для стабілізації напруг колектор-емітер третього 24 і шостого 27 транзисторів відповідно. Для збільшення навантажувальної здатності у схему введено підсилювачі струмів на двадцять сьомому 30 і двадцять восьмому 33 транзисторах. Двадцять дев'ятий 31 і тридцятий 32 транзистори в діодному вмиканні, а також двадцять п'ятий 19 і двадцять шостий 20 транзистори являють собою парафазний відбивач струму і в комплексі з відбивачами струму на дев'ятнадцятому 14, двадцять першому 18, двадцять третьому 22 транзисторах, а також на двадцятому 17, двадцять другому 21, двадцять четвертому 29 транзисторах забезпечують задання режиму по постійному струму двотактного вихідного каскаду на двадцять сьомому 30 і двадцять восьмому 33 транзисторах. При чому колекторні струми робочої точки двадцять сьомого 30 і двадцять восьмого 33 транзисторів рівні струмам, що задаються першим 2 і другим 9 джерелами струмів відповідно.

Шини додатного 36 і від'ємного 38 живлення забезпечують потрібний рівень напруги для живлення схеми.

