

**ТЕМА ДИПЛОМНОГО ПРОЕКТУ:
РОЗРОБКА ЛАБОРАТОРНОГО
КОМПЛЕКСУ ОСНОВІ ПЛІС
ALTERA**

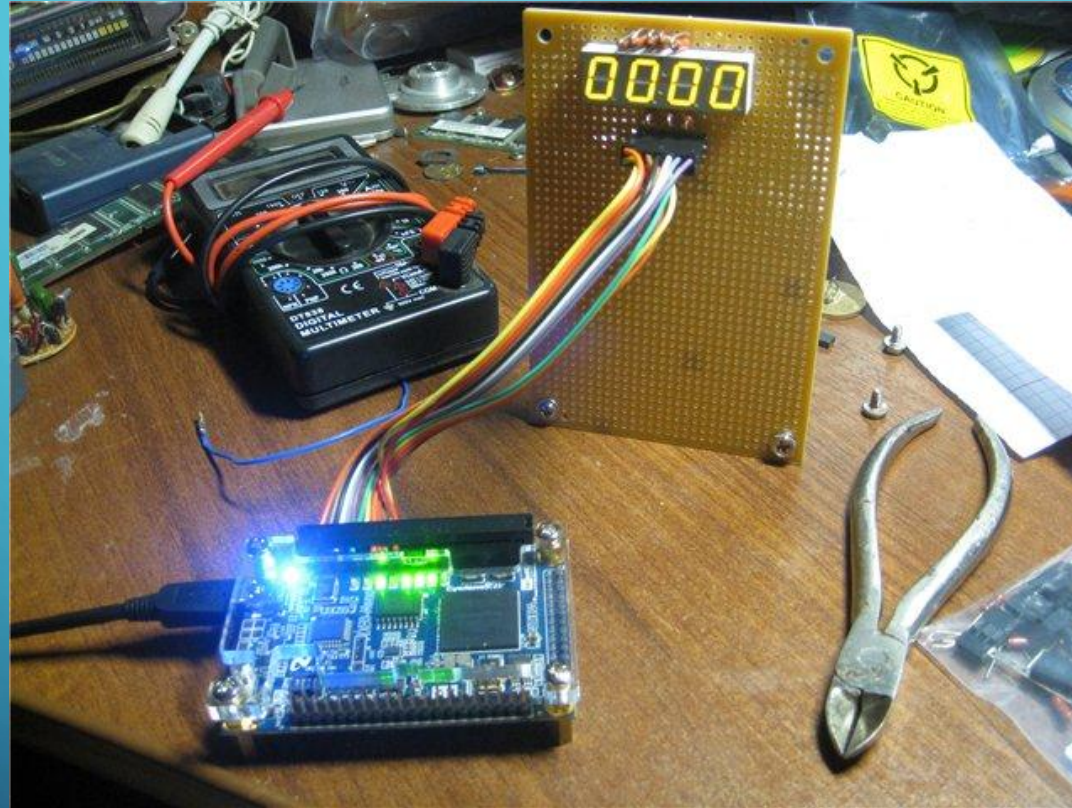
ВИКОНАВ: БАЙДЖАНОВ СЕРДАР МУРАДОВИЧ

КЕРІВНИК: ГАРНАГА ВОЛОДИМИР АНАТОЛІЙОВИЧ

МЕТА РОБОТИ:

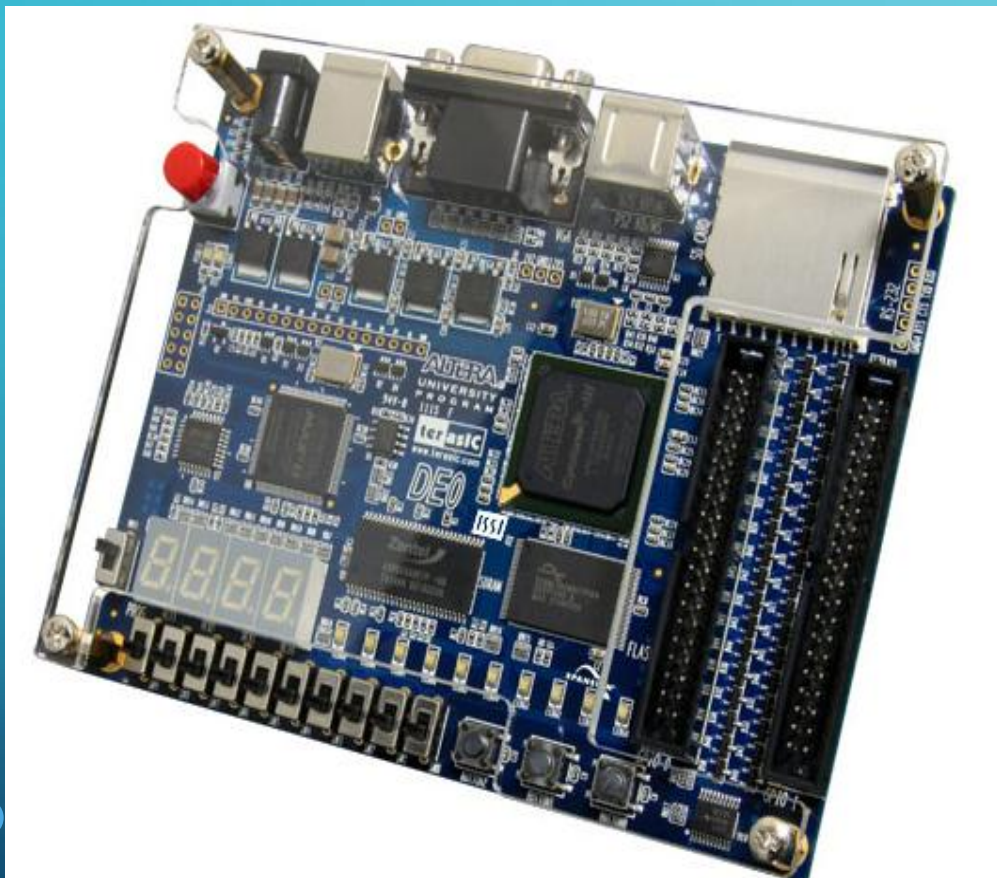
Розробка лабораторного комплексу для вивчення пристроїв на основі ПЛІС Altera. Знайомство з середовищем проектування Quartus II. Написання програм мовою Verilog та VHDL. Розробка методичного забезпечення для 6-ти лабораторних робіт з вивчення логічних елементів.

Програмована логічна інтегральна схема - електронний компонент, який використовується для створення цифрових інтегральних схем. На відміну від звичайних цифрових мікросхем, логіка роботи ПЛІС не визначається при виготовленні, а задається за допомогою програмування.



Приклад використання ПЛІС

СТЕНД ДЛЯ ВИВЧЕННЯ ПЛІС ALTERA



На платі змонтована мікросхема Altera Cyclone III 3С16 FPGA, яка містить 15408 логічних елементів. Плата забезпечує 346 користувальницьких ліній I / O, володіє великим набором можливостей, які роблять її зручною для використання в розширених курсах лекцій в університетах і при розробці складних цифрових систем.

Плата DEO об'єднує малу споживану потужність, низьку вартість і високу продуктивність Altera Cyclone III FPGA для управління різними функціями плати DEO.

У комплект поставки, крім самої плати розробки DEO Development Board, входить програмне забезпечення, зразки розробок і допоміжні компоненти, необхідні для забезпечення простого доступу до плати DEO.

ФУНКЦІОНАЛЬНА СХЕМА FPGA CYCLONE III КОМПАНІЇ АЛЬТЕРА

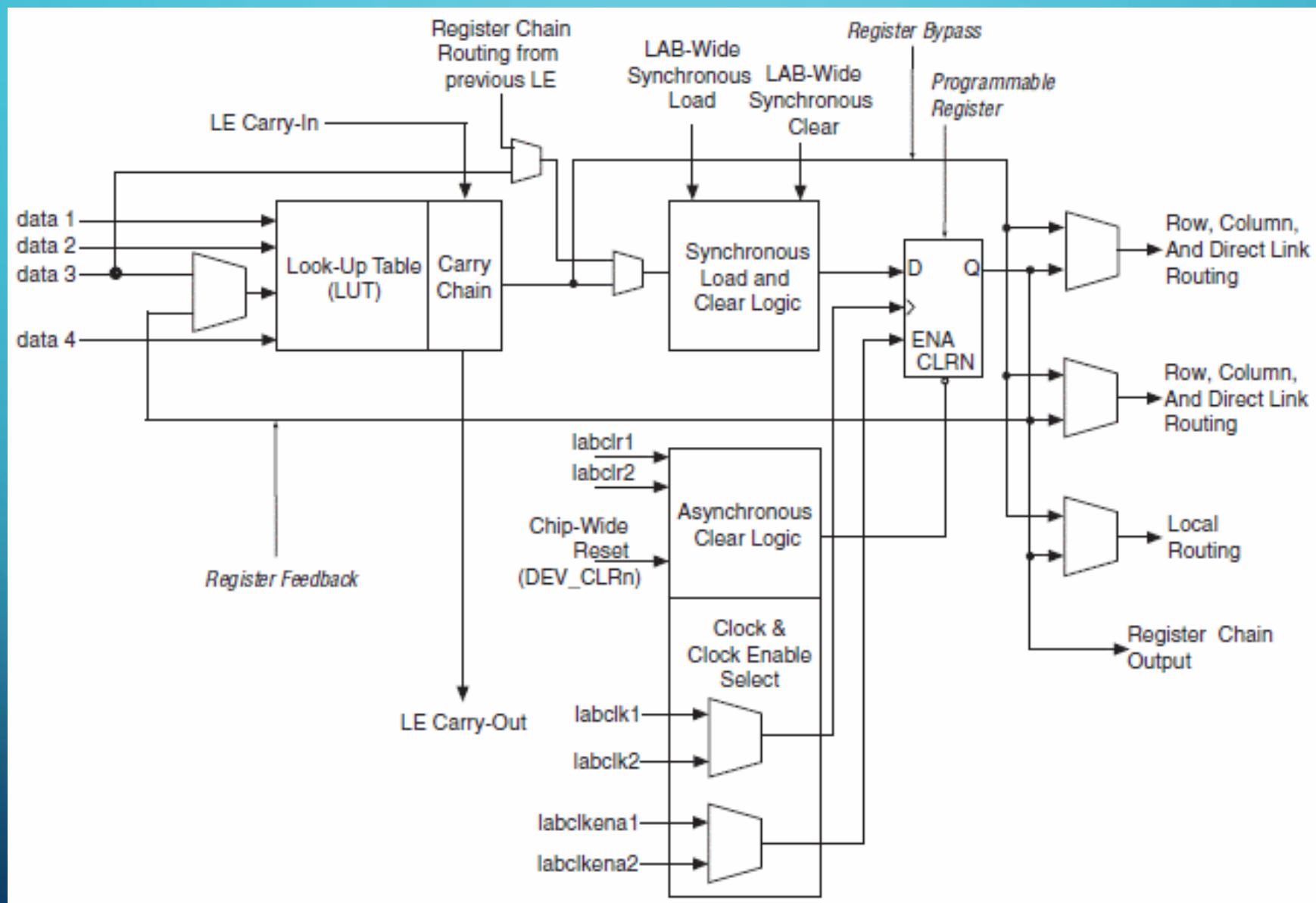
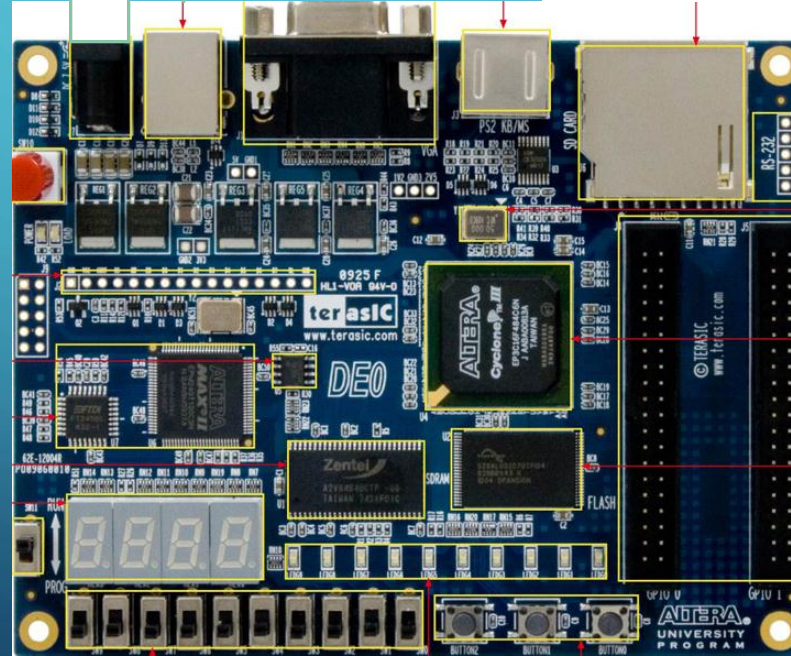
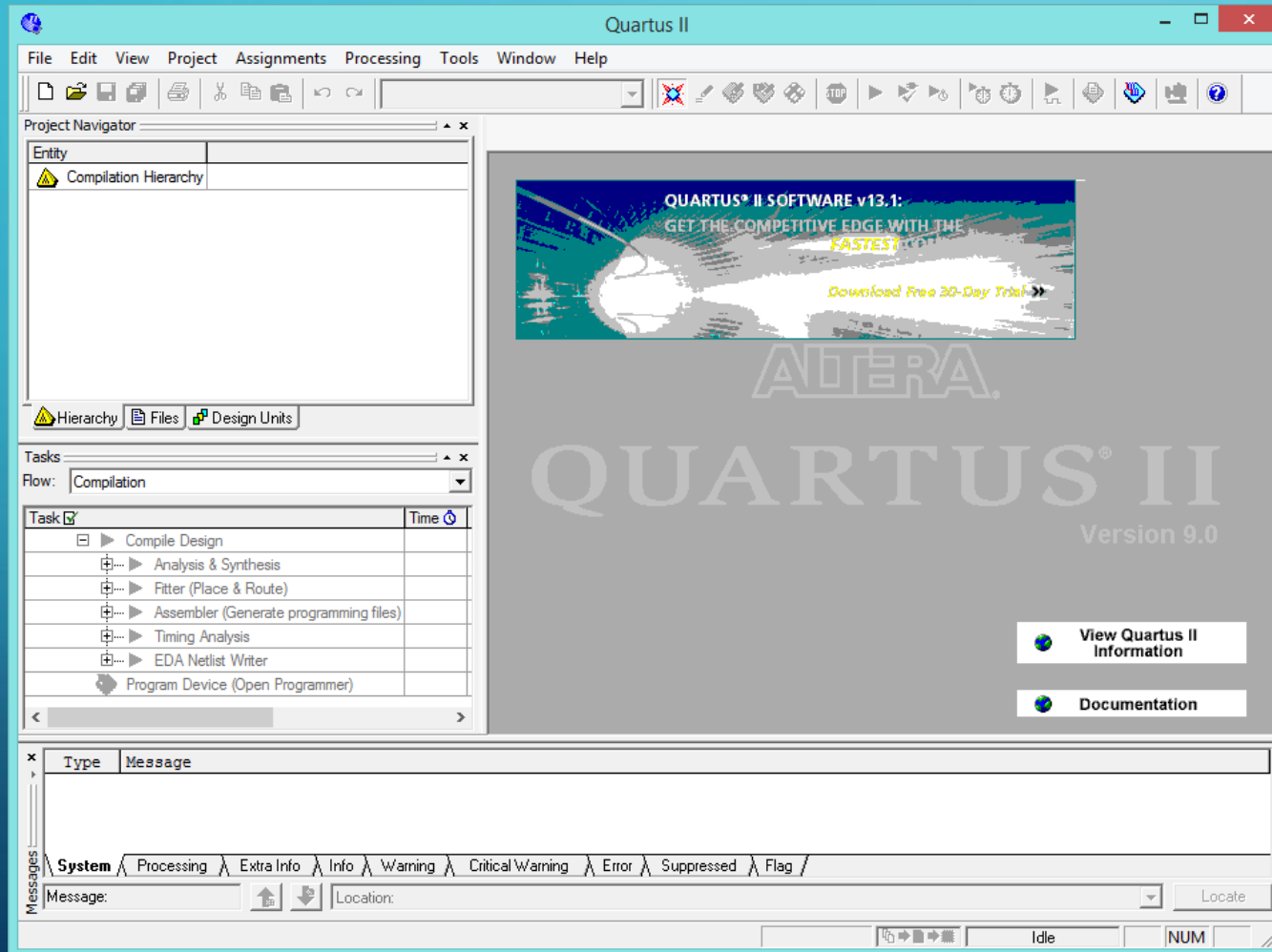


СХЕМА ПІД'ЄДНАННЯ



СЕРЕДОВИЩЕ ПРОЕКТУВАННЯ QUARTUS II.



Програмний пакет Quartus[®] II фірми Altera[®] являє собою повну, багатоплатформне середовище проектування, легко адаптується до вимог конкретного проекту.

Це комплексна середовище для розробки систем на програмованому кристалі (SOPC). Пакет Quartus II включає в себе всі утиліти, необхідні для роботи з мікросхемами FPGA і CPLD.

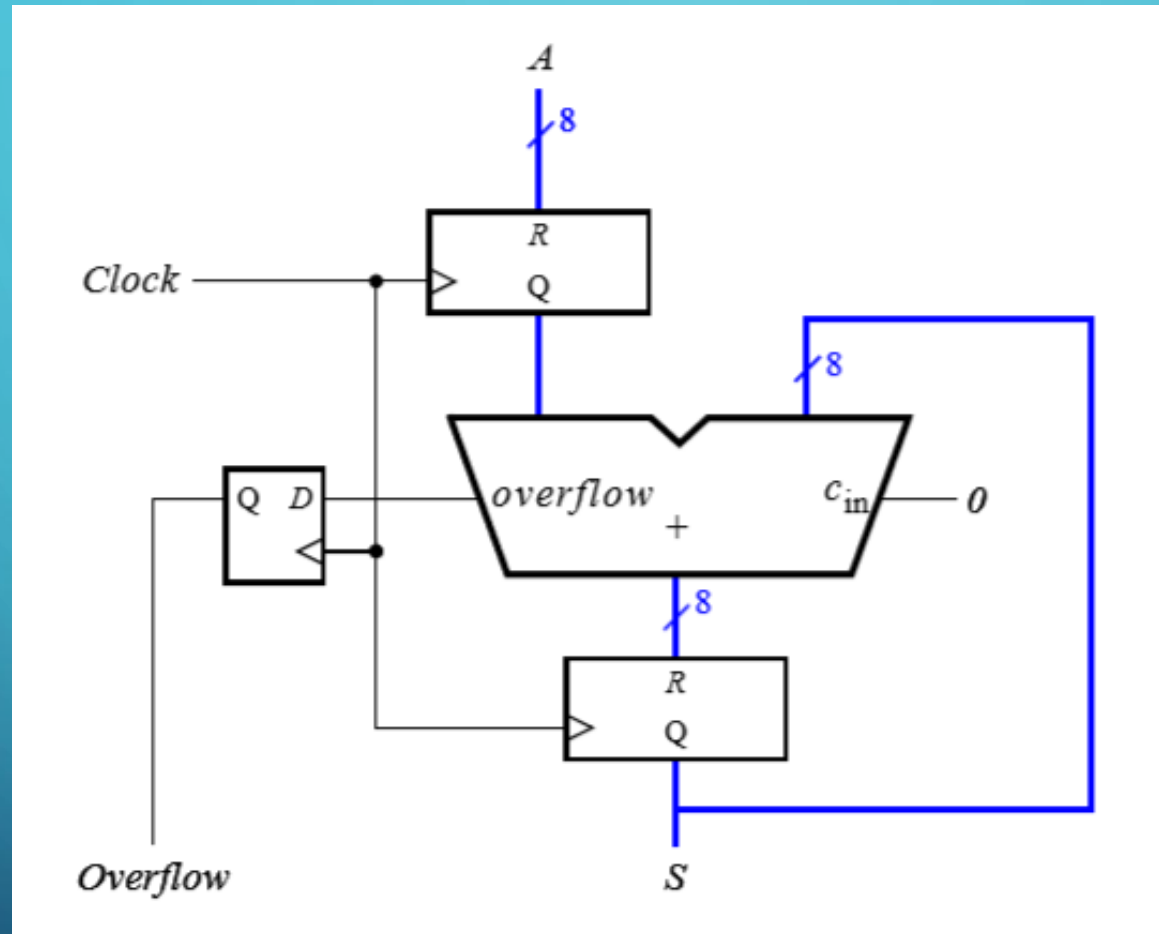
СПИСОК РОЗРОБЛЕНИХ ЛАБОРАТОРНИХ РОБІТ

Розробка цих лабораторних робіт покращує рівень викладання з курсів “Комп’ютерна електроніка”, “Цифрова обробка сигналів”, “Комп’ютерна схемотехніка”, “Архітектура комп’ютерів”.

На даний момент розроблені такі роботи:

- 1) Суматори, вичітателі та мультиплікатори;
- 2) Кінцеві автомати;
- 3) Блоки пам'яті;
- 4) Простий процесор;
- 5) Удосконалений процесор;
- 6) Реалізація алгоритмів в обладнанні.

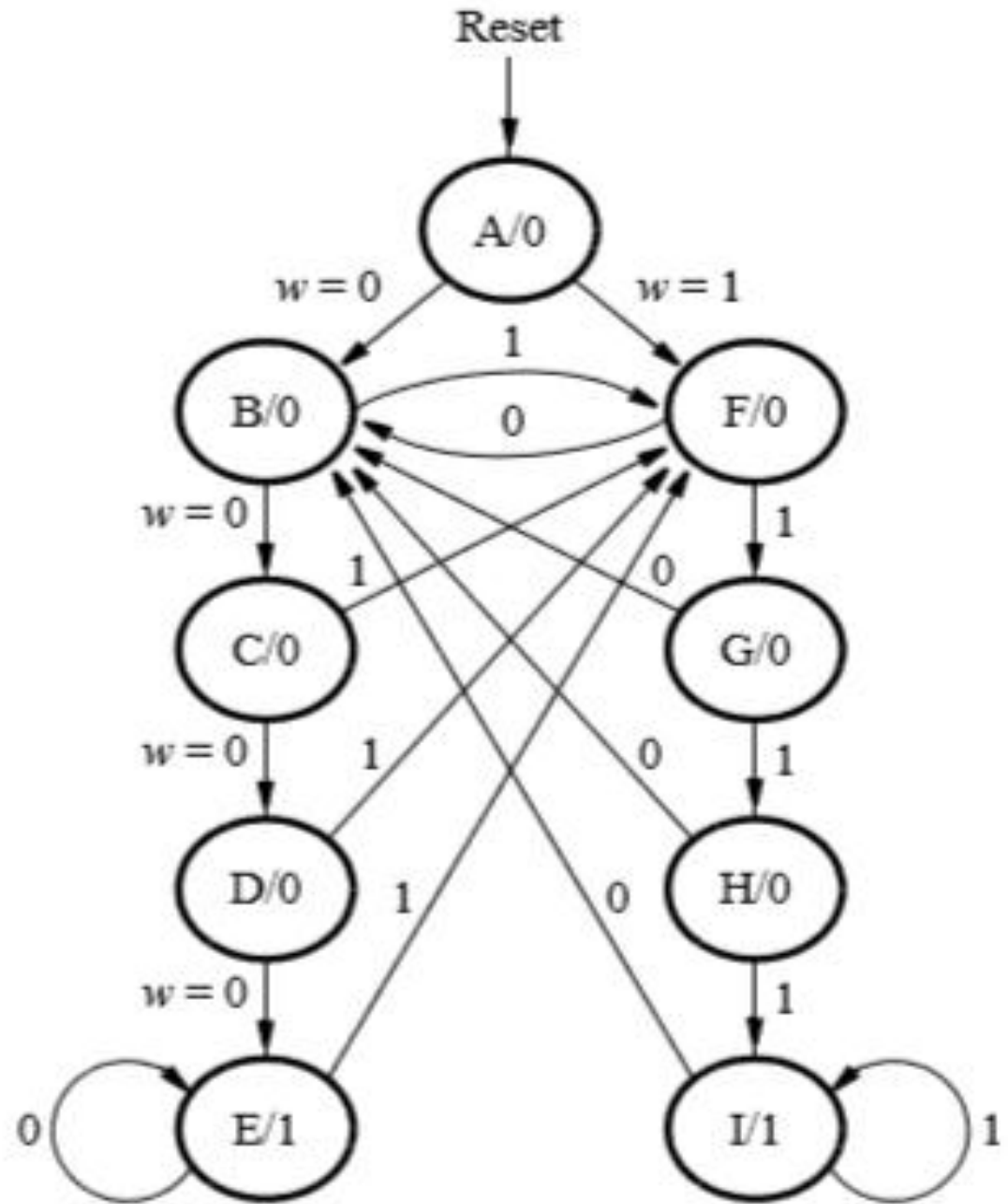
СХЕМИ, ЯКІ РЕАЛІЗОВАНІ В ЛАБОРАТОРНИХ РОБОТАХ. СУМАТОРИ, ВИЧІТАТЕЛІ ТА МУЛЬТИПЛІКАТОРИ;



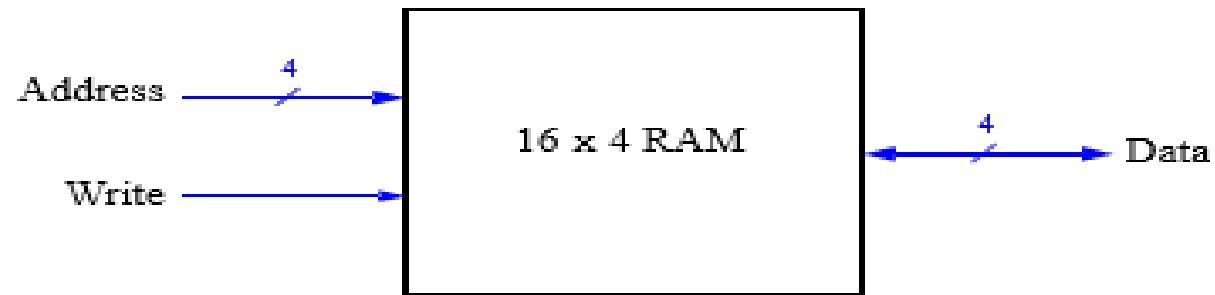
Восьми-бітна схема аккумулятора

КІНЦЕВІ АВТОМАТИ

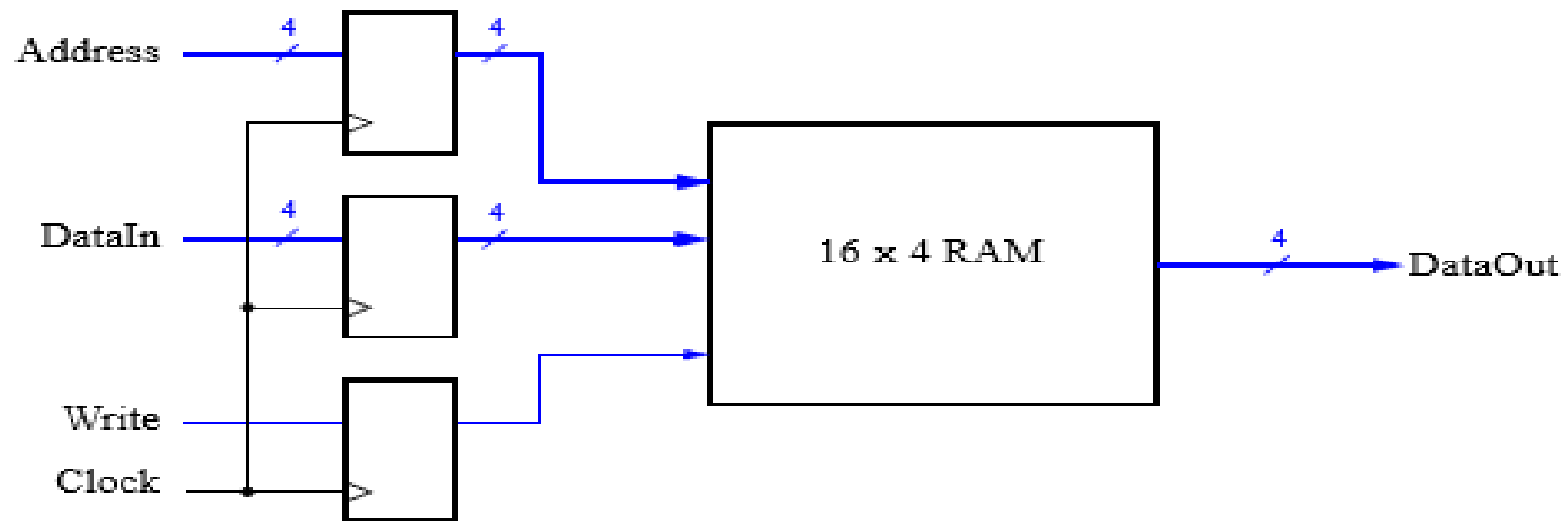
Граф станів для кінцевого автомата



БЛОКИ ПАМ'ЯТІ



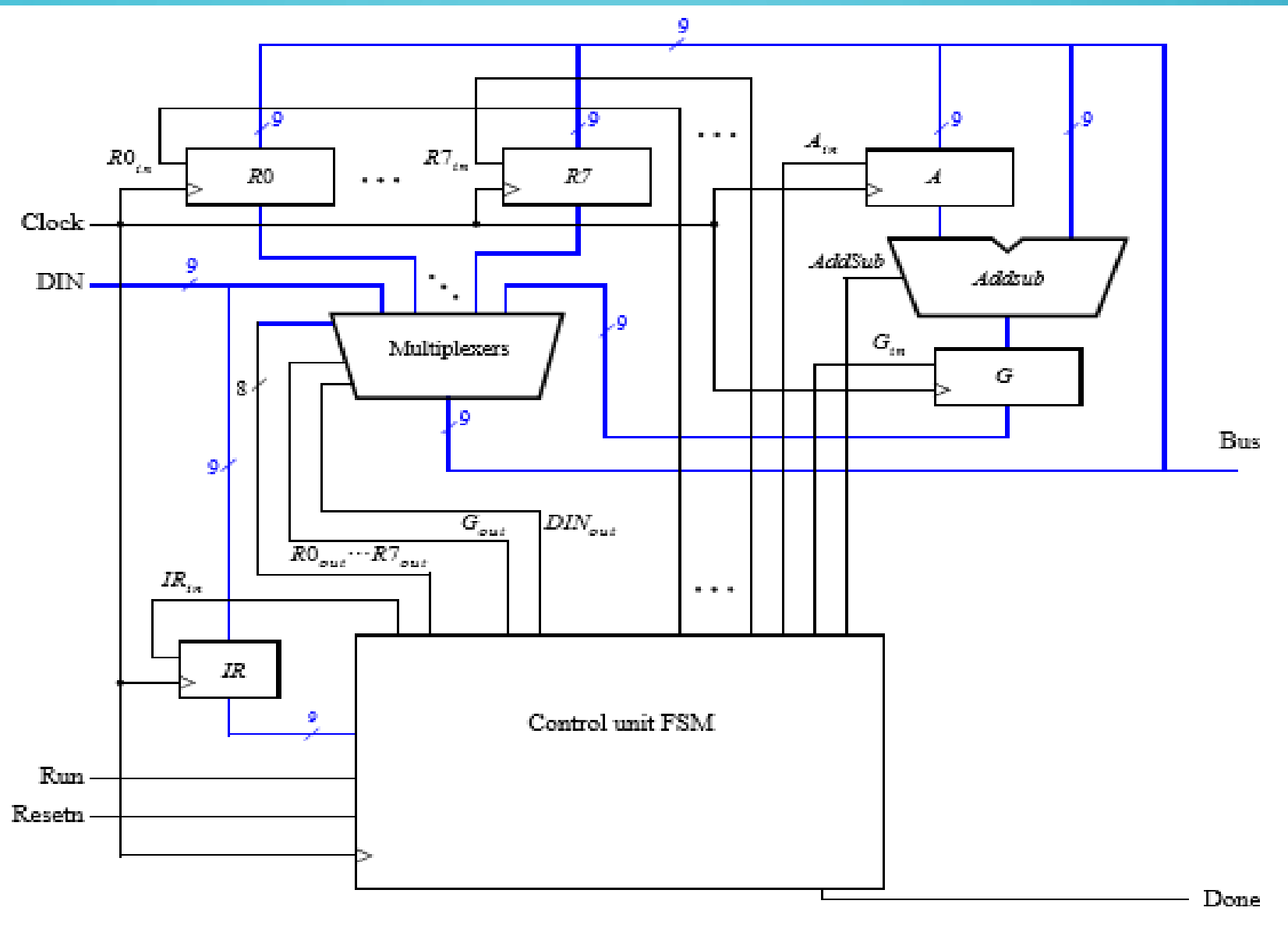
(a) RAM organization



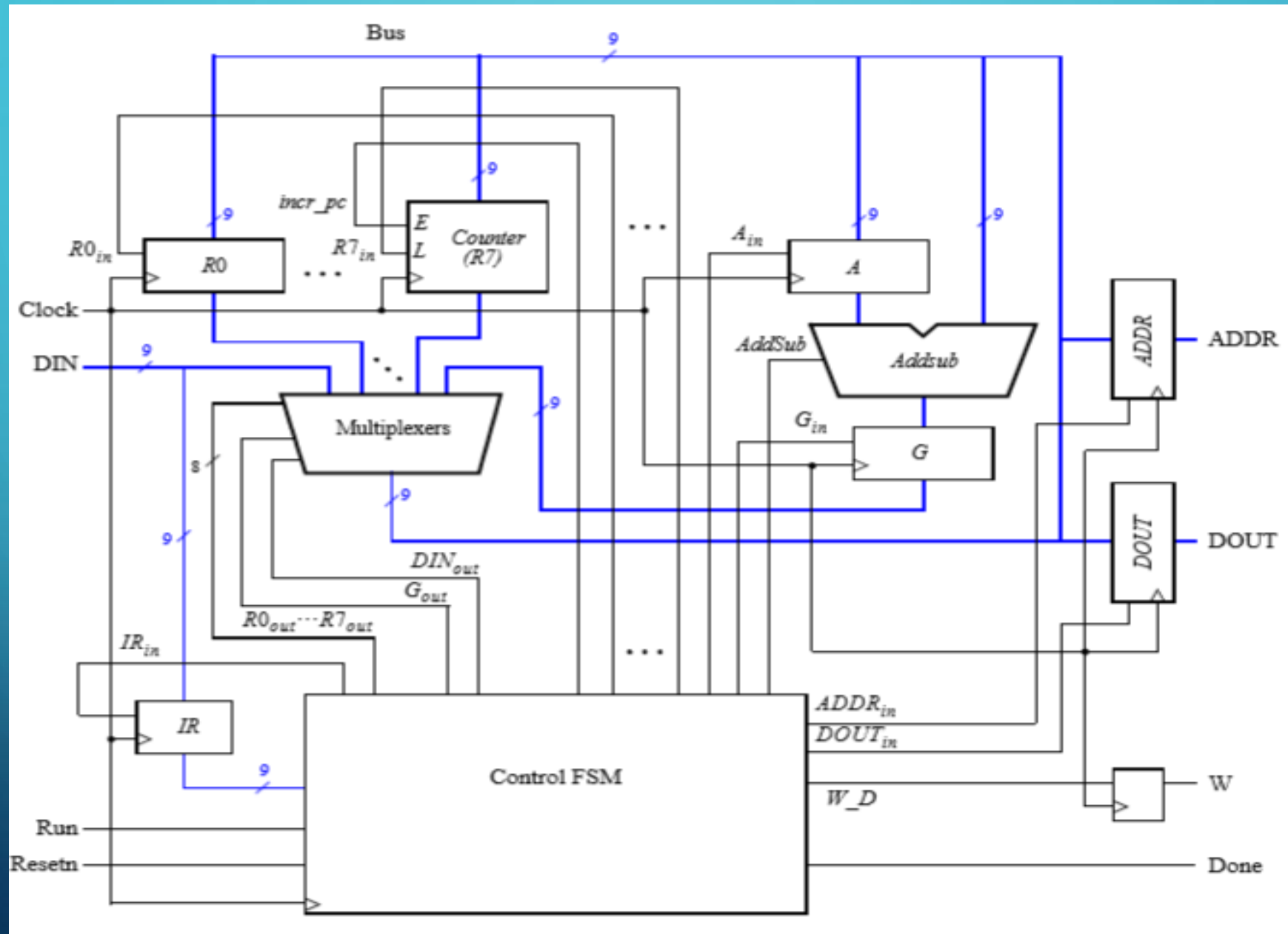
(b) RAM implementation

модуль ОЗУ 16 x 4

ПРОСТЫЙ ПРОЦЕССОР



УДОСКОНАЛЕНИЙ ПРОЦЕССОР



ТЕХНІКО-ЕКОНОМІЧНЕ ОБҐРУНТУВАННЯ ТА ЕКОНОМІЧНА ЧАСТИНА

- В розділі техніко-економічне обґрунтування ми дослідили цінову політику та визначили основних конкурентів. Провели розрахунки, які підтверджують економічну доцільність нової розробки. Та визначили що необхідно, щоб розробка мала мінімальні розміри і була простою в користуванні.
- На підтвердження економічної доцільності розробки свідчить:
 - - економічний ефект на експлуатаційних витратах для споживача, який становить $E = 349,89$ (грн./рік.)
 - - економічний ефект на ціні, для споживача, який становить $\Delta C = 1620,28$ (грн).
- Термін окупності витрат для виробника складає $T_o = 0,31$ року, що підтверджує економічну ефективність розробки.

ВИСНОВКИ

- У результаті отримано лабораторний комплекс, який дозволяє покращити рівень викладання курсів “Комп’ютерна електроніка”, “Цифрова обробка сигналів”, “Комп’ютерна схемотехніка”, “Архітектура комп’ютерів”, а також поліпшити навички програмування та аналізу інтегральних схем. З цієї точки зору тема дипломного проекту є досить актуальною.
- Основним шляхом вдосконалення розробленого лабораторного комплексу є його доповнення на різні теми.

The image features a dark blue gradient background with white circuit-like lines in the corners. These lines consist of straight paths that branch out and terminate in small circles, resembling a stylized PCB or network diagram. The lines are located in the top-left, top-right, bottom-left, and bottom-right corners.

ДЯКУЮ ЗА
УВАГУ!