



УКРАЇНА

(19) **UA** (11) **51958** (13) **U**
(51) МПК (2009)
H03K 5/22
G05B 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

1

2

(21) u201000906

(22) 29.01.2010

(24) 10.08.2010

(46) 10.08.2010, Бюл.№ 15, 2010 р.

(72) АЗАРОВ ОЛЕКСІЙ ДМИТРОВИЧ, БОГОМОЛОВ СЕРГІЙ ВІТАЛІЙОВИЧ, ГАРНАГА ВОЛОДИМИР АНАТОЛІЙОВИЧ, КИРИЛЕНКО ДМИТРО ОЛЕГОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Двотактний симетричний підсилювач струму, який містить перше та друге джерело струмів, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотири транзистори, корегуючий конденсатор, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку та коригуючого конденсатора, а також з емітерами п'ятого і шостого транзисторів, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого, восьмого, дев'ятого, десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого і двадцятого транзисторів з'єднано з шиною додатного живлення, емітери двадцять шостого і двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення.

транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, емітери сьомого, тринадцятого, сімнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери восьмого, чотирнадцятого, вісімнадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку та з вихідною шиною, який **відрізняється** тим, що у нього введено двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий та тридцятий транзистор, причому бази та колектори двадцять п'ятого і двадцять шостого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, а також базами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого, двадцять дев'ятого та двадцятого, тридцятого транзисторів відповідно, а також з базами тринадцятого і чотирнадцятого транзисторів відповідно, бази двадцять дев'ятого і тридцятого транзисторів з'єднано з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з емітерами двадцять першого і двадцять другого транзисторів відповідно, а також з другим виводом коригуючого конденсатора, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцять шостого і двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення.

(19) **UA** (11) **51958** (13) **U**

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач струму (А.с. № 1548841 СССР Н03F3/26, 1989), який містить перший і другий транзистори, які мають різну структуру. Емітери цих транзисторів з'єднано і вони є входом підсилювача струму. Третій та четвертий транзистори, які ввімкнено по схемі з загальним емітером, мають структуру відповідно другого та першого транзисторів, їх колектори є виходами підсилювача струму, а бази третього та четвертого транзисторів підключено до колекторів першого та другого транзисторів відповідно. Бази першого та другого транзисторів з'єднано з загальною шиною відповідно через перший та другий транзистори в діодному включенні і перший та другий струмозадаючі елементи, які включено між шинами джерела живлення і базами відповідно першого та другого транзисторів. Перший та другий транзистори в діодному включенні мають структуру відповідно до першого та другого транзисторів. Перший та другий струмозадаючі елементи виконано відповідно на першому та другому відбивачах струму і п'ятому та шостому транзисторах, які мають структуру відповідно до третього та четвертого транзисторів. Бази п'ятого та шостого транзисторів є виходами відповідно першого та другого струмозадаючого елементів, їх колектори з'єднано з загальною шиною, а емітери - з виходами відповідно першого та другого відбивачів струму. Входи відбивачів струму з'єднано через двополосний струмозадаючий елемент. Колектори третього та четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому та четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого та восьмого транзисторів, які ввімкнено по схемі з загальним колектором і які мають структуру відповідно до третього транзистора в діодному включенні. Емітери сьомого та восьмого транзисторів з'єднано, вони є виходом підсилювача і через резистор його підключено до загальної шини.

Недоліком пристрою є висока нелінійність.

За прототип обрано підсилювач постійного струму (Патент України №11189, бюл. №12, 2005 р.), який містить перше та друге джерело струмів, два резистори, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотирьох транзисторів, коригуючий конденсатор, причому вхідну шину з'єднано з першим виводом першого резистора, другий вивід першого резистора з'єднано з першими виводами резистора зворотного зв'язку та коригуючого конденсатора, а також з емітерами п'ятого і шостого транзисторів, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму

відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, емітери третього, сьомого, тринадцятого, сімнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери четвертого, восьмого, чотирнадцятого, вісімнадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з шиною нульового потенціалу через другий резистор та з вихідною шиною.

Недоліком прототипу є низький коефіцієнт підсилення та низька швидкодія, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними збільшується коефіцієнт підсилення та підвищується швидкодія, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у двотактний симетричний підсилювач струму, який містить перше та друге джерела струмів, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять чотири транзистори, корегу-

ючий конденсатор, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку та коригуючого конденсатора, а також з емітерами п'ятого і шостого транзисторів, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого, восьмого, дев'ятого, десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, а також базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, емітери сьомого, тринадцятого, сімнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери восьмого, чотирнадцятого, вісімнадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку та з вихідною шиною введено двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий та тридцятий транзистор, причому бази та колектори двадцять п'ятого і двадцять шостого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, а також базами сьомого і восьмого транзисторів відповідно, бази та колектори двадцять сьомого і двадцять восьмого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також емітерами дев'ятнадцятого, двадцять дев'ятого та двадцятого, тринадцятого транзисторів відповідно, а також з базами тринадцятого і чотирнадцятого транзисторів відповідно, бази двадцять дев'ятого і тринадцятого транзисторів з'єднано з базами дев'ятнадцятого і двадцятого транзисторів відповідно, емітерами

п'ятнадцятого і шістнадцятого транзисторів відповідно, а також колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також емітерами п'ятнадцятого і шістнадцятого транзисторів відповідно, колектори двадцять дев'ятого і тринадцятого транзисторів об'єднано та з'єднано з емітерами двадцять першого і двадцять другого транзисторів відповідно, а також з другим виводом коригуючого конденсатора, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднано з шиною додатного живлення, емітери двадцять шостого і двадцять восьмого транзисторів з'єднано з шиною від'ємного живлення.

На кресленні (фіг.) представлено принципову схему підсилувача постійного струму.

Пристрій містить вхідну шину 6, яку з'єднано з першими виводами резистора зворотного зв'язку 19 та коригуючого конденсатора 24, а також з емітерами п'ятого 9 і шостого 10 транзисторів, бази п'ятого 9 і шостого 10 транзисторів з'єднано з базами та колекторами першого 2 і другого 4 транзисторів відповідно, а також з шинами додатного 37 і від'ємного 38 живлення через перше 1 та друге 5 джерела струму відповідно, емітери першого 2 і другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, колектори п'ятого 9 і шостого 10 транзисторів з'єднано з колекторами третього 8 і четвертого 11 транзисторів, а також з базами п'ятнадцятого 21 і шістнадцятого 22 транзисторів відповідно, бази третього 8 і четвертого 11 транзисторів з'єднано з колекторами сьомого 13 і восьмого 16 транзисторів відповідно, а також колекторами дев'ятого 14 і десятого 15 транзисторів відповідно, емітери третього 8 і четвертого 11 з'єднано з базами та колекторами двадцять п'ятого 7 і двадцять шостого 12 транзисторів відповідно, а також базами сьомого 13 і восьмого 16 транзисторів відповідно, емітери дев'ятого 14 і десятого 15 транзисторів об'єднано, бази дев'ятого 14 і десятого 15 транзисторів з'єднано з базами та колекторами одинадцятого 17 і дванадцятого 18 транзисторів відповідно, а також з колекторами п'ятнадцятого 21 і шістнадцятого 22 транзисторів відповідно, емітери одинадцятого 17 і дванадцятого 18 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, емітери п'ятнадцятого 21 і шістнадцятого 22 транзисторів з'єднано з колекторами тринадцятого 20 і чотирнадцятого 23 транзисторів відповідно, а також базами дев'ятнадцятого 26, двадцять дев'ятого 32 та двадцятого 29, тринадцятого 33 транзисторів відповідно, бази тринадцятого 20 і чотирнадцятого 23 транзисторів з'єднано з базами та колекторами сімнадцятого 25, двадцять сьомого 31 та вісімнадцятого 30, двадцять восьмого 34 транзисторів відповідно, а також з емітерами дев'ятнадцятого 26, двадцять дев'ятого 32 та двадцятого 29, тринадцятого 33 транзисторів відповідно, колектори дев'ятнадцятого 26 і двадцятого 29 транзисторів з'єднано з базами та колекторами двадцять першого 27 і двадцять другого 28 транзисторів відповідно, а також базами двадцять третього 35 і двадцять четвертого 36 транзисторів відповідно, емітери двадцять першого 27 і двадцять другого 28 транзисторів об'єднано та з'єднано з другим виводом коригуючого конден-

сатора 24, емітери двадцять п'ятого 7, сьомого 13, тринадцятого 20, сімнадцятого 25, двадцять сьомого 31 та колектор двадцять третього 35 транзисторів з'єднано з шиною додатного живлення 37, емітери двадцять шостого 12, восьмого 16, чотирнадцятого 23, вісімнадцятого 30, двадцять восьмого 34 та колектор двадцять четвертого 36 транзисторів з'єднано з шиною від'ємного живлення 39, емітери двадцять третього 35 і двадцять четвертого 36 транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку 19 та з вихідною шиною 38.

Пристрій працює наступним чином.

Якщо вхідний струм втікає через вхідну шину 6, то шостий 10 транзистор привідкривається, а п'ятий 9 транзистор прикривається. При цьому колекторний струм шостого 10 транзистора збільшується, а п'ятого 9 транзистора зменшується, що у свою чергу призводить до збільшення базового струму чотирнадцятого 23 транзистора та зменшення базового струму тринадцятого 20 транзистора. Це призводить до привідкривання двадцятого 29, тринадцятого 33 транзисторів та прикривання дев'ятнадцятого 26 і двадцять дев'ятого 32 транзисторів. При цьому потенціал точки об'єднання емітерів двадцять першого 27, двадцять другого 28 та колекторів двадцять дев'ятого 32, тринадцятого 33 та другого виводу коригую чою конденсатора 24 зменшується. При цьому точка об'єднання емітерів двадцять третього 35 і двадцять четвертого 36 із другим виводом резистора зворотного зв'язку 19 та вихідною шиною 38 відслідковує даний потенціал і також зменшується прямує до -Уж.

Якщо струм витікає з вхідної шини 6, то шостий 10 транзистор прикривається, а п'ятий 9 транзистор привідкривається. При цьому колекторний струм шостого 10 транзистора зменшується, а п'ятого 9 транзистора збільшується, що у свою чергу призводить до зменшення базового струму чотирнадцятого 23 транзистора та збільшення базового струму тринадцятого 20 транзистора. Це призводить до прикривання двадцятого 29, тринадцятого 33 транзисторів та привідкривання дев'ятнадцятого 26 і двадцять дев'ятого 32 транзисторів.

При цьому потенціал точки об'єднання емітерів двадцять першого 27, двадцять другого 28 та колекторів двадцять дев'ятого 32, тринадцятого 33 та другого виводу коригую чою конденсатора 24 збільшується. При цьому точка об'єднання емітерів двадцять третього 35 і двадцять четвертого 36 із другим виводом резистора зворотного зв'язку 19 та вихідною шиною 38 відслідковує даний потенціал і також збільшується прямує до + Уж.

Перше 1 і друге 5 джерела струмів у поєднанні з першим 2 та другим 4 транзистором утворюють схему завдання режимів по постійному струму каскадів схеми.

П'ятий 9 і шостий 10 транзистори утворюють вхідний двотактний каскад.

Дев'ятий 14, десятий 15, одинадцятий 17, дванадцятий 18 транзистори утворюють двонаправлений відбивач струму, що в поєднанні із конденсаторами струму, які побудовано на двадцять п'ятому 7, третьому 8, сьомому 13 та четвертому 11, двадцять шостому 12, восьмому 16 транзисторах відповідно, задають робочі точки для проміжних підсилювальних каскадів, які побудовано на п'ятнадцятому 21 та шістнадцятому 22 транзисторах відповідно.

Відбивачі струму на тринадцятому 20, сімнадцятому 25, дев'ятнадцятому 26 та чотирнадцятому 23, вісімнадцятому 30, двадцятому 29 транзисторах разом із двадцять сьомим 31 та двадцять восьмим 34 транзисторами у діодному вмиканні дозволяють вдвічі збільшити коефіцієнт підсилення по струму. Для розвантаження дев'ятнадцятого 26 і двадцятого 29 транзисторів введені двадцять дев'ятий 32 та тринадцятий 33 транзистор відповідно.

Двадцять перший 27, двадцять другий 28, двадцять третій 35 та двадцять четвертий 36 транзистори утворюють двотактний симетричний вихідний каскад.

Резистор зворотного зв'язку 19 задає коефіцієнт підсилення схеми. Коригуючий конденсатор 24 коригує АЧХ та запобігає генерації схеми.

Шини додатного 37 і від'ємного 39 живлення, а також шина нульового потенціалу 3 задають напруги живлення для каскадів схеми.

