



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№ 1478217

На основании полномочий, предоставленных Правительством СССР,  
Государственный комитет СССР по делам изобретений и открытий  
выдал настоящее авторское свидетельство на изобретение:  
"Устройство для контроля З-кода Фибоначчи"

Автор (авторы): Стахов Алексей Петрович, Лужецкий Владимир  
Андреевич, Козлюк Петр Владимирович и Ваховский Виктор  
Григорьевич

Заявитель: ВИННИЦКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ

Заявка № 4196046 Приоритет изобретения 12 февраля 1987г.

Зарегистрировано в Государственном реестре  
изобретений СССР

8 января 1989г.

Действие авторского свидетельства распро-  
страняется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) SU (11) 1478217 A1

(50) 4 G 06 F 11/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГНТ СССР

ВСЕСОВЕТСКАЯ  
ПАТЕНТНАЯ КОММЕРСИАЛЬНАЯ  
Е.С.

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ к авторскому свидетельству

(21) 4196046/24-24

(22) 12.02.87

(46) 07.05.89, Бюл. № 17

(71) Винницкий политехнический институт

(72) А.П.Стахов, В.А.Лужецкий,  
П.В.Козлюк и В.Г.Ваховский

(53) 681.3(088.8)

(56) Авторское свидетельство СССР  
№ 817718, кл. G 06 F 11/00, 1981.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ З-КОДА ФИБОНАЧЧИ

(57) Изобретение относится к вычислительной технике и может быть использовано для контроля информации в системах, использующих З-коды Фибоначчи. Целью изобретения является повышение достоверности контроля. Устройство

содержит девять триггеров первого регистра, шесть блоков декодирования, второй регистр, десять элементов ИЛИ, элемент ЗАПРЕТ, девять информационных входов устройства, два управляющих входа устройства, вход установки устройства, управляющий вход блока декодирования, четыре входа блока декодирования, девять прямых выходов соответствующих девяти триггеров первого регистра, шесть выходов соответствующих шести триггеров первого регистра, шесть разрядов, начиная с младшего второго регистра, девять выходов соответствующих девяти элементов ИЛИ группы. Блок декодирования содержит семь элементов И, четыре элемента ИЛИ, элемент НЕ. 1 э.п.ф-лы, 2 ил., 3 табл.

1  
Изобретение относится к вычислительной технике и может быть использовано для контроля информации в системах, использующих З-коды Фибоначчи.

Целью изобретения является повышение достоверности контроля.

На фиг.1 представлена структурная схема устройства для  $n = 9$ ; на фиг.2 - функциональная схема блока декодирования.

Устройство содержит триггеры 1.1-1.9 первого регистра, блоки 2.1-2.6 декодирования, второй регистр 3, группу элементов ИЛИ 4.1-4.9, элемент ИЛИ 5, элемент ЗАПРЕТ 6, информационные входы 7 устройства, первый 8

и второй 9 управляющие входы устройства, вход 10 установки устройства, управляющий вход 11 блока декодирования, четыре входа 12-15 блока декодирования, прямые выходы 16-24 соответствующих триггеров 1.1-1.9 первого регистра, инверсные выходы 25-30 соответствующих триггеров 1.3-1.7 первого регистра, выходы 31-36 разрядов, начиная с младшего, второго регистра 3, выходы 37-45 соответствующих элементов ИЛИ группы 4.1-4.9.

В состав блока декодирования входят первый 46, второй 47, третий 48, четвертый 49, пятый 50, шестой 51 и седьмой 52 элементы И, первый 53,

SU (11) 1478217 A1

второй 54, третий 55 и четвертый 56 элементы ИЛИ и элемент ИЕ 57.

Устройство работает следующим образом.

В Фибоначчиевой р-системе счисления значение весов разрядов  $\varphi_r(i)$  определяется из рекуррентного выражения

$$\varphi_r(i) = \begin{cases} 1, & i \leq r+1; \\ \varphi_r(i-1) + \varphi_r(i-1-r), & i > r+1. \end{cases} \quad (1)$$

Так как для  $r=3$  выражение принимает вид

$$\varphi_3(i) = \begin{cases} 1, & i \leq 4, \\ \varphi_3(i-1) + \varphi_3(i-4), & i > 4 \end{cases}$$

или

$$\varphi_3(i) = \begin{cases} 1, & i \leq 4, \\ \varphi_3(i-2) + \varphi_3(i-4) + \varphi_3(i-5), & i > 4. \end{cases} \quad (2)$$

Для кода минимальной формы (М-формы) 3-кода Фибоначчи существует код частично развернутой формы (ЧР-форма), разряды  $T(i)$  которого определяются с учетом выражения (2) следующими выражениями:

$$T(i) = \begin{cases} M(4), & i = 1, \\ M(4) + M(5) & i = 2, \\ M(5) + M(6) & i = 3, \\ M(i) + M(i+2) + M(i+3), & i \geq 3, \end{cases} \quad (3)$$

где  $M(i)$  –  $i$ -й разряд кода М-формы.

При этом каждая единица кода М-формы в коде ЧР-формы представляется последовательностью 1011, т.е. код ЧР-формы получается путем умножения кода М-формы на порождающий полином  $X^3 + X + 1$ .

В качестве примера в табл. I приведены коды М-формы и ЧР-формы чисел 8 и 9.

Два дополнительных младших разряда кода ЧР-формы имеют нулевой вес, а два старших разряда всегда равны нулю. Поэтому если не использовать два старших разряда, то разрядность кода ЧР-формы будет такая же, как и кода М-формы. Код ЧР-формы любой разрядности имеет минимальное кодовое расстояние, равное трем, что позволяет исправлять одиночные ошибки.

Из выражения (3) можно определить значения разрядов кода М-формы при декодировании ЧР-формы

$$M(3+i) = T(i+3) \cdot \bar{T}(i+2) \cdot T(i+1) \cdot T(i), \quad i = 1, 2, \dots, n-3. \quad (4)$$

5

Табл. 2 декодирования приведена с учетом (4) и наличия одиночных ошибок в коде ЧР-формы (звездочками отмечены неисправные разряды).

Процедура декодирования заключается в анализе всех групп из четырех соседних разрядов кода ЧР-формы и преобразовании их в соответствующие разряды кода М-формы согласно таблице декодирования без учета ошибочных разрядов.

При этом все последовательности (тетрады) в коде ЧР-формы 1011 дают единицу в соответствующий разряд кода М-формы и затем обнуляются, т.е. происходит параллельное деление на порождающий полином  $X^3 + X + 1$ . Если ошибки отсутствуют, то в регистре кода ЧР-формы устанавливаются нулевые значения всех разрядов. Ошибочные комбинации дают нулевой остаток. Если имеет место одиночная ошибка, то она исправляется согласно таблице декодирования. Кроме того, исправляются все одиночные ошибки, возникающие в группах разрядов ЧР-формы, начинающихся номерами  $i, i+8, i+16, \dots, i+k \cdot 8$  ( $k = 1, 2, \dots$ ). Корректирующая функция  $F_i$  для  $i$ -й тетрады ( $i=1-n-3$ ) определяется выражением

$$F_i = T_i T_{i+1} \cdot (T_{i+2} + T_{i+3}) + \bar{T}_{i+2} T_{i+3} \cdot (T_i + T_{i+1}).$$

Таким образом, процедура исправления одиночных ошибок в коде ЧР-формы состоит из двух тактов: на первом такте декодируются группы разрядов, не содержащие ошибок, и анализируется остаток; на втором такте при наличии ошибок происходит их исправление согласно таблице декодирования.

Триггеры 1.1-1.9 входного регистра предназначены для записи исходного кода с информационных входов 8 устройства.

Шесть блоков 2 декодирования предназначены для деления на порождающий полином  $X^3 + X + 1$  (элементы И 48, 49 и ИЛИ 5) и выделения комбинаций, содержащих одиночную ошибку в группе, дающей единицу в соответствующий разряд кода М-формы согласно выражения (5).

55

Управляющий вход 8 устройства устанавливает нулевым сигналом режим контроля (открыт элемент И 52) и единичным сигналом режим коррекции одиночных ошибок (открыт элемент И 47).

Регистр 3 минимальной формы предназначен для записи результатов деления на порождающий полином  $X^3+X+1$  и исправленных разрядов М-формы, т.е. в него записывается выходной код М-формы.

Элементы ИЛИ 4.1-4.9 группы образуют кодирующее устройство получения ЧР-формы и предназначены для установки в нуль единичными значениями разрядов кода М-формы соответствующих разрядов кода ЧР-формы, находящихся в триггерах 1.1-1.9 входного регистра, и получения выходного кода ЧР-формы.

Элемент ИЛИ 5 предназначен для выделения ненулевого остатка после деления на порождающий полином  $X^3+X+1$  в триггерах 1.1-1.9 входного регистра. Единичный сигнал на его выходе после деления означает наличие ошибки в контролируемом коде.

Элемент ЗАПРЕТ 6 отключает сигнал контроля при коррекции одиночных ошибок. С входа 9 поступают тактовые импульсы записи в регистр 3 минимальной формы. Установочный вход 10 устройства необходим для установки триггеров 1.1-1.9 входного регистра и регистра 3 минимальной формы в нулевое состояние.

В исходном состоянии после подачи на вход 10 начальной установки единичного сигнала триггеры 1.1-1.9 и регистр 3 переходят в нулевое состояние. Сигнал на управляющем входе 8 имеет также нулевое значение (открыт элемент И 52). Предположим в триггерах 1.1-1.9 подан код ЧР-формы числа 9, не содержащий ошибок 011011101. При этом на выходах блоков 2.1-2.6 декодирования устанавливается код М-формы числа 9 (начиная с четвертого разряда) 010001, который при подаче тактового импульса с входа 9 устройства заносится в регистр 3. С помощью группы элементов ИЛИ 4.1-4.9 происходит обратное преобразование, т.е. на ее выходах устанавливается код ЧР-формы, соответствующий коду М-формы в регистре 3, 011011101. При этом единичные сигналы на выходах 41-43-39, 38 и элементов ИЛИ 4.9, 4.5-4.7-4.3, 4.2 группы сбрасывают в нулевое состояние соответствующие триггеры 1.9, 1.5-1.7-1.3 и 1.2 входного регистра. В результате этого все триггеры 1.1-1.9 принимают нулевые

значение, которое передается через элемент ИЛИ 5 и элемент ЗАПРЕТ 6 на контрольный выход устройства и свидетельствует об отсутствии ошибки в принятом коде.

Если в исходном коде имеются неисправные разряды, они обнаруживаются при нулевом остатке в триггерах 1.1-1.9 после деления на порождающий полином  $X^3+X+1$  (т.е. обнуления триггеров 1.1-1.9 входного регистра, образующих тетрады 1101). Не обнаруживаются только те ошибки, которые приводят к переходу в разрешенную комбинацию. При этом кратность таких ошибок не меньше трех (например, кратна трем при появлении или исчезновении тетрад 1101), а все одиночные и двухкратные ошибки обнаруживаются.

Ненулевой остаток в триггерах 1.1-1.9 устанавливает в единицу элемент ИЛИ 5, которая передается на выход открытого элемента ЗАПРЕТ 6 и сигнализирует о наличии ошибки в принятом коде.

Устройство в режиме коррекции одиночных ошибок работает следующим образом.

После завершения режима контроля при наличии единичного сигнала на выходе элемента ЗАПРЕТ 6 и наиболее вероятной одиночной ошибки в контролируемом коде на управляющий вход 8 устройства подается единичный сигнал. При этом закрывается элемент ЗАПРЕТ 6. В блоках 2 декодирования закрывается элемент И 52 и открывается элемент И 47, пропускающий на выход элемента ИЛИ 56 сигнал с комбинационной схемы, анализирующей тетрады в триггерах 1.1-1.9 с учетом одиночных ошибок согласно выражению (5). При обнаружении одной из ошибочных тетрад 0101, 1001, 1111, 1100 на выходе соответствующего блока 2 декодирования устанавливается единичный сигнал. При подаче тактового сигнала записи с входа 9 устройства эти единичные сигналы записываются в соответствующие разряды регистра 3 минимальной формы, на выходе элемента ИЛИ 4.1-4.9 группы устанавливается выходной код ЧР-формы с исправленными одиночными ошибками.

В табл.3 приведены значения выходов блоков 2.1-2.6 декодирования в зависимости от значения остатка в триггерах 1.1-1.9, получившегося в

результате одиночной ошибки в коде ЧР-формы числа 9 (звездочкой отмечен ошибочный разряд).

Кроме того, могут исправляться двукратные ошибки, имеющие место в триггере 1.1 и любом из триггеров группы 1.6-1.9.

Таким образом, устройство позволяет исправлять все одиночные ошибки в тетрадах, отстоящих одна от другой на четыре разряда и обнаруживать все одиночные и двойные ошибки, а также большой процент ошибок высшей кратности.

#### Ф о р м у л а и з о б р е т е н и я

1. Устройство для контроля З-кода Фибоначчи, содержащее первый регистр из  $n$  триггеров ( $n$ -разрядность кода), прямые выходы триггеров регистра являются соответствующими выходами устройства, прямой выход  $i$ -го триггера ( $i = 4, \dots, n$ ) соединен с первым входом ( $i-3$ )-го блока декодирования, управляющие входы блоков декодирования объединены и являются управляющим входом устройства, группу элементов ИЛИ и элемент ИЛИ, отличающуюся тем, что, с целью повышения достоверности контроля, в него введены второй регистр разрядностью ( $n-3$ ), дополнительный элемент ИЛИ в группу и элемент ЗАПРЕТ, входы элемента ИЛИ подключены к прямым выходам соответствующих триггеров первого регистра, а выход подключен к прямому входу элемента ЗАПРЕТ, инверсный вход которого подключен к управляющему входу устройства, выход элемента ЗАПРЕТ является контрольным выходом устройства, инверсный выход  $i$ -го ( $i=3, \dots, n-1$ ) триггера первого регистра соединен с вторым входом ( $i-2$ )-го блока декодирования, прямой выход  $i$ -го ( $i=2, \dots, n-2$ ) триггера первого регистра соединен с третьим входом ( $i-1$ )-го блока декодирования, прямой выход  $i$ -го ( $i=1, \dots, n-3$ ) триггера первого регистра соединен с четвертым входом  $i$ -го блока декодирования, выходы блоков декодирования подключены к информационным входам соответствующих разрядов второго регистра, вход записи

которого является вторым управляющим входом устройства, а установочный вход объединен с первыми входами элементов ИЛИ группы и является установочным входом устройства, выход  $i$ -го разряда второго регистра соединен с вторым входом  $i$ -го, третьим входом ( $i+1$ )-го и четвертым входом ( $i+3$ )-го элементов ИЛИ группы, выходом элементов ИЛИ группы соединены с нулевыми входами соответствующих триггеров первого регистра, единичные входы которого являются соответствующими информационными входами устройства.

2. Устройство по п.1, отличающееся тем, что блок декодирования содержит элементы ИЛИ, элементы И и элемент НЕ, первые входы первого элемента И и первого элемента ИЛИ объединены и являются первым входом блока декодирования, вторые входы первого элемента И и первого элемента ИЛИ объединены и являются вторым входом блока декодирования, первые входы второго элемента И и второго элемента ИЛИ объединены и являются третьим входом блока декодирования, первый вход третьего элемента И объединен с входом элемента НЕ и является управляющим входом блока декодирования, вторые входы второго элемента И и второго элемента ИЛИ объединены и являются четвертым входом блока декодирования, выход первого элемента И соединен с первыми входами четвертого и пятого элементов И, выход второго элемента ИЛИ соединен с вторым входом пятого элемента И, выход первого элемента ИЛИ соединен с первым входом шестого элемента И, выход второго элемента И соединен с вторыми входами четвертого и шестого элементов И, выход четвертого элемента И и выход элемента НЕ соединены с соответствующими входами седьмого элемента И, выходы пятого и шестого элементов И соединены с соответствующими входами третьего элемента ИЛИ, выход которого соединен с вторым входом третьего элемента И, выходы третьего и седьмого элементов И соединены с соответствующими входами четвертого элемента ИЛИ, выход которого является выходом блока декодирования.

Т а б л и ц а 1

	М-форма										ЧР-форма									
Номер разряда	9	8	7	6	5	4	3	2	1	11	10	9	8	7	6	5	4	3	2	1
Вес разряда	7	5	4	3	2	1	1	1	1	7	5	4	3	2	1	1	1	1	0	0
8	1	0	0	0	0	1	0	0	0	0	0	1	0	1	1	0	1	0	1	1
9	1	0	0	0	1	0	0	0	0	0	0	1	0	1	1	1	0	1	1	0

### Таблица 2

Форма кода	Кодовые слова							
M-форма	0				1			
<u>M(i+3)</u>	T <sub>i+3</sub>	T <sub>i+4</sub>	T <sub>i+5</sub>	T <sub>i+6</sub>	T' <sub>i+3</sub>	T' <sub>i+4</sub>	T' <sub>i+5</sub>	T' <sub>i+6</sub>
	0	0	0	0	1	0	1	1
	0	0	0	1*	1	0	1	0
	0	0	1	0	1	0	0*	1
	0	1*	0	0	1	1*	1	1
	1*	0	0	0	0*	0	1	1

Т а б л и ц а 3

Код остатка										Выходы блоков декодирования					
1.9	1.8	1.7	1.6	1.5	1.4	1.3	1.2	1.1	2.6	2.5	2.4	2.3	2.2	2.1	
0	0	0	0	0	0	0	0	1	0	0	0	0	1	0	
0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	
0	0	0	0	1	0	1	0	0	0	0	0	0	1	0	
0	0	0	0	1	0	0	1	0	0	0	0	0	1	0	
0	0	0	0	1	1	1	0	0	0	0	0	0	0	1	
0	0	0	0	1	1	1	0	0	0	0	0	0	1	0	
0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	
0	0	0	0	0	0	1	1	0	1	0	0	0	0	0	
1	0	0	0	0	0	1	1	0	1	0	0	0	0	0	
1	0	0	1	0	0	0	0	0	1	0	0	0	0	0	
1	1	1	0	0	0	0	0	0	1	0	0	0	0	0	
0	1	1	0	0	0	0	0	0	1	0	0	0	0	0	

