



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК
ГОСУДАРСТВЕННЫЙ КОМИТЕТ ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГОСУДАРСТВЕННОМ КОМИТЕТЕ СССР ПО НАУКЕ И ТЕХНИКЕ
(ГОСКОМИЗОБРЕТЕНИЙ)

АВТОРСКОЕ СВИДЕТЕЛЬСТВО

№ 1529458

На основании полномочий, предоставленных Правительством СССР, Госкомизобретений выдал настоящее авторское свидетельство на изобретение:

"Преобразователь кодов"

Автор (авторы): Стахов Алексей Петрович, Лужецкий Владимир Андреевич, Квитка Николай Андреевич и Тютюников Игорь Евгеньевич

Заявитель: СПЕЦИАЛЬНОЕ КОНСТРУКТОРСКО-ТЕХНОЛОГИЧЕСКОЕ БЮРО "МОДУЛЬ" ВИННИЦКОГО ПОЛИТЕХНИЧЕСКОГО ИНСТИТУТА

Заявка №

4401410

Приоритет изобретения 1 апреля 1988г.


Зарегистрировано в Государственном реестре изобретений СССР

15 августа 1989г.

Действие авторского свидетельства распространяется на всю территорию Союза ССР.

Председатель Комитета

Начальник отдела



Ю. Голенин
Зингер



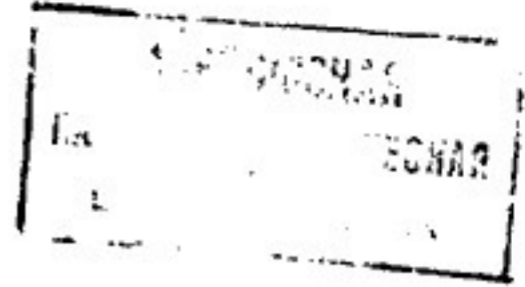
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1529458** **A1**

(51) 4 Н 03 М 7/12

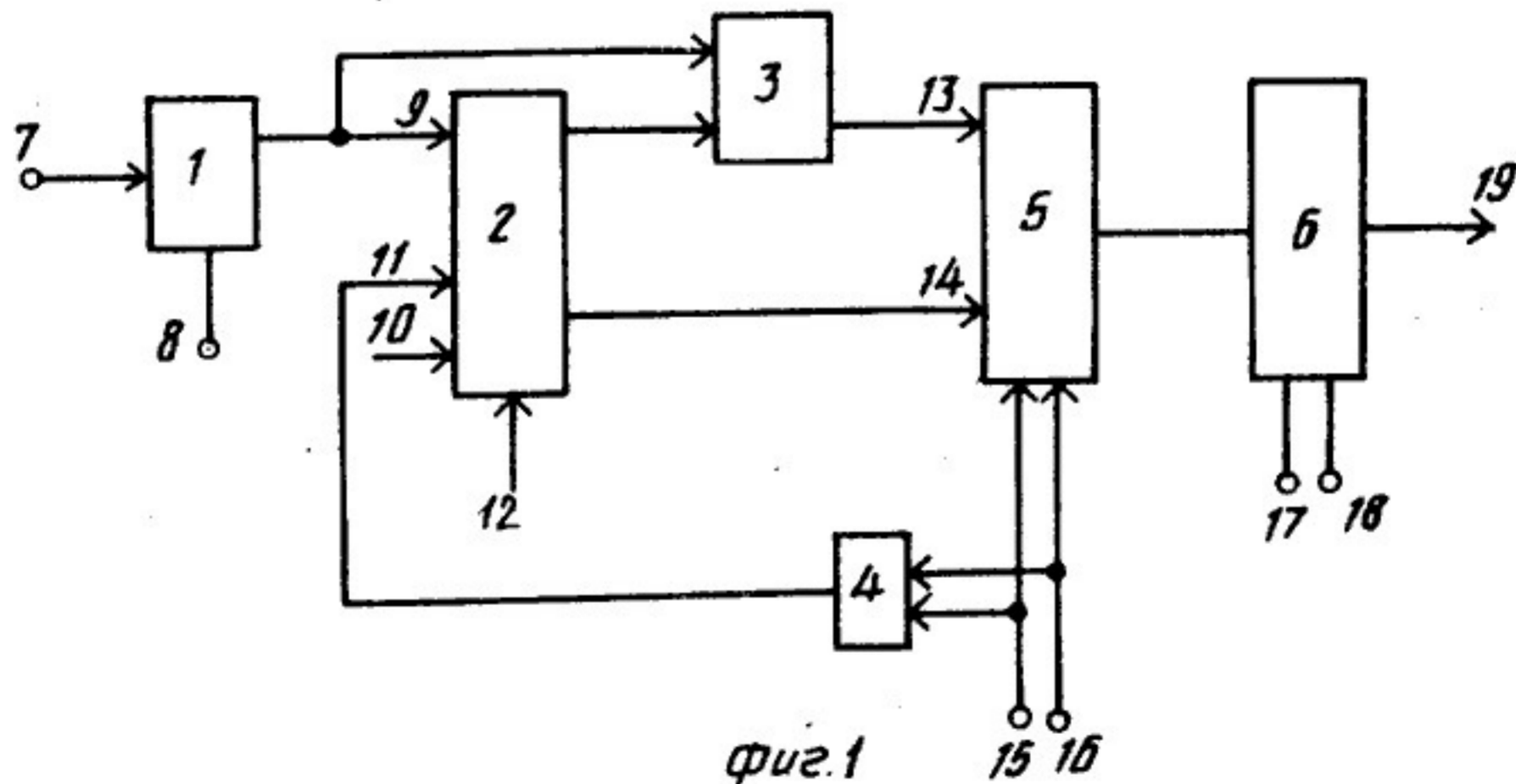
ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



1.
(21) 4401410/24-24
(22) 01.04.88
(46) 15.12.89. Бюл. № 46
(71) Специальное конструкторско-технологическое бюро "Модуль" Винницкого политехнического института
(72) А.П.Стахов, В.А.Лужецкий, Н.А.Квитка и И.Е.Тютюников
(53) 681.325(088.8)
(56) Авторское свидетельство СССР № 1163479, кл. Н 03 М 7/00, 1985.
Авторское свидетельство СССР № 1300641, кл. Н 03 М 7/12, 1987.

2
(54) ПРЕОБРАЗОВАТЕЛЬ КОДОВ
(57) Изобретение относится к автоматике, информационно-измерительной и вычислительной технике. Целью изобретения является расширение класса решаемых задач за счет обеспечения преобразования двоичного кода в код с основанием $\sqrt{2}$. В преобразователь кодов, содержащий регистр 1 и блок умножения 2, дополнительно введены группа элементов ИЛИ 3, элемент И-НЕ 4, расширитель 5, выходной регистр 6, а расширитель 5 содержит первую и вторую группы элементов И, 1 э.п. ф-лы, 2 ил.



(19) **SU** (11) **1529458** **A1**

Изобретение относится к автоматике, информационно-измерительной и вычислительной технике и может быть использовано для преобразования двоичного кода в код с основанием $\sqrt{2}$.

Целью изобретения является расширение класса решаемых задач путем обеспечения преобразования в код с основанием $\sqrt{2}$.

На фиг.1 приведена структурная схема предлагаемого преобразователя; на фиг.2 - функциональная схема расширителя (5).

Преобразователь (фиг.1) содержит регистр 1, блок 2 умножения (БУ), группу элементов ИЛИ 3, элемент И-НЕ 4, расширитель 5, выходной регистр 6, информационный вход 7 преобразователя, вход 8 выдачи информации, входы первого 9 и второго 10 операндов блока 2 умножения, вход 11 константы блока умножения, вход 12 управления преобразователя, входы младших 13 и старших 14 разрядов расширителя, первый 15 и второй 16 входы режима преобразователя, первый 17 и второй 18 входы выдачи информации, выход 19 преобразователя.

Расширитель 5 (фиг.2) содержит первую группу элементов И 20, вторую группу элементов И 21. Каждая из групп элементов И 20, 21 содержит по четыре элемента.

В основу построения предлагаемого преобразователя положено следующее.

Число N , представленное в $2n$ -разрядном коде с основанием $\sqrt{2}$, имеет вид

$$N = a_{2n-1} (\sqrt{2})^{2n-1} + a_{2n-2} (\sqrt{2})^{2n-2} + a_{2n-1} (\sqrt{2})^{2n-1} + \dots + a_2 (\sqrt{2})^2 + a_1 (\sqrt{2})^1 + a_0 (\sqrt{2})^0 \quad (1)$$

Весы разрядов кода с основанием $\sqrt{2}$ составляют последовательность $\dots, 16\sqrt{2}, 16, 8\sqrt{2}, 8, 4\sqrt{2}, 4, 2\sqrt{2}, 2, \sqrt{2}, 1$

Из выражения (2) следует, что четные степени являются весами разрядов двоичного кода, а нечетные - весами двоичного кода, умноженными на $\sqrt{2}$. С учетом этого код числа N , представленный выражением (1), запишем в виде

$$N = \sqrt{2} \sum_{i=1}^{2n-1} a_i 2^{\frac{i-1}{2}} + \sum_{j=0}^{2n-2} a_j 2^{\frac{j}{2}} \quad (3)$$

где $a_i, a_j \in \{0, 1\}$ и являются цифрами двоично-кодированной системы счисления с основанием $\sqrt{2}$, а i, j для $2n$ -разрядных чисел принимают значения:

$$\begin{aligned} i &\in \{1, 3, 5, \dots, 2n-1\} \\ j &\in \{0, 2, 4, \dots, 2n-2\} \end{aligned}$$

Первый член формулы (3) составляет сумму нечетных разрядов кода N , а второй - сумму четных разрядов этого же кода. Выражение (3) содержит две двоичные части.

Произвольное число N в системе счисления с основанием $\sqrt{2}$ представляется неоднозначным, так как его можно произвольно разбить на два числа N_1 и N_2 : $N = N_1 + N_2$. При этом число N_1 можно представить в коде с основанием $\sqrt{2}$ по нечетным разрядам, а N_2 - по четным, и наоборот. Число способов разбиения числа N на N_1 и N_2 определяется разрядной сеткой исходного числа.

Рассмотрим три варианта такого представления, каждому из которых соответствует свой режим преобразования.

Вариант 1. Представление исходного числа N только по четным разрядам, при этом нечетные разряды заполняются нулями, т.е. $a_i = 0$ (см. формулу (3)).

Пример 1. $N = 5_{(10)} = 101_{(2)} = 010001_{(\sqrt{2})}$.

Вариант 2. Представление числа N только по нечетным разрядам, при этом четные разряды заполняются нулями, т.е. $a_j = 0$ (см. формулу (3)).

Пример 2. $N = 5_{(10)} = 1010_{(2)} \times 1000_{(\sqrt{2})} = 4.949_{(10)}$.

Алгоритм преобразования следующий. Исходное число N , представленное в двоичном коде согласно формуле (3), умножается на двоичный эквивалент числа $\sqrt{2}$, после чего происходит сдвиг результата произведения на один разряд в сторону младших разрядов. Это соответствует записи результата произведения в соответствующие разряды. Затем производим "расширение" полученного результата, т.е. после каждого разряда произведения будет находиться разряд, содержащий нуль, а общее число разрядов удваивается.

Пример. $N = 5_{(10)} \approx 1010 \cdot 1000_{(\sqrt{2})} =$
 $= 4 \cdot 949_{(10)}$.

$$\sqrt{2} \approx 1 \cdot 01101_{(2)}$$

$$\sqrt{2} \cdot N_{(2)} \approx 1 \cdot 01101_{(2)} \cdot 101_{(2)} \approx 111 \times$$

 $\times 00001_{(2)}$

После сдвига на один разряд вправо: $11 \cdot 1000001_{(2)}$.

После "расширения" полученного результата: $1010 \cdot 100000000010_{(\sqrt{2})}$.

$$\text{Таким образом, } N=5 \approx 1010 \cdot 1000_{(\sqrt{2})}.$$

Вариант 3. Представление числа N по четным и нечетным разрядам совместно. Алгоритм преобразования следующий:

$$N_{(2)} = N(\sqrt{2}-1)(\sqrt{2}+1) = M(\sqrt{2}+1) = N_{(\sqrt{2})} \cdot (4)$$

где $M = N \cdot (\sqrt{2}-1) \approx N \cdot 0,414$,

т.е. исходное число N , представленное в двоичном коде, умножается на двоичный эквивалент числа $(\sqrt{2}-1)$. Затем производится "расширение" полученного результата M , т.е. после каждого разряда произведения будет находиться разряд, содержащий нуль, а общее число разрядов удваивается. Затем производим сдвиг полученного кода на один разряд в сторону старших разрядов и сложение полученного кода с кодом до сдвига. Данные операции эквивалентны умножению числа на $(\sqrt{2}+1)$ (см. формулу (4)).

Пример 3. $N=5_{(10)} = 101_{(2)}$

$$\sqrt{2}-1 \approx 0 \cdot 01101_{(2)}$$

$$N \cdot (\sqrt{2}-1) \approx 101_{(2)} \cdot 0 \cdot 01101_{(2)} \approx 10 \times$$

 $\times 00001_{(2)}$

Необходимо отметить, что последние три операции расширения, сдвиг и сложение соответствуют операции представления каждой цифры разряда двумя идентичными цифрами, что и реализовано в преобразователе.

Предлагаемый преобразователь работает следующим образом.

Рассмотрим его работу в трех режимах.

Преобразование двоичного кода в код с основанием $\sqrt{2}$ по четным разрядам.

В исходном состоянии на первый 15 и второй 16 входы режима поданы управляющие потенциалы "1" и "0" соответственно. Блок 2 умножения в работе не участвует. Двоичный код исходного числа заносится в регистр 1. С приходом управляющего сигнала на вход 8 выдачи информации двоичный код исходного числа с выхода регист-

ра 1 через группы элементов ИИИ 3 поступает на вход 13 расширителя 5, где происходит его пространственное расширение (пример: $1 \cdot 010001$). С выхода расширителя 5 данный код записывается в выходной регистр 6, а затем поступает на вход 19 преобразователя при наличии управляющего сигнала на входе 17.

Преобразование двоичного кода в код с основанием $\sqrt{2}$ по нечетным разрядам.

В исходном состоянии на первый 15 и второй 16 входы режима преобразователя поданы нулевые управляющие потенциалы. Двоичный код исходного числа (101) заносится в регистр 1. С приходом управляющего сигнала на вход 8 выдачи информации двоичный код исходного числа с выхода регистра 1 поступает на вход 9 первого операнда блока 2 умножения, после чего выдача информации из регистра 1 прекращается путем подачи на вход 8 нулевого потенциала. Затем на первый 15 и второй 16 входы режима подаются управляющие потенциалы "0" и "1" соответственно, при этом на вход 11 константы с выхода элемента И-НЕ 4 поступает "1", а на входе второго операнда 10 блока 2 умножения присутствует двоичный код числа $\sqrt{2}-1 \approx 0,414 \approx 0 \cdot 01101_{(2)}$. Информация с входов 10 и 11 записывается в регистр множимого. С приходом сигнала на вход 12 управления происходит перемножение содержимого регистра множимого (1×01101) и множителя (101) и сдвиг результата произведения на один разряд вправо, после чего на выходах блока 2 умножения появляется результат произведения ($11 \cdot 100001$), 10 - на первом выходе блока 2 умножения и $0 \cdot 10001$ - на втором его выходе, которые через группу элементов ИИИ 3 и непосредственно поступают на входы 13 и 14 расширителя 5, где происходит запись в нечетные разряды и расширение ($1010 \cdot 1000_{(\sqrt{2})}$, см. пример 2). С выхода расширителя 5 данный код записывается в выходной регистр 6, а затем при наличии управляющего сигнала на входе 18 поступает на выход 19 преобразователя.

Преобразование двоичного кода в код с основанием $\sqrt{2}$ по четным и нечетным разрядам совместно отличается от описанного выше режима тем, что

на первый 15 и второй 16 входы задания режима подаются единичные управляющие потенциалы, при этом на вход 11 константы с выхода элемента И-НЕ 4. поступает "0". В регистр множимого записывается код числа $2 \cdot 1,414$ $0 \cdot 01101_{(2)}$. С приходом управляющего сигнала на вход 12 управления происходит перемножение содержимого регистра множимого ($0 \cdot 01101$) и множителя (101), после чего на выходах блока 2 умножения появляется результат произведения ($10 \cdot 00001$), 10 - на первом выходе блока 2 умножения и 00001 - на втором его выходе, которые через группу элементов ИЛИ 3 и непосредственно поступают на входы 13 и 14 расширителя 5, где происходит запись в четные и нечетные разряды, т.е. дублирование ($1100 \cdot 0000000011$) см. пример 3). С выхода расширителя 5 данный код записывается в выходной регистр 6, а затем при наличии управляющих сигналов на входах 17 и 18 поступает на выход 19 преобразователя.

В общем случае преобразование двоичного кода в код с основанием $\sqrt{2}$ может осуществляться следующим образом.

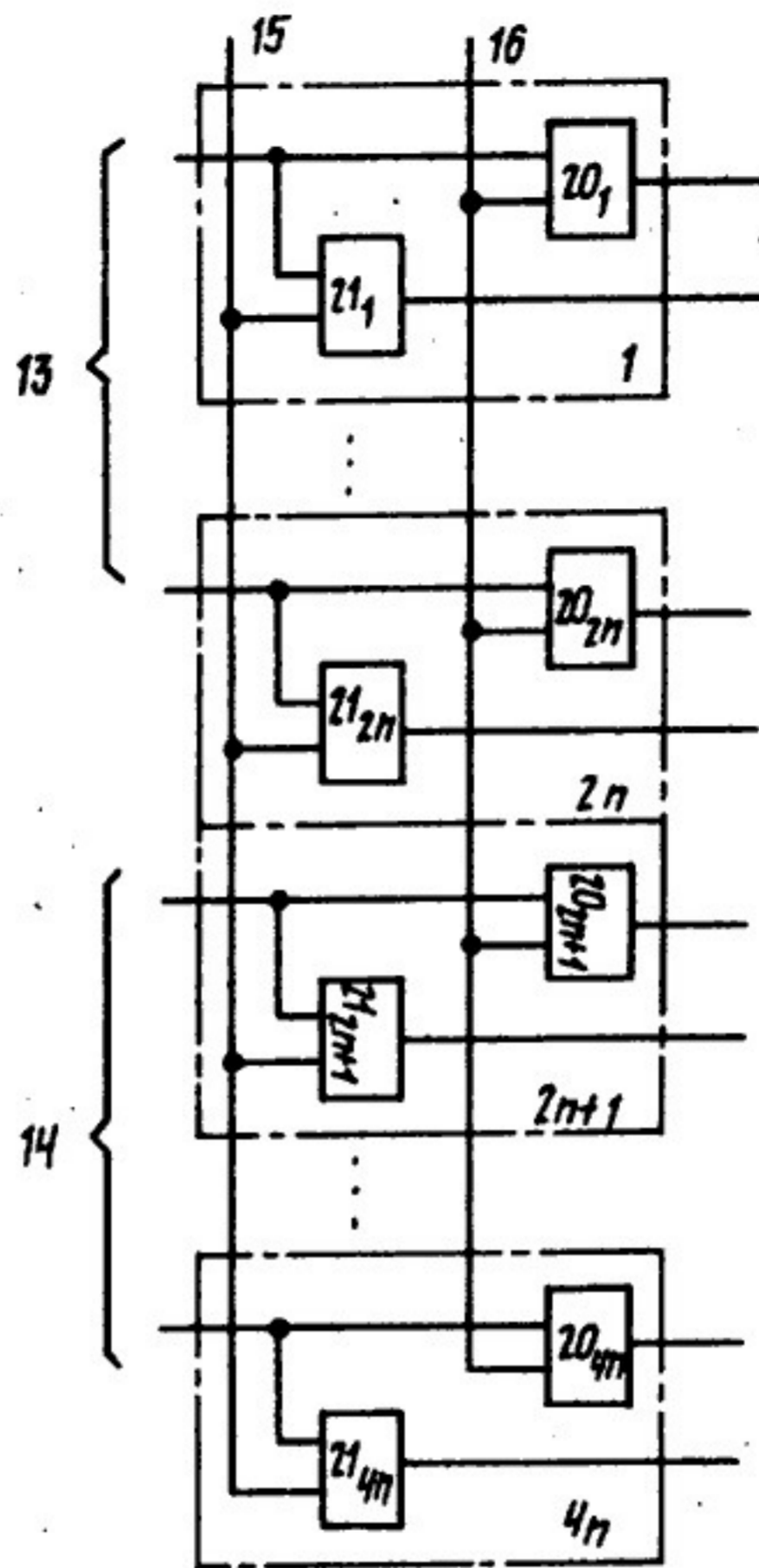
Двоичный код исходного числа представляется в виде суммы двоичных кодов чисел N_1 и N_2 : $N = N_1 + N_2$. Затем в регистр 1 заносится двоичный код числа N_1 , после чего осуществляется его преобразование в режиме 1. После этого в регистр 1 заносится двоичный код числа N_2 и осуществляется его преобразование в режиме 2. В результате данного преобразования в выходном регистре 6 будет присутствовать код с основанием $\sqrt{2}$ исходного числа N , представленного как по четным, так и по нечетным разрядам.

Ф о р м у л а и з о б р е т е н и я

1. Преобразователь кодов, содержащий блок умножения и регистр, выход которого соединен с входом первого операнда блока умножения, разрядный вход регистра является информационным входом преобразователя, вход при-

ема информации которого соединен с входом записи регистра, о т л и ч а ю щ и й с я тем, что, с целью расширения класса решаемых задач за счет обеспечения преобразования в код с основанием $\sqrt{2}$, в него введены расширитель, выходной регистр, группа элементов ИЛИ и элемент И-НЕ, первый и второй входы которого соответственно соединены с первым и вторым входами режима преобразователя и первым и вторым управляющими входами расширителя, входы старших разрядов которого соединены с выходами элементов ИЛИ группы, первые и вторые входы которых соответственно соединены с выходами регистра и выходами старших разрядов блока умножения, выходы младших разрядов которого соединены с входами младших разрядов расширителя, выходы которого соединены с разрядными входами выходного регистра, первый и второй управляющие входы которого соответственно являются первым и вторым входами коммутации информации преобразователя, информационные выходы и вход константы которого соответственно соединены с выходами выходного регистра и входом второго операнда блока умножения, вход константы которого соединен с выходом элемента И-НЕ, управляющий вход преобразователя соединен с управляющим входом блока умножения.

2. Преобразователь по п. 1, о т л и ч а ю щ и й с я тем, что в нем расширитель содержит первую и вторую группы элементов И, первые входы которых соответственно соединены с первым и вторым управляющими входами расширителя, информационный вход i -го разряда расширителя ($i=1 \dots 4n$), где $2n$ - число разрядов входного кода, соединен с вторыми входами i -х элементов И первой и второй групп, выходы которых являются соответственно выходами $(2i-1)$ -го и $2i$ -го разрядов расширителя, информационные входы с первого по $2n$ разряды образуют входы младших разрядов расширителя, а информационные входы с $(2n+1)$ -го по $4n$ разряды образуют входы старших разрядов расширителя.



Фиг. 2

Составитель М. Аршавский

Редактор А. Маковская

Техред М. Дидык

Корректор Н. Король

Заказ 7760/56

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101