



УКРАЇНА

(19) UA (11) 45885 (13) U
(51) МПК
G06F 7/08 (2009.01)МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬвидається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ВИБОРУ МІНІМАЛЬНОГО ЧИСЛА

1

2

(21) u200907297

(22) 13.07.2009

(24) 25.11.2009

(46) 25.11.2009, Бюл.№ 22, 2009 р.

(72) МАРТИНЮК ТЕТЯНА БОРИСІВНА, ВОЛОНТИР ЛЮДМИЛА ОЛЕКСІЇВНА, ОНАЧЕНКО МАРАТ СЕРГІЙОВИЧ, ВАХРОМОВ ДМИТРО АНДРІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Пристрій для вибору мінімального числа, який містить групу елементів I, вхідний елемент I, m лічильників, де m - кількість елементів у масиві чисел, вихідний лічильник, m забороняючих елементів I, виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами m забороняючих елементів I і входом додавання вихідного лічильника, виходи m забороняючих

елементів I з'єднані з входами віднімання відповідних m лічильників, виходи вхідного лічильника порозрядно з'єднані з другими входами елементів I групи, який відрізняється тим, що в нього введено mх(n-l) лічильників, де n - кількість стовпців у матричному масиві чисел, mх(n-l) забороняючих елементів I, елемент I-HI, причому вихід елемента I-HI з'єднаний з першими входами елементів I групи і з інверсним входом вхідного елемента I, вихід якого з'єднаний з другими входами mх(n-l) забороняючих елементів I, перші входи mхп забороняючих елементів I з'єднані з інверсними виходами ознаки нуля відповідних mхп лічильників, які з'єднані також з відповідними входами елемента I-HI, вихід якого є виходом сигналу "Кінець" пристрою, входи mхп лічильників з'єднані з відповідними інформаційними входами пристрою, входи скидання mхп лічильників і вхідного лічильника з'єднані з входом скидання пристрою.

Корисна модель відноситься до автоматики і обчислювальної техніки і може бути використана при реалізації технічних засобів ЕОМ і створення пристроїв обробки статистичної інформації.

Відомий пристрій для сортування чисел (а.с. СРСР №1365076, кл. G 06 F 7/06, 1988р., Бюл. № 1), який містить n регістрів, n груп елементів I-АБО, (n-1) елементів I, n схем порівняння, (n-2) елементів АБО, причому інформаційні входи пристрою з'єднані з входами перших груп схем порівняння і першими входами елементів I-АБО груп, входи другої групи i-ої схеми порівняння, де i = 1, ..., n, з'єднані з виходами розрядів i-го регістра, виходи розрядів j-го регістра, де j = 1, ..., (n-1), з'єднані з другими входами елементів I-АБО (j+1)-ї групи, виходи елементів I-АБО i-ої групи з'єднані з входами відповідних розрядів i-го регістра, вихід j-го елемента I з'єднаний з третіми входами елементів I-АБО (j+1)-ї групи, вихід „Більше" першої схеми порівняння підключений до других входів елементів I-АБО першої групи, вихід „Більше" (j+1)-ї схеми порівняння з'єднаний з першим входом j-го елемента I, другий вхід якого з'єднаний з виходом „Мен-

ше-рівно" j-ої схеми порівняння, вихід K-го елемента I, де K = 1, ..., (n-2), з'єднаний з першим входом K-го елемента АБО, другий вхід p-го елемента АБО, де p = 2, ..., (n-2), з'єднаний з виходом (p-1)-го елемента АБО, другий вхід першого елемента АБО з'єднаний з виходом „Більше" першої схеми порівняння, другими входами елементів I-АБО першої групи і четвертими входами елементів I-АБО другої групи, вихід K-го елемента АБО підключений до четвертих входів елементів I-АБО (K+2)-ї групи, тактовий вхід пристрою підключений до керуючих входів всіх регістрів.

Недоліком даного пристрою є обмежена область застосування через неможливість вибору тільки мінімального числа серед елементів матричного масиву з призупиненням подальшого процесу обробки.

Найбільш близьким за технічною суттю є пристрій для сортування чисел (а.с. СРСР №993251, кл. G 06 F 7/08, 1983р., Бюл. № 4), який містить групу елементів I, вхідний елемент I, лічильники, в подальшому m лічильників, де m - кількість елементів у масиві чисел, вихідний лічильник, елеме-

(13) U

(11) 45885

(19) UA

нти АБО, диференціюючі елементи, забороняючі елементи I, в подальшому т забороняючих елементів I, причому виходи т лічильників порозрядно з'єднані з входами відповідних елементів АБО, виходи яких з'єднані з входами відповідних диференціюючих елементів, першими входами відповідних т забороняючих елементів I і відповідними входами першого елемента АБО, виходи диференціюючих елементів з'єднані з відповідними входами другого елемента АБО, вихід якого з'єднаний з першими входами елементів I групи, виходи яких є виходами пристрою, вихід першого елемента АБО з'єднаний з першим входом вхідного елемента I, другий вхід якого з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами т забороняючих елементів I і входом додавання вхідного лічильника, виходи т забороняючих елементів I з'єднані з входами віднімання відповідних т лічильників, виходи вхідного лічильника порозрядно з'єднані з другими входами елементів I групи.

Недоліком даного пристрою є обмежена область застосування через неможливість вибору тільки мінімального числа серед елементів матричного масиву з призупиненням подальшого процесу обробки.

В основу корисної моделі поставлено задачу створення пристрою для вибору мінімального числа, в якому за рахунок введення нових елементів та зв'язків між ними розширюється область застосування, наприклад, для обробки та аналізу зображень, за рахунок вибору тільки мінімального числа серед елементів матричного масиву.

Поставлена задача вирішується тим, що у пристрій для вибору мінімального числа, який містить групу елементів I, вхідний елемент I, т лічильників, де т - кількість елементів у масиві чисел, вихідний лічильник, т забороняючих елементів I, виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами т забороняючих елементів I і входом додавання вхідного лічильника, виходи т забороняючих елементів I з'єднані з входами віднімання відповідних т лічильників, виходи вхідного лічильника порозрядно з'єднані з другими входами елементів I групи, введено $m \times (n-1)$ лічильників, де n - кількість стовпців у матричному масиві чисел, $m \times (n-1)$ забороняючих елементів I, елемент I-НІ, причому вихід елемента I-НІ з'єднаний з першими входами елементів I групи і з інверсним входом вхідного елемента I, вихід якого з'єднаний з другими входами $m \times (n-1)$ забороняючих елементів I, перші входи $m \times n$ забороняючих елементів I з'єднані з інверсними виходами ознаки нуля відповідних $m \times n$ лічильників, які з'єднані також з відповідними входами елемента I-НІ, вихід якого є виходом сигналу "Кінець" пристрою, входи $m \times n$ лічильників з'єднані з відповідними інформаційними входами пристрою, входи скидання $m \times n$ лічильників і вхідного лічильника з'єднані з входом скидання пристрою.

На кресленні наведено структурну схему пристрою для вибору мінімального числа.

Пристрій для вибору мінімального числа міс-

ить $m \times n$ лічильників $1_{11}, \dots, 1_{mn}$ (де $m \times n$ - кількість елементів у матричному масиві чисел), вихідний лічильник 2, елемент I-НІ 3, вхідний елемент I 4, $m \times n$ забороняючих елементів I $5_{11}, \dots, 5_{mn}$, групу елементів I $6_1 \dots, 6_k$ (де k - розрядність чисел масиву), групу інформаційних входів $7_{11}, \dots, 7_{mn}$ пристрою, виходи 8 пристрою, вхід 9 скидання і вхід 10 тактових імпульсів пристрою, вихід 11 сигналу "Кінець" пристрою.

Інверсний вхід вхідного елемента I 4 з'єднаний з виходом елемента I-НІ 3, його другий вхід з'єднаний з входом 10 тактових імпульсів пристрою, а його вихід з'єднаний з другими входами забороняючих елементів $5_{11}, \dots, 5_{mn}$ і входом додавання вхідного лічильника 2, виходи якого порозрядно з'єднані з другими входами елементів I $6_1, \dots, 6_k$ групи.

Виходи забороняючих елементів I $5_{11}, \dots, 5_{mn}$ з'єднані з входами віднімання відповідних лічильників $1_{11}, \dots, 1_{mn}$, інверсні виходи $12_{11}, \dots, 12_{mn}$ ознаки нуля яких з'єднані з входами відповідного елемента I-НІ 3, вихід якого є виходом 11 сигналу "Кінець" пристрою. Інверсні виходи $12_{11}, \dots, 12_{mn}$ ознаки нуля лічильників $1_{11}, \dots, 1_{mn}$ з'єднані також відповідно з першими входами забороняючих елементів I $5_{11}, \dots, 5_{mn}$. Входи $7_{11}, \dots, 7_{mn}$ відповідних лічильників $1_{11}, \dots, 1_{mn}$ підключені до інформаційних входів пристрою відповідно, вхід 9 скидання пристрою підключений до входів скидання лічильників $1_{11}, \dots, 1_{mn}$ і вхідного лічильника 2. Вихід елемента I-НІ 3 з'єднаний з першими входами відповідних елементів I $6_1, \dots, 6_k$ групи, виходи яких є виходами 8 пристрою.

Пристрій працює таким чином.

Спочатку лічильники $1_{11}, \dots, 1_{mn}$ і вхідний лічильник 2 встановлюють у початковий (нульовий) стан за одиничним сигналом на вході 9 скидання пристрою, який подають на їх входи скидання. Потім у лічильники $1_{11}, \dots, 1_{mn}$ по їх входах $7_{11}, \dots, 7_{mn}$ відповідно записують матричний масив $m \times n$ чисел. На виході елемента I-НІ 3 присутній нульовий сигнал, так як вміст лічильників $1_{11}, \dots, 1_{mn}$ не дорівнює нулю і на їх інверсних виходах $12_{11}, \dots, 12_{mn}$ ознаки нуля присутні одиничні сигнали. Таким чином, вхідний елемент I 4 і забороняючі елементи $5_{11}, \dots, 5_{mn}$ відкриті. На вхід 10 пристрою подають тактові імпульси, які через відкритий вхідний елемент I 4 поступають на вхід додавання вхідного лічильника 2 і через відкриті забороняючі елементи I $5_{11}, \dots, 5_{mn}$ на входи віднімання відповідних лічильників $1_{11}, \dots, 1_{mn}$. При цьому вміст лічильників $1_{11}, \dots, 1_{mn}$ зменшується, а вхідного лічильника 2 - збільшується одночасно на одиницю з приходом кожного тактового імпульсу.

Коли на вхід 10 пристрою буде подано кількість тактових імпульсів, що відповідає значенню мінімального числа серед чисел, що були записані в лічильниках $1_{11}, \dots, 1_{mn}$, а тепер сформоване у вхідному лічильнику 2, вміст лічильника 1_{ij} , де $i = 1, \dots, m$, $j = 1, \dots, n$, в якому записане мінімальне число, стане дорівнювати нулю, на його інверсному виході 12_{ij} ознаки нуля з'являється нульовий сигнал, що закриває забороняючий елемент 5_{ij} і відповідно, вхід віднімання лічильника 1_{ij} . Одночасно нульовий сигнал з інверсного виходу 12_{ij} ознаки

нуля лічильника 1_{ij} подається на відповідний вхід елемента І-НІ 3, в результаті на його виході з'являється одиничний сигнал.

Отже, коли перший з лічильників $1_{11}, \dots, 1_{mn}$ обнуляється, тобто на його інверсному виході $12_{11}, \dots, 12_{mn}$ ознаки нуля буде присутній нульовий сигнал, на виході елемента І-НІ 3 сформується одиничний сигнал, який припинить надходження тактових імпульсів через вхідний елемент І 10, будучи поданий на його інверсний вхід. Тактові імпульси на входи віднімання лічильників $1_{11} - 1_{mn}$ і вхід додавання лічильника 2 не поступають. При цьому у вихідному лічильнику 2 зафіксовано значення мінімального числа серед чисел масиву. Отже, на виході елемента І-НІ 3 зафіксований одиничний сигнал, який, будучи поданий на перші

входи елементів $6_1, \dots, 6_k$ групи, дозволяє проходження через них на виходи 8 пристрою інформації з виходів вихідного лічильника 2, тобто мінімального числа масиву $m \times n$ чисел. Таким чином здійснюється вибір мінімального числа серед елементів матричного масиву.

Отже, роботу пристрою для вибору мінімального числа закінчено, на виході 11 сигналу "Кінець" пристрою, який з'єднаний з виходом елемента І-НІ 3, присутній одиничний сигнал.

Запропонований пристрій для вибору мінімального числа має розширену область застосування за рахунок можливості визначення мінімального числа серед елементів матричного масиву, що знайде застосування, наприклад, при обробці та аналізі зображень.

