



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **99337** (13) **U**
(51) МПК
H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

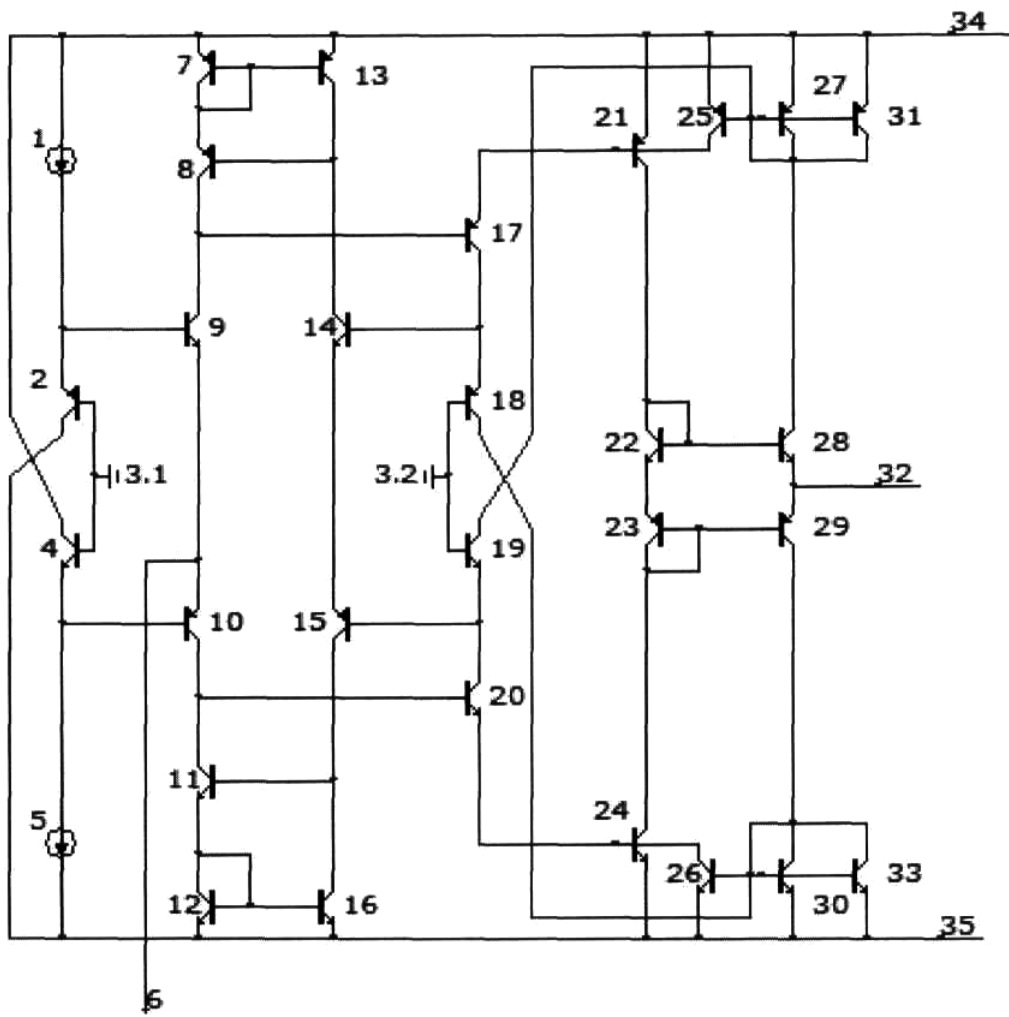
<p>(21) Номер заявки: u 2015 00055</p> <p>(22) Дата подання заявки: 05.01.2015</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.05.2015</p> <p>(46) Публікація відомостей про видачу патенту: 25.05.2015, Бюл.№ 10</p>	<p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолів Сергій Віталійович (UA), Гарнага Володимир Анатолійович (UA), Яворський Дмитро Ігорович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p>
--	--

(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить вхідну шину, шину додатного та від'ємного живлення, транзистори, джерела струму, шину нульового потенціалу, емітери та бази транзисторів.

UA 99337 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (А.с. № 1548841, м.кп. H03F3/25, опубл. 1989 р.), який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори з діодному включенні мають структуру відповідно до першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавальних елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери - з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополісний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача.

Недоліком пристрою є низький коефіцієнт підсилення та низька швидкодія.

За прототип вибрано двотактний симетричний підсилювач струму (Патент України UA 68720 U, м.кп. H03K 5/22, опудл. 10.04.2012), який містить два джерела струму, шини додатного і від'ємного живлення, вхідну шину, вихідну шину, двадцять чотири транзистори, причому вхідну шину з'єднано з точкою об'єднання емітерів першого і другого транзисторів, шину додатного живлення, яку з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого, восьмого, сьомого транзисторів, колектором шостого транзистора та другим виводом першого джерела струму, шину від'ємного живлення, яку з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого, десятого, дев'ятого транзисторів, колектором п'ятого транзистора та другим виводом другого джерела струму, вихідну шину, яку з'єднано з об'єднаними колекторами одинадцятого і дванадцятого транзисторів, шину нульового потенціалу, яку з'єднано з об'єднаними базами п'ятого і шостого транзисторів та базами двадцятого і двадцять першого транзисторів, бази першого та другого транзисторів з'єднано з об'єднаними першим виводом першого джерела струму і емітером п'ятого транзистора та першим виводом другого джерела струму і емітером шостого транзистора відповідно, об'єднані бази сьомого і восьмого транзисторів з'єднано з об'єднаними колектором сьомого і емітером сімнадцятого транзисторів, базу сімнадцятого транзистора з'єднано з об'єднаними колекторами восьмого і третього транзисторів, бази дев'ятого і десятого транзисторів з'єднано з об'єднаними емітером вісімнадцятого і дев'ятого транзисторів, базу вісімнадцятого транзистора з'єднано з об'єднаними колекторами четвертого і десятого транзисторів, базу дев'ятнадцятого транзистора з'єднано з об'єднаними колекторами сімнадцятого і першого транзисторів, базу двадцять другого транзистора з'єднано з об'єднаними колекторами другого і вісімнадцятого транзисторів, емітери третього і четвертого транзисторів з'єднані між собою, базу третього транзистора з'єднано з об'єднаними колектором дев'ятнадцятого і емітером двадцятого транзисторів, базу четвертого транзистора з'єднано з об'єднаними емітером двадцять першого і колектором двадцять другого транзисторів, базу одинадцятого транзистора з'єднано з об'єднаними колектором тринадцятого емітером дев'ятнадцятого транзисторів, базу дванадцятого транзистора з'єднано з об'єднаними емітером двадцять другого і колектором п'ятнадцятого транзисторів, колектор двадцять першого транзистора з'єднано з об'єднаними базами тринадцятого, двадцять третього і чотирнадцятого транзисторів, колектором двадцять третього транзистора та об'єднаними колектором чотирнадцятого і емітером одинадцятого транзисторів, колектор двадцятого транзистора з'єднано з об'єднаними базами п'ятнадцятого, двадцять четвертого і шістнадцятого транзисторів, колектором двадцять четвертого транзистора та об'єднаними емітером дванадцятого і шістнадцятого транзисторів.

Недоліком прототипу є обмежені функціональні можливості.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними розширюються функціональні можливості пристрою.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить вхідну шину, шину додатного та від'ємного живлення, шину нульового потенціалу, двадцять чотири транзистори та два джерела струму, причому вхідну шину з'єднано з емітерами восьмого та дев'ятого транзисторів, базу восьмого транзистора зв'язано з першим виходом першого джерела струму та емітером другого транзистора, бази другого та третього транзисторів з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з шиною від'ємного живлення, а колектор третього транзистора - з додатною шиною, емітер третього та база дев'ятого транзисторів з'єднані з першим виходом другого джерела струму, другий вихід другого джерела струму з'єднано з шиною від'ємного живлення, другий вихід першого джерела струму з'єднаний з шиною додатного живлення, колектор восьмого та сьомого транзисторів з'єднано з базою шістнадцятого транзистора, базу сьомого транзистора з'єднано з колекторами дванадцятого і тринадцятого транзисторів, бази шостого та дванадцятого транзисторів з'єднані з колектором шостого та емітером сьомого транзистора, емітери шостого та дванадцятого транзисторів з'єднані з шиною додатного живлення, колектори дев'ятого і десятого транзисторів з'єднані з базою дев'ятнадцятого транзистора, бази одинадцятого та п'ятнадцятого транзисторів з'єднані з колектором одинадцятого та емітером десятого транзисторів, база десятого транзистора з'єднана з колекторами чотирнадцятого і п'ятнадцятого транзисторів, емітери одинадцятого та п'ятнадцятого транзисторів з'єднані шиною від'ємного джерела живлення, емітер тринадцятого транзистора з'єднано з емітером чотирнадцятого транзистора, базу тринадцятого транзистора з'єднано з колектором шістнадцятого та емітером сімнадцятого транзисторів, базу чотирнадцятого транзистора з'єднано з колектором дев'ятнадцятого транзистора та емітером вісімнадцятого, бази сімнадцятого та вісімнадцятого транзисторів з'єднані з шиною нульового потенціалу, емітер шістнадцятого транзистора з'єднано з базою двадцятого транзистора та колектором двадцять четвертого транзистора, емітер дев'ятнадцятого транзистора з'єднано з базою двадцять третього транзистора та колектором двадцять п'ятого транзистора, колектор вісімнадцятого транзистора з'єднано з базами двадцять четвертого, тридцять першого та двадцять шостого транзисторів, а також з'єднано з колекторами двадцять шостого та тридцять першого транзисторів, колектор сімнадцятого транзистора з'єднано з базою двадцять п'ятого, двадцять дев'ятого та тридцятого транзисторів, а також з'єднано з колектором двадцять дев'ятого та тридцятого транзисторів, емітери двадцять п'ятого, двадцять дев'ятого та тридцятого транзисторів з'єднані з шиною від'ємного живлення, емітери двадцять четвертого, двадцять шостого та тридцять першого транзисторів з'єднані з шиною додатного живлення, згідно з корисною моделлю, введено чотири транзистори, причому колектор двадцять першого транзистора з'єднано з колектором двадцятого та об'єднанням бази двадцять першого та двадцять сьомого транзисторів, емітер двадцять першого транзистора з'єднано з емітером двадцять другого транзистора, колектор двадцять другого транзистора з'єднано з колектором двадцять третього транзистора та об'єднанням баз двадцять другого та двадцять восьмого транзисторів, колектор двадцять сьомого транзистора з'єднано з колектором двадцять шостого транзистора, колектор двадцять восьмого транзистора з'єднано з колектором двадцять дев'ятого транзистора, емітер двадцять третього транзистора з'єднано з шиною від'ємного живлення, емітер двадцятого транзистора з'єднано з шиною додатного живлення, емітери двадцять сьомого та двадцять сьомого транзисторів з'єднані з вихідною шиною.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, з'єднану з емітерами восьмого 9 та дев'ятого 10 транзисторів, базу восьмого 9 транзистора зв'язано з першим виходом першого джерела струму 1 та емітером другого 2 транзистора, бази другого 2 та третього 4 транзисторів з'єднано з шиною нульового потенціалу 31, колектор другого 2 транзистора з'єднано з шиною 35 від'ємного живлення, а колектор третього 4 транзистора - з додатною шиною 34, емітер третього 4 та база дев'ятого 10 транзисторів з'єднані з першим виходом другого 5 джерела струму, другий вихід другого 5 джерела струму з'єднано з шиною 35 від'ємного живлення, другий вихід першого 1 джерела струму з'єднаний з шиною 34 додатного живлення, колектор восьмого 9 та сьомого 8 транзисторів з'єднано з базою шістнадцятого 17 транзистора, базу сьомого 8 транзистора з'єднано з колекторами дванадцятого 12 і тринадцятого 14 транзисторів, бази шостого 7 та дванадцятого 13 транзисторів з'єднані з колектором шостого 7 та емітером сьомого 8 транзистора, емітери шостого 7 та дванадцятого 13 транзисторів з'єднані з шиною 34 додатного живлення, колектори дев'ятого 10 і десятого 11 транзисторів з'єднані з базою дев'ятнадцятого 13 транзистора, бази одинадцятого 12 та п'ятнадцятого 16 транзисторів з'єднані з колектором одинадцятого 12 та емітером десятого 11 транзисторів, база десятого 11

транзистора з'єднана з колекторами чотирнадцятого 15 і п'ятнадцятого 16 транзисторів, емітери одинадцятого 12 та п'ятнадцятого 16 транзисторів з'єднані шиною 35 від'ємного джерела живлення, емітер тринадцятого 14 транзистора з'єднано з емітером чотирнадцятого 15 транзистора, базу тринадцятого 14 транзистора з'єднано з колектором шістнадцятого 17 та емітером сімнадцятого 18 транзисторів, базу чотирнадцятого 15 транзистора з'єднано з колектором дев'ятнадцятого 20 транзистора та емітером вісімнадцятого 19, бази сімнадцятого 18 та вісімнадцятого 19 транзисторів з'єднані з шиною 32 нульового потенціалу, емітер шістнадцятого 17 транзистора з'єднано з базою двадцятого 21 транзистора та колектором двадцять четвертого 25 транзистора, емітер дев'ятнадцятого 20 транзистора з'єднано з базою двадцять третього 24 транзистора та колектором двадцять п'ятого 26 транзистора, колектор вісімнадцятого 19 транзистора з'єднано з базами двадцять четвертого 25, тридцять першого 22 та двадцять шостого 27 транзисторів, а також з'єднано з колекторами двадцять шостого 27 та тридцять першого 31 транзисторів, колектор сімнадцятого 18 транзистора з'єднано з базою двадцять п'ятого 26, двадцять дев'ятого 30 та тридцятого 33 транзисторів, а також з'єднано з колектором двадцять дев'ятого 30 та тридцятого 33 транзисторів, емітери двадцять п'ятого 26, двадцять дев'ятого 30 та тридцятого 33 транзисторів з'єднані з шиною 35 від'ємного живлення, емітери двадцять четвертого 25, двадцять шостого 27 та тридцять першого 31 транзисторів з'єднані з шиною 34 додатного живлення, колектор двадцять першого 22 транзистора з'єднано з колектором двадцятого 21 та об'єднанням баз двадцять першого 22 та двадцять сьомого 28 транзисторів, емітер двадцять першого 22 транзистора з'єднано з емітером двадцять другого 23 транзистора, колектор двадцять другого 23 транзистора з'єднано з колектором двадцять третього 24 транзистора та об'єднанням баз двадцять другого 23 та двадцять восьмого 29 транзисторів, колектор двадцять сьомого 28 транзистора з'єднано з колектором двадцять шостого 27 транзистора, колектор двадцять восьмого 29 транзистора з'єднано з колектором двадцять дев'ятого 30 транзистора, емітер двадцять третього 24 транзистора з'єднано з шиною 35 від'ємного живлення, емітер двадцятого 21 транзистора з'єднано з шиною 34 додатного живлення, емітери двадцять сьомого 28 та двадцять восьмого 29 транзисторів з'єднані з вихідною шиною 32.

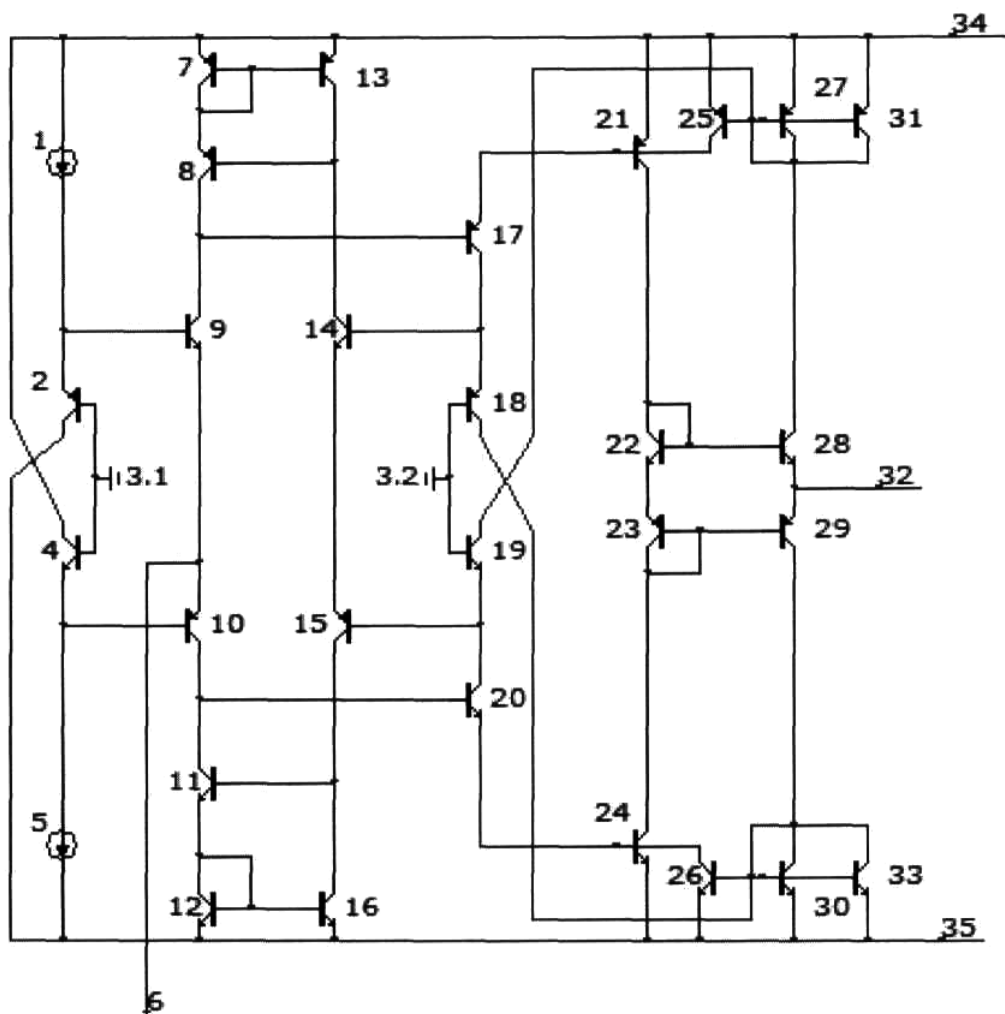
Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 6. Якщо вхідний струм втікає у схему, то дев'ятий 10 транзистор трохи відкривається, а дев'ятий 9 транзистор трохи привідкривається, відповідно дев'ятнадцятий 20 транзистор трохи відкривається, а шістнадцятий 17 транзистор трохи відкривається, відповідно тридцятий 33 транзистор трохи відкривається, а двадцятий 21 транзистор трохи закривається. Різниця струмів на колекторах двадцять третього 24 і двадцятого 21 транзисторів надходить на вихід схеми. Якщо вхідний струм витікає зі схеми, то дев'ятий 9 транзистор трохи відкривається, а дев'ятий 10 транзистор трохи закривається, відповідно шістнадцятий 17 транзистор трохи відкривається, а дев'ятнадцятий 20 транзистор трохи закривається, відповідно двадцятий 21 транзистор трохи відкривається, а тридцятий 33 транзистор трохи закривається. Різниця струмів на колекторах двадцять третього 24 і двадцятого 21 транзисторів надходить на вихід схеми. Перше 1 і друге 5 джерела струму та другий 2, третій 4, восьмий 9, дев'ятий 10 транзистори утворюють схему задання напруги зміщення на вхідному каскаді. Шістнадцятий 17 та дев'ятнадцятий 20 транзистори утворюють проміжний підсилювальний каскад. Перше 1 та друге 5 джерела струму задають емітерний струм для другого 2 і третього 4 транзисторів відповідно. Тринадцятий 14, чотирнадцятий 15, сімнадцятий 18 і вісімнадцятий 19 транзистори утворюють двонаправлений відбивач струму, який разом з відбивачами струму Вілсона, побудованими на шостому 7, сьомому 8, дванадцятому 13 транзисторах, а також десятому 11, одинадцятому 12 та п'ятнадцятому 16 транзисторах, утворюють кола двоконтурного вибіркового зворотного зв'язку. Двадцять четвертий 25, двадцять шостий 27, тридцять перший 31, двадцятий 21 транзистори, а також двадцять п'ятий 26, двадцять дев'ятий 30, тридцятий 33, тридцятий 33 транзистори утворюють відбивачі струму, що слугують для забезпечення високої навантажувальної здатності схеми. Транзистори двадцять перший 22, двадцять другий 23, двадцять сьомий 28 і двадцять восьмий 29 утворюють вихідний каскад. Вихідна шина 32 з'єднана з вихідним каскадом шини додатного 34 і від'ємного 35 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, що містить вхідну шину, шину додатного та від'ємного живлення, двадцять чотири транзистори та два джерела струму і шину нульового

потенціалу, причому вхідну шину з'єднано з емітерами восьмого та дев'ятого транзисторів, базу восьмого транзистора зв'язано з першим виходом першого джерела струму та емітером другого транзистора, бази другого та третього транзисторів з'єднано з шиною нульового потенціалу, колектор другого транзистора з'єднано з шиною від'ємного живлення, а колектор третього транзистора - з додатною шиною, емітер третього та база дев'ятого транзисторів з'єднані з першим виходом другого джерела струму, другий вихід другого джерела струму з'єднано з шиною від'ємного живлення, другий вихід першого джерела струму з'єднаний з шиною додатного живлення, колектор восьмого та сьомого транзисторів з'єднано з базою шістнадцятого транзистора, базу сьомого транзистора з'єднано з колекторами дванадцятого і тринадцятого транзисторів, бази шостого та дванадцятого транзисторів з'єднані з колектором шостого та емітером сьомого транзистора, емітери шостого та дванадцятого транзисторів з'єднано з шиною додатного живлення, колектори дев'ятого і десятого транзисторів з'єднані з базою дев'ятнадцятого транзистора, бази одинадцятого та п'ятнадцятого транзисторів з'єднані з колектором одинадцятого та емітером десятого транзисторів, база десятого транзистора з'єднана з колекторами чотирнадцятого і п'ятнадцятого транзисторів, емітери одинадцятого та п'ятнадцятого транзисторів з'єднані шиною від'ємного джерела живлення, емітер тринадцятого транзистора з'єднано з емітером чотирнадцятого транзистора, база тринадцятого транзистора з'єднано з колектором шістнадцятого та емітером сімнадцятого транзисторів, базу чотирнадцятого транзистора з'єднано з колектором дев'ятнадцятого транзистора та емітером вісімнадцятого, бази сімнадцятого та вісімнадцятого транзисторів з'єднані з шиною нульового потенціалу, емітер шістнадцятого транзистора з'єднано з базою двадцятого транзистора та колектором двадцять четвертого транзистора, емітер дев'ятнадцятого транзистора з'єднано з базою двадцять третього транзистора та колектором двадцять п'ятого транзистора, колектор вісімнадцятого транзистора з'єднано з базами двадцять четвертого, тридцять першого та двадцять шостого транзисторів, а також з'єднано з колекторами двадцять шостого та тридцять першого транзисторів, колектор сімнадцятого транзистора з'єднано з базами двадцять п'ятого, двадцять дев'ятого та тридцятого транзисторів, а також з'єднано з колекторами двадцять дев'ятого та тридцятого транзисторів, емітери двадцять п'ятого, двадцять дев'ятого та тридцятого транзисторів з'єднані з шиною від'ємного живлення, емітери двадцять четвертого, двадцять шостого та тридцять першого транзисторів з'єднані з шиною додатного живлення, який **відрізняється** тим, що введено чотири транзистори, причому колектор двадцять першого транзистора з'єднано з колектором двадцятого та об'єднанням баз двадцять першого та двадцять сьомого транзисторів, емітер двадцять першого транзистора з'єднано з емітером двадцять другого транзистора, колектор двадцять другого транзистора з'єднано з колектором двадцять третього транзистора та об'єднанням баз двадцять другого та двадцять восьмого транзисторів, колектор двадцять сьомого транзистора з'єднано з колектором двадцять шостого транзистора, емітер двадцять третього транзистора з'єднано з шиною від'ємного живлення, емітер двадцять четвертого транзистора з'єднано з шиною додатного живлення, емітери двадцять сьомого та двадцять сьомого транзисторів з'єднані з вихідною шиною.



Комп'ютерна верстка Л. Ціхановська

Державна служба інтелектуальної власності України, вул. Василя Липківського, 45, м. Київ, МСП, 03680, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601