



ДЕРЖАВНА СЛУЖБА  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ  
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **89364** (13) **U**  
(51) МПК  
**G05B 1/01** (2006.01)

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

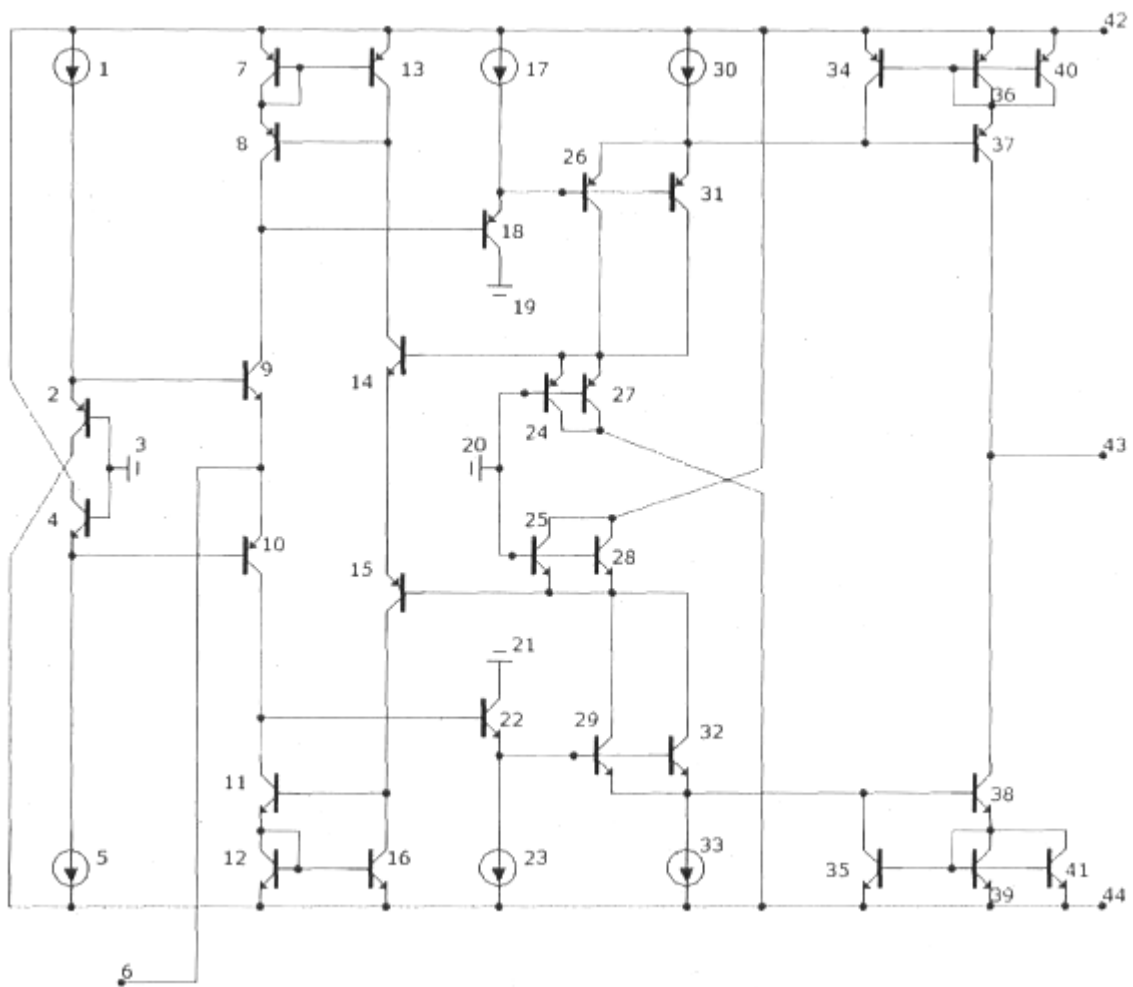
<p>(21) Номер заявки: <b>u 2013 01361</b></p> <p>(22) Дата подання заявки: <b>05.02.2013</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>25.04.2014</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>25.04.2014, Бюл.№ 8</b></p>	<p>(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Стейскал Віктор Ярославович (UA), Теплицький Михайло Юхимович (UA), Діденко Михайло Володимирович (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
---	--

**(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ**

**(57) Реферат:**

Підсилювач постійного струму, містить вхідну шину, шину додатного живлення, шину від'ємного живлення, шину нульового потенціалу, 30 транзисторів, 6 джерел живлень.

**UA 89364 U**



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомий підсилювач постійного струму [А.с. № 1548841, Н03F3/25, 1989 р.], який містить перший і другий транзистори, які мають різну структуру. Емітери першого і другого транзисторів з'єднано, а точка з'єднання є входом підсилювача постійного струму. Третій і четвертий транзистори мають структуру відповідно другого і першого транзисторів, їх колектори є виходами підсилювача постійного струму, а бази третього і четвертого транзисторів з'єднано з колекторами першого і другого транзисторів відповідно. Бази першого і другого транзисторів з'єднано з шиною нульового потенціалу через перший і другий транзистори відповідно у діодному включенні та перше і друге джерела струмів, які включено між шинами додатного та від'ємного живлення та базами першого і другого транзисторів відповідно. Перший та другий транзистори з діодному включенні мають структуру відповідно до першого і другого транзисторів відповідно. Перший та другий струмозадавальні елементи виконано відповідно на першому і другому відбивачах струму та п'ятому і шостому транзисторах, які мають структуру відповідно до третього і четвертого транзисторів. Бази п'ятого і шостого транзисторів є виходами відповідно першого і другого струмозадавального елементів, їх колектори з'єднано з шиною нульового потенціалу, а емітери з виходами відповідно першого і другого відбивачів струму. Входи відбивачів струму з'єднано через двополюсний струмозадавальний елемент. Колектори третього і четвертого транзисторів з'єднано через коло зміщення. Коло зміщення виконано на третьому і четвертому транзисторах в діодному включенні. Виводи кола зміщення підключено до баз сьомого і восьмого транзисторів, які ввімкнено по схемі із загальним колектором. Емітери сьомого і восьмого транзисторів з'єднано, вони є виходом підсилювача. Недоліком пристрою є низький коефіцієнт підсилення та низька швидкодія.

За прототип вибрано підсилювач постійного струму [Патент України № 68720, Н03К 5/22, G05B 1/01, 2006], який містить вхідну шину, з'єднану з об'єднаними емітерами першого і другого транзисторів, шину додатного, живлення, яку з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого, восьмого, сьомого транзисторів, колектором шостого транзистора та другим виводом першого джерела струму, шину від'ємного живлення, яку з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого, десятого, дев'ятого транзисторів, колектором п'ятого транзистора та другим виводом другого джерела струму, вихідну шину, яку з'єднано з об'єднаними колекторами одинадцятого і дванадцятого транзисторів, шину нульового потенціалу, яку з'єднано з об'єднаними базами п'ятого і шостого транзисторів та базами двадцятого і двадцять першого транзисторів, бази першого та другого транзисторів з'єднано з об'єднаними першим виводом першого джерела струму і емітером п'ятого транзистора та першим виводом другого джерела струму і емітером шостого транзистора відповідно, об'єднані бази сьомого і восьмого транзисторів з'єднано з об'єднаними колектором сьомого і емітером сімнадцятого транзисторів, базу сімнадцятого транзистора з'єднано з об'єднаними колекторами восьмого і третього транзисторів, бази дев'ятого і десятого транзисторів з'єднано з об'єднаними емітером вісімнадцятого і дев'ятого транзисторів, базу вісімнадцятого транзистора з'єднано з об'єднаними колекторами четвертого і десятого транзисторів, базу дев'ятнадцятого транзистора з'єднано з об'єднаними колекторами сімнадцятого і першого транзисторів, базу двадцять другого транзистора з'єднано з об'єднаними колекторами другого і вісімнадцятого транзисторів, емітери третього і четвертого транзисторів з'єднані між собою, базу третього транзистора з'єднано з об'єднаними колектором дев'ятнадцятого і емітером двадцятого транзисторів, базу четвертого транзистора з'єднано з об'єднаними емітером двадцять першого і колектором двадцять другого транзисторів, база одинадцятого транзистора з'єднано з об'єднаними колектором тринадцятого і емітером дев'ятнадцятого транзисторів, базу дванадцятого транзистора з'єднано з об'єднаними емітером двадцять другого і колектором п'ятнадцятого транзисторів, колектор двадцять першого транзистора з'єднано з об'єднаними базами тринадцятого, двадцять третього і чотирнадцятого транзисторів, колектором двадцять третього транзистора та об'єднаними колектором чотирнадцятого і емітером одинадцятого транзисторів, колектор двадцятого транзистора з'єднано з об'єднаними базами п'ятнадцятого, двадцять четвертого і шістнадцятого транзисторів, колектором двадцять четвертого транзистора та об'єднаними емітером дванадцятого і шістнадцятого транзисторів.

Недоліком прототипу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу створення підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується коефіцієнт підсилення, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у підсилювач постійного струму, який містить вхідну шину, з'єднану з об'єднаними емітерами першого і другого транзисторів, шину додатного живлення, яку з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого, восьмого, сьомого транзисторів, колектором шостого транзистора та другим виводом першого джерела струму, шину від'ємного живлення, яку з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого, десятого, дев'ятого транзисторів, колектором п'ятого транзистора та другим виводом другого джерела струму, вихідну шину, яку з'єднано з об'єднаними колекторами одинадцятого і дванадцятого транзисторів, шину нульового потенціалу, яку з'єднано з об'єднаними базами п'ятого і шостого транзисторів та базами двадцятого і двадцять першого транзисторів, бази першого та другого транзисторів з'єднано з об'єднаними першим виводом першого джерела струму і емітером п'ятого транзистора та першим виводом другого джерела струму і емітером шостого транзистора відповідно, об'єднані бази сьомого і восьмого транзисторів з'єднано з об'єднаними колектором сьомого і емітером сімнадцятого транзисторів, базу сімнадцятого транзистора з'єднано з об'єднаними колекторами восьмого і третього транзисторів, бази дев'ятого і десятого транзисторів з'єднано з об'єднаними емітером вісімнадцятого і дев'ятого транзисторів, базу вісімнадцятого транзистора з'єднано з об'єднаними колекторами четвертого і десятого транзисторів, колектори сімнадцятого і першого транзисторів з'єднано між собою, колектори другого і вісімнадцятого транзисторів з'єднано між собою, емітери третього і четвертого транзисторів з'єднані між собою, базу третього транзистора з'єднано з об'єднаними колектором дев'ятнадцятого і емітером двадцятого транзисторів, базу четвертого транзистора з'єднано з об'єднаними емітером двадцять першого і колектором двадцять другого транзисторів, база одинадцятого транзистора з'єднано з об'єднаними колектором тринадцятого і емітером дев'ятнадцятого транзисторів, базу дванадцятого транзистора з'єднано з об'єднаними емітером двадцять другого і колектором п'ятнадцятого транзисторів, бази п'ятнадцятого, двадцять четвертого і шістнадцятого транзисторів з'єднано з колектором двадцять четвертого транзистора та об'єднаними емітером дванадцятого і шістнадцятого транзисторів, введено шість транзисторів та чотири джерела струму, причому третє, п'яте джерела струму та колектори двадцять сьомого, двадцять першого транзисторів з'єднано з шиною додатного живлення, четверте, шосте джерело живлення та колектори двадцять сьомого, двадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого та сімнадцятого транзисторів об'єднано з базою двадцять п'ятого транзистора, колектори другого та вісімнадцятого транзисторів об'єднано з базою двадцять шостого транзистора, колектори двадцять п'ятого та двадцять шостого транзисторів з'єднано з шиною нульового потенціалу, емітер двадцять п'ятого та базу двадцять дев'ятого транзисторів з'єднано з третім джерелом струму, емітер двадцять шостого та базу тридцятого транзисторів з'єднано з четвертим джерелом струму, емітери тридцятого, двадцять другого транзисторів з'єднано з шостим джерелом струму та колектором п'ятнадцятого і базою дванадцятого транзисторів, емітери двадцять дев'ятого, дев'ятнадцятого транзисторів з'єднано з п'ятим джерелом струму та колектором тринадцятого і базою одинадцятого транзисторів, колектори двадцять дев'ятого, дев'ятнадцятого транзисторів з'єднано з базою третього транзистора і емітерами двадцять сьомого та двадцятого транзисторами, колектори тридцятого, двадцять другого транзисторів з'єднано з базою четвертого транзистора і емітерами двадцять восьмого та двадцять першого транзисторів, бази двадцять сьомого та двадцятого транзисторів з'єднано з базами двадцять восьмого та двадцять першого транзисторів та з шиною нульового потенціалу.

На кресленні представлено принципову схему підсилювача постійного струму.

Пристрій містить вхідну шину 6, з'єднану з об'єднаними емітерами першого 9 і другого 10 транзисторів, шину додатного живлення 42, яку з'єднано з емітерами чотирнадцятого 40, двадцять третього 36, тринадцятого 34, восьмого 13, сьомого 7 транзисторів, колектором шостого 4 транзистора та другим виводом першого джерела струму 1, шину від'ємного живлення 44, яку з'єднано з емітерами шістнадцятого 41, двадцять четвертого 39, п'ятнадцятого 35, десятого 16, дев'ятого 12 транзисторів, колектором п'ятого 2 транзистора та другим виводом другого джерела струму 5, вихідну шину 43, яку з'єднано з об'єднаними колекторами одинадцятого 37 і дванадцятого 38 транзисторів, шину нульового потенціалу 3, яку з'єднано з об'єднаними базами п'ятого 2 і шостого 4 транзисторів та базами двадцятого 24 і двадцять першого 25 транзисторів, бази першого 9 та другого 10 транзисторів з'єднано з об'єднаними першим виводом першого джерела струму 1 і емітером п'ятого транзистора 2 та першим виводом другого джерела струму 5 і емітером шостого 4 транзистора відповідно, об'єднані бази сьомого 7 і восьмого 13 транзисторів з'єднано з об'єднаними колектором сьомого 7 і емітером сімнадцятого 8 транзисторів, базу сімнадцятого 8 транзистора з'єднано з об'єднаними

колекторами восьмого 13 і третього 14 транзисторів, бази дев'ятого 12 і десятого 16 транзисторів з'єднано з об'єднаними емітером вісімнадцятого 11 і дев'ятого 12 транзисторів, базу вісімнадцятого 11 транзистора з'єднано з об'єднаними колекторами четвертого 15 і десятого 16 транзисторів, колектори сімнадцятого 8 і першого 9 транзисторів з'єднано між собою, колектори другого 10 і вісімнадцятого 11 транзисторів з'єднано між собою, емітери третього 14 і четвертого 15 транзисторів з'єднані між собою, базу третього 14 транзистора з'єднано з об'єднаними колектором дев'ятнадцятого 31 і емітером двадцятого 27 транзисторів, базу четвертого 15 транзистора з'єднано з об'єднанням емітера двадцять першого 28 і колектором двадцять другого 32 транзисторів, база одинадцятого 37 транзистора з'єднано з об'єднаним колектором тринадцятого 34 і емітером дев'ятнадцятого 31 транзисторів, базу дванадцятого 38 транзистора з'єднано з об'єднаними емітером двадцять другого 32 і колектором п'ятнадцятого 35 транзисторів, бази п'ятнадцятого 35, двадцять четвертого 39 і шістнадцятого 41 транзисторів з'єднано з колектором двадцять четвертого 39 транзистора та об'єднаними емітером дванадцятого 38 і шістнадцятого 41 транзисторів, причому третє 17, п'яте 30 джерела струму та колектори двадцять сьомого 24, двадцять першого 28 транзисторів з'єднано з шиною додатного живлення 42, четверте 23, шосте 33 джерело живлення та колектори двадцять сьомого 24, двадцятого 27 транзисторів з'єднано з шиною від'ємного живлення 44, колектори першого 9 та сімнадцятого 8 транзисторів об'єднано з базою двадцять п'ятого 18 транзистора, колектори другого 10 та вісімнадцятого 11 транзисторів об'єднано з базою двадцять шостого 22 транзистора, колектори двадцять п'ятого 18 та двадцять шостого 22 транзисторів з'єднано з шиною нульового потенціалу 19 та 21 відповідно, емітер двадцять п'ятого 18 та базу двадцять дев'ятого 26 транзисторів з'єднано з третім джерелом струму 17, емітер двадцять шостого 22 та базу тридцятого 29 транзисторів з'єднано з четвертим джерелом струму 23, емітери тридцятого 29, двадцять другого 32 транзисторів з'єднано з шостим джерелом струму 33 та колектором п'ятнадцятого 35 і базою дванадцятого 38 транзисторів, емітери двадцять дев'ятого 26, дев'ятнадцятого 31 транзисторів з'єднано з п'ятим джерелом струму 30 та колектором тринадцятого 34 і базою одинадцятого 37 транзисторів, колектори двадцять дев'ятого 26, дев'ятнадцятого 31 транзисторів з'єднано з базою третього 14 транзистора і емітерами двадцять сьомого 24 та двадцятого 27 транзисторами, колектори тридцятого 29, двадцять другого 32 транзисторів з'єднано з базою четвертого 15 транзистора і емітерами двадцять восьмого 25 та двадцять першого 28 транзисторів, бази двадцять сьомого 24 та двадцятого 27 транзисторів з'єднано з базами та двадцять восьмого 25 та двадцять першого 28 транзисторів та з шиною нульового потенціалу 20.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму поступає на вхідну шину 6. Якщо вхідний струм втікає у схему, то другий 10 транзистор привідкривається, а перший 9 транзистор призакривається, відповідно двадцять шостий 22 транзистор привідкривається, а двадцять п'ятий 18 транзистор призакривається, відповідно тридцятий 29 та двадцять другий 32 транзистори при відкриваються, а двадцять дев'ятий 26 та дев'ятнадцятий 31 транзистори призакриваються, відповідно дванадцятий 38 транзистор відкривається, а одинадцятий 37 транзистор закривається. Різниця струмів на колекторах дванадцятого 38 і одинадцятого 37 транзисторів надходить на вихід схеми 43.

Якщо вхідний струм витікає зі схеми, то другий 10 транзистор призакривається, а перший 9 транзистор привідкривається, відповідно двадцять шостий 22 транзистор призакривається, а двадцять п'ятий 18 транзистор привідкривається, відповідно тридцятий 29 та двадцять другий 32 транзистори призакриваються, а двадцять дев'ятий 26 та дев'ятнадцятий 31 транзистори привідкриваються, відповідно дванадцятий 38 транзистор закривається, а одинадцятий 37 транзистор відкривається. Різниця струмів на колекторах дванадцятого 38 і одинадцятого 37 транзисторів надходить на вихід схеми 43.

Перше 1 і друге 5 джерела струму та п'ятий 2, шостий 4, перший 9, другий 10 транзистори утворюють схему задання напруги зміщення на вхідному каскаді.

Перше 1 та друге 5 джерела струму задають емітерний струм для п'ятого 2 і шостого 4 транзисторів відповідно.

Третє 17 та п'яте 30 джерела струму задають режим по постійному струму для проміжного підсилювального каскаду побудованому на двадцять п'ятому 18, двадцять дев'ятому 26, дев'ятнадцятому 31 транзисторах.

Четверте 23, шосте 33 джерела струму задають режим по постійному струму для проміжного підсилювального каскаду побудованому на двадцять шостому 22 тридцятому 29, двадцять другому 32 транзисторах.

Третій 14, четвертий 15, двадцять сьомий 24, двадцять восьмий 25, двадцятий 27 і двадцять перший 28 транзистори утворюють двонаправлений відбивач струму, який разом з відбивачами струму Уілсона, побудованими на сьомому 7, сімнадцятому 8, восьмому 13 транзисторах, а також вісімнадцятому 11, дев'ятому 12 та десятому 16 транзисторах, утворюють кола

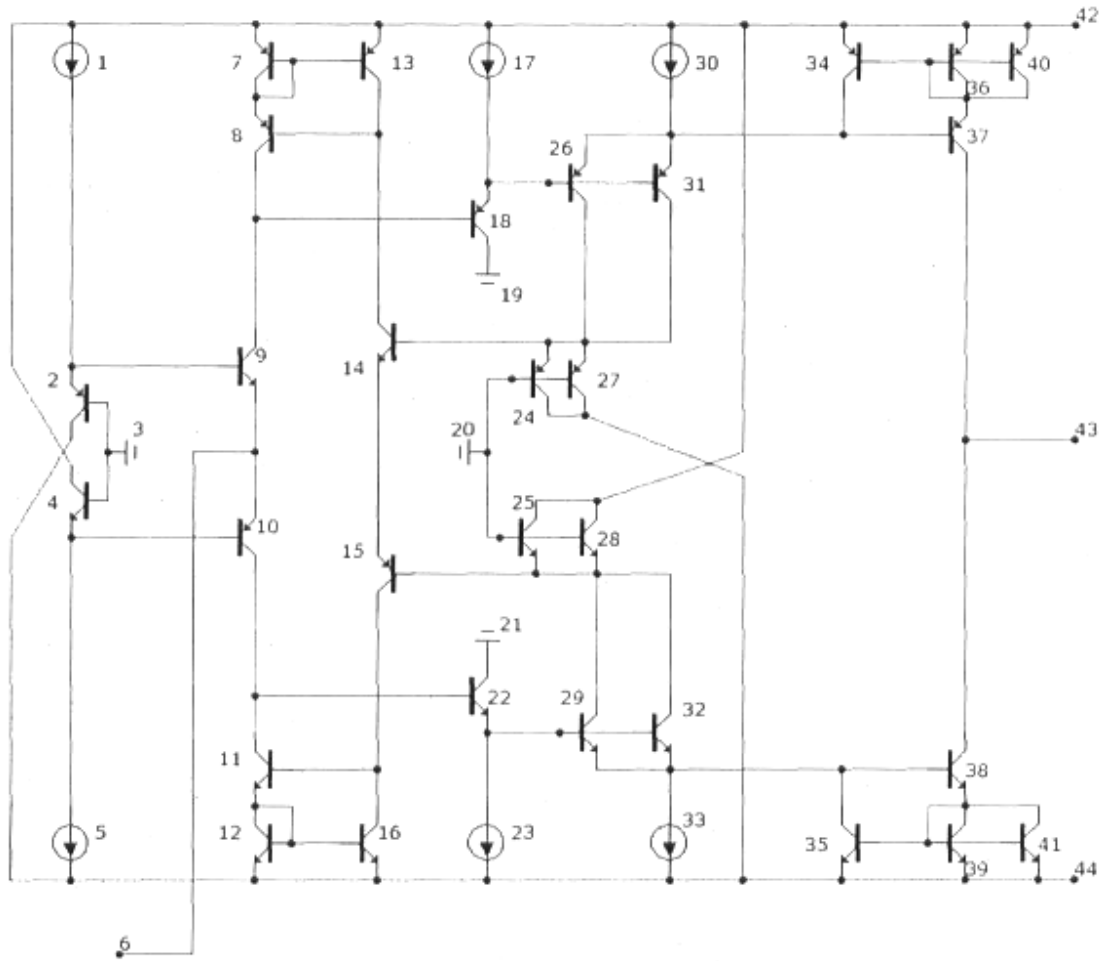
5 двоконтурного вибіркового зворотного зв'язку.

Тринадцятий 34, двадцять третій 36, чотирнадцятий 40, одинадцятий 37 транзистори, а також п'ятнадцятий 35, двадцять четвертий 39, шістнадцятий 41, дванадцятий 38 транзистори утворюють відбивачі струму, що слугують для забезпечення високої навантажувальної здатності схеми.

10 Шини додатного 42 і від'ємного 44 живлення, а також шина нульового потенціалу 3 забезпечують потрібний рівень напруги для живлення схеми.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

15 Підсилювач постійного струму, який містить вхідну шину, з'єднану з об'єднаними емітерами першого і другого транзисторів, шину додатного живлення, яку з'єднано з емітерами чотирнадцятого, двадцять третього, тринадцятого, восьмого, сьомого транзисторів, колектором шостого транзистора та другим виводом першого джерела струму, шину від'ємного живлення, яку з'єднано з емітерами шістнадцятого, двадцять четвертого, п'ятнадцятого, десятого, 20 дев'ятого транзисторів, колектором п'ятого транзистора та другим виводом другого джерела струму, вихідну шину, яку з'єднано з об'єднаними колекторами одинадцятого і дванадцятого транзисторів, шину нульового потенціалу, яку з'єднано з об'єднаними базами п'ятого і шостого транзисторів та базами двадцятого і двадцять першого транзисторів, бази першого та другого транзисторів з'єднано з об'єднаними першим виводом першого джерела струму і емітером 25 п'ятого транзистора та першим виводом другого джерела струму і емітером шостого транзистора відповідно, об'єднані бази сьомого і восьмого транзисторів з'єднано з об'єднаними колектором сьомого і емітером сімнадцятого транзисторів, базу сімнадцятого транзистора з'єднано з об'єднаними колекторами восьмого і третього транзисторів, бази дев'ятого і десятого транзисторів з'єднано з об'єднаними емітером вісімнадцятого і дев'ятого транзисторів, базу 30 вісімнадцятого транзистора з'єднано з об'єднаними колекторами четвертого і десятого транзисторів, колектори сімнадцятого і першого транзисторів з'єднано між собою, колектори другого і вісімнадцятого транзисторів з'єднано між собою, емітери третього і четвертого транзисторів з'єднані між собою, базу третього транзистора з'єднано з об'єднаними колектором дев'ятнадцятого і емітером двадцятого транзисторів, базу четвертого транзистора з'єднано з об'єднаними емітером двадцять першого і колектором двадцять другого транзисторів, база 35 одинадцятого транзистора з'єднано з об'єднаними колектором тринадцятого і емітером дев'ятнадцятого транзисторів, базу дванадцятого транзистора з'єднано з об'єднаними емітером двадцять другого і колектором п'ятнадцятого транзисторів, бази п'ятнадцятого, двадцять четвертого і шістнадцятого транзисторів з'єднано з колектором двадцять четвертого транзистора та об'єднаними емітером дванадцятого і шістнадцятого транзисторів, який 40 **відрізняється** тим, що в нього введено шість транзисторів та чотири джерела струму, причому третє, п'яте джерела струму та колектори двадцять сьомого, двадцять першого транзисторів з'єднано з шиною додатного живлення, четверте, шосте джерело живлення та колектори двадцять сьомого, двадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори першого та сімнадцятого транзисторів об'єднано з базою двадцять п'ятого транзистора, колектори другого та вісімнадцятого транзисторів об'єднано з базою двадцять шостого транзистора, колектори двадцять п'ятого та двадцять шостого транзисторів з'єднано з шиною нульового потенціалу, емітер двадцять п'ятого та базу двадцять дев'ятого транзисторів з'єднано з третім джерелом струму, емітер двадцять шостого та базу тридцятого транзисторів з'єднано з 50 четвертим джерелом струму, емітери тридцятого, двадцять другого транзисторів з'єднано з шостим джерелом струму та колектором п'ятнадцятого і базою дванадцятого транзисторів, емітери двадцять дев'ятого, дев'ятнадцятого транзисторів з'єднано з п'ятим джерелом струму та колектором тринадцятого і базою одинадцятого транзисторів, колектори двадцять дев'ятого, дев'ятнадцятого транзисторів з'єднано з базою третього транзистора і емітерами двадцять сьомого та двадцятого транзисторами, колектори тридцятого, двадцять другого транзисторів з'єднано з базою четвертого транзистора і емітерами двадцять восьмого та двадцять першого транзисторів, бази двадцять сьомого та двадцятого транзисторів з'єднано з базами двадцять 55 восьмого та двадцять першого транзисторів та з шиною нульового потенціалу.




---

Комп'ютерна верстка А. Крижанівський

---

Державна служба інтелектуальної власності України, вул. Урицького, 45, м. Київ, МСП, 03680, Україна

---

ДП "Український інститут промислової власності", вул. Глазунова, 1, м. Київ – 42, 01601