



УКРАЇНА

(19) UA  
(51) МПК

(11) 117019

(13) U

H03F 3/26 (2006.01)

H03K 5/22 (2006.01)

G05B 1/01 (2006.01)

МІНІСТЕРСТВО  
ЕКОНОМІЧНОГО  
РОЗВИТКУ І ТОРГІВЛІ  
УКРАЇНИ

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2017 00124**

(22) Дата подання заявки: **03.01.2017**

(24) Дата, з якої є чинними  
права на корисну  
модель: **12.06.2017**

(46) Публікація відомостей  
про видачу патенту: **12.06.2017, Бюл.№ 11**

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),  
Гарнага Володимир Анатолійович (UA),  
Богомолів Сергій Віталійович (UA),  
Філіпчук Віталій Сергійович (UA)**

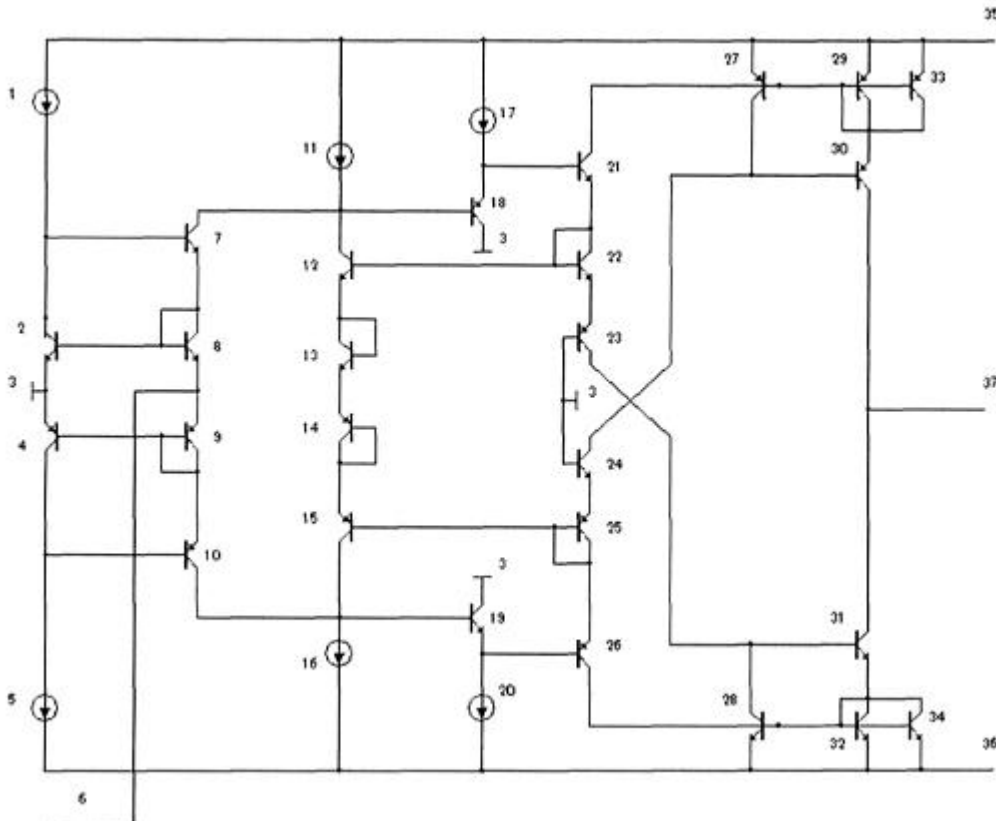
(73) Власник(и):

**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ  
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,  
Хмельницьке шосе, 95, м. Вінниця, 21021  
(UA)**

## (54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори. При цьому у нього додатково введено чотири транзистори.



UA 117019 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (Multi-stage current feedback amplifier, United States Patent 5,742,154, April 21, 1998), який містить джерело струму, операційний підсилювач, шини додатного і від'ємного живлення, вхідну і вихідну шини, шістнадцять транзисторів, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів та емітерами дванадцятого та тринадцятого транзисторів відповідно, колектори третього та четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектори п'ятого та шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзистора об'єднано між собою, бази третього та дев'ятого транзисторів об'єднано і з'єднано з колектором дев'ятого транзистора і першим входом джерела струму, бази шостого та десятого транзисторів об'єднано і з'єднано з колектором десятого транзистора і другим входом джерела струму, бази дванадцятого та тринадцятого транзисторів з'єднано з базами четвертого та п'ятого транзисторів відповідно, бази сьомого та одинадцятого транзисторів об'єднано та з'єднано з колекторами сьомого та першого транзисторів, бази восьмого та чотирнадцятого транзисторів об'єднано та з'єднано з колекторами восьмого та другого транзисторів, колектори одинадцятого та дванадцятого транзисторів об'єднано і з'єднано з базою п'ятнадцятого транзистора, колектори тринадцятого та чотирнадцятого транзисторів об'єднано і з'єднано з базою шістнадцятого транзистора, колектори п'ятнадцятого та шістнадцятого транзисторів з'єднано з входом операційного підсилювача, вихід операційного підсилювача з'єднано з вихідною шиною, емітери третього, сьомого, дев'ятого, одинадцятого та п'ятнадцятого транзисторів підключено до шини додатного живлення, емітери шостого, восьмого, десятого, чотирнадцятого та шістнадцятого транзисторів підключено до шини від'ємного живлення. Недоліком пристрою є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

За прототип вибрано двотактний симетричний підсилювач струму (патент України на корисну модель № 107585 Н03К 5/24, G05В 1/01, опубл. 10.06.2016, Бюл. № 11), який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів, емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу третього транзистора з'єднано з колектором першого транзистора та другим входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори третього та сьомого транзисторів об'єднано та з'єднано з базою дев'ятого транзистора та другим входом третього джерела струму, колектори шостого та восьмого транзисторів об'єднано та з'єднано з базою десятого транзистора та першим входом четвертого джерела струму, емітер сьомого транзистора об'єднано з емітером восьмого транзистора, емітер дев'ятого транзистора з'єднано з базою одинадцятого транзистора та другим входом п'ятого джерела струму, емітер десятого транзистора з'єднано з базою шістнадцятого транзистора та першим входом шостого джерела струму, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, емітери дванадцятого та тринадцятого транзисторів об'єднано і з'єднано з базою сьомого транзистора, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано і з'єднано з базою восьмого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором та базою дванадцятого транзистора, емітер шістнадцятого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого та дев'ятнадцятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором дев'ятнадцятого та емітером двадцятого транзисторів та другим входом сьомого джерела струму, бази вісімнадцятого та двадцять другого транзисторів об'єднано та з'єднано з колектором двадцять другого та емітером двадцять першого транзисторів та першим входом восьмого джерела струму, колектори чотирнадцятого та сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з базою двадцять першого транзистора, перші входи першого, третього, п'ятого та сьомого джерел струму та емітери сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, другі входи другого, четвертого, шостого та восьмого джерел струму

та емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного живлення, колектори двадцятого та двадцять першого транзисторів з'єднано з вихідною шиною.

Недоліком прототипу є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

5 В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність роботи завдяки збільшенню коефіцієнта передачі, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

10 Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів, емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу 15 третього транзистора з'єднано з колектором першого транзистора та другим входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори третього та сьомого транзисторів об'єднано та з'єднано з базою дев'ятого транзистора та другим входом третього джерела струму, 20 колектори шостого та восьмого транзисторів об'єднано та з'єднано з базою десятого транзистора та першим входом четвертого джерела струму, емітер сьомого транзистора об'єднано з емітером восьмого транзистора, емітер дев'ятого транзистора з'єднано з базою одинадцятого транзистора та другим входом п'ятого джерела струму, емітер десятого транзистора з'єднано з базою шістнадцятого транзистора та першим входом шостого джерела 25 струму, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, емітери дванадцятого та тринадцятого транзисторів об'єднано і з'єднано з базою сьомого транзистора, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано і з'єднано з базою восьмого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та 30 з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором та базою дванадцятого транзистора, емітер шістнадцятого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого та дев'ятнадцятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого та 35 дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором дев'ятнадцятого та емітером двадцятого транзисторів та другим входом сьомого джерела струму, бази вісімнадцятого та двадцять другого транзисторів об'єднано та з'єднано з колектором двадцять другого та емітером двадцять першого транзисторів та першим входом восьмого джерела струму, 40 колектори чотирнадцятого та сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з базою двадцять першого транзистора, перші входи першого, третього, п'ятого та сьомого джерел струму та емітери сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, другі входи другого, четвертого, шостого та восьмого джерел струму та емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного 45 живлення, колектори двадцятого та двадцять першого транзисторів з'єднано з вихідною шиною, введено чотири транзистори, причому емітер сьомого транзистора з'єднано з базою та колектором двадцять третього транзистора, емітер восьмого транзистора з'єднано з базою та колектором двадцять четвертого транзистора, емітер двадцять третього транзистора з'єднано з емітером двадцять четвертого транзистора, бази сьомого та дванадцятого транзисторів об'єднано та з'єднано з емітером одинадцятого та колектором дванадцятого транзисторів, бази 50 восьмого та п'ятнадцятого транзисторів об'єднано та з'єднано з емітером шістнадцятого та колектором п'ятнадцятого транзисторів, колектор одинадцятого транзистора з'єднано з базами сімнадцятого, дев'ятнадцятого та двадцять п'ятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого, двадцять другого та двадцять шостого транзисторів, бази сімнадцятого, дев'ятнадцятого та двадцять п'ятого транзисторів об'єднано та з'єднано з колекторами дев'ятнадцятого, двадцять п'ятого та емітером двадцятого транзисторів, бази вісімнадцятого, двадцять другого та двадцять шостого транзисторів об'єднано та з'єднано з колекторами двадцять другого, двадцять шостого та емітером двадцять першого 55 транзисторів, емітери двадцять п'ятого та двадцять шостого транзисторів підключено до шини додатного і від'ємного живлення відповідно.

На кресленні представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, яку з'єднано з емітерами четвертого 8 та п'ятого 9 транзисторів, бази першого 2 та четвертого 8 транзисторів об'єднано і з'єднано з емітером третього 7 та колектором четвертого 8 транзисторів, бази другого 4 та п'ятого 9 транзисторів об'єднано та з'єднано з емітером шостого 10 та колектором п'ятого 9 транзисторів, емітери першого 2 та другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, базу третього 7 транзистора з'єднано з колектором першого 2 транзистора та другим входом першого 1 джерела струму, базу шостого 10 транзистора з'єднано з колектором другого 4 транзистора та першим входом другого 5 джерела струму, колектори третього 7 та сьомого 12 транзистора об'єднано та з'єднано з базою дев'ятого 16 транзистора та другим входом третього 11 джерела струму, колектори шостого 10 та восьмого 15 транзистора об'єднано та з'єднано з базою десятого 19 транзистора та першим входом четвертого 16 джерела струму, емітер сьомого 12 транзистора з'єднано з колектором та базою двадцять третього 13 транзистора, емітер восьмого 15 транзистора з'єднано з колектором та базою двадцять четвертого 14 транзистора, емітер двадцять третього 13 транзистора з'єднано з емітером двадцять четвертого 14 транзистора, емітер дев'ятого 18 транзистора з'єднано з базою одинадцятого 21 транзистора та другим входом п'ятого 17 джерела струму, емітер десятого 19 транзистора з'єднано з базою шістнадцятого 26 транзистора та першим входом шостого 20 джерела струму, колектори дев'ятого 18 та десятого 19 транзисторів з'єднані з шиною нульового потенціалу 3, емітер одинадцятого 21 та колектор дванадцятого 22 транзисторів об'єднано і з'єднано з базами сьомого 12 та дванадцятого 22 транзисторів, емітер шістнадцятого 26 та колектор п'ятнадцятого 25 транзисторів об'єднано і з'єднано з базами восьмого 15 та п'ятнадцятого 25 транзисторів, бази тринадцятого 23 та чотирнадцятого 24 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, емітери дванадцятого 22 та п'ятнадцятого 25 транзисторів з'єднано з емітерами тринадцятого 23 та чотирнадцятого 24 транзисторів, колектор одинадцятого 21 транзистора з'єднано з базами сімнадцятого 27, дев'ятнадцятого 29 та двадцять п'ятого 33 транзисторів, колектор шістнадцятого 26 транзистора з'єднано з базами вісімнадцятого 28, двадцять другого 32 та двадцять шостого 34 транзисторів, бази сімнадцятого 27, дев'ятнадцятого 29 та двадцять п'ятого 33 транзисторів об'єднано та з'єднано з колекторами дев'ятнадцятого 29, двадцять п'ятого 33 та емітером двадцятого 30 транзисторів, бази вісімнадцятого 28, двадцять другого 32 та двадцять шостого 34 транзисторів об'єднано та з'єднано з колекторами двадцять другого 32, двадцять шостого 34 та емітером двадцять першого 31 транзисторів, колектори чотирнадцятого 24 та сімнадцятого 27 транзисторів об'єднано та з'єднано з базою двадцятого 30 транзистора, колектори тринадцятого 23 та вісімнадцятого 28 транзисторів об'єднано та з'єднано з базою двадцять першого 31 транзистора, перші входи першого 1, третього 11 та п'ятого 17 джерел струму та емітери сімнадцятого 27, дев'ятнадцятого 29 та двадцять п'ятого 33 транзисторів підключено до шини додатного живлення 35, другі входи другого 5, четвертого 16 та шостого 20 джерел струму та емітери вісімнадцятого 28, двадцять другого 32 та двадцять шостого 34 транзисторів підключено до шини від'ємного живлення 36, колектори двадцятого 30 та двадцять першого 31 транзисторів з'єднано з вихідною шиною 37.

Пристрій працює таким чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 6. Якщо вхідний струм втікає у схему, то п'ятий 9 та шостий 10 транзистори привідкриваються, а третій 7 та четвертий 8 транзистори призакриваються, відповідно десятий 19 транзистор привідкривається, а шістнадцятий 26 транзистор призакривається, відповідно двадцять перший 31 транзистор привідкривається, а двадцятий 30 транзистор призакривається. При цьому потенціал точки об'єднання колекторів двадцятого 30 та двадцять першого 31 транзисторів наближається до напруги живлення - Уж.

Якщо вхідний струм витікає зі схеми, то третій 7 та четвертий 8 транзистори привідкриваються, а п'ятий 9 та шостий 10 транзистори призакриваються, відповідно дев'ятий 18 транзистор привідкривається, а одинадцятий 21 транзистор призакривається, відповідно двадцятий 30 транзистор привідкривається, а двадцять перший 31 транзистор призакривається. При цьому потенціал точки об'єднання колекторів двадцятого 30 та двадцять першого 31 транзисторів наближається до напруги живлення Уж.

Вхідна 6 та вихідна 37 шини утворюють вхід та вихід схеми.

Шини додатного 35 та від'ємного 36 живлення, а також шина нульового потенціалу 3 задають необхідний рівень напруги для живлення схеми.

Відбивачі на другому 4, п'ятому 9, шостому 10 та першому 2, третьому 7, четвертому 8 транзисторах утворюють вхідний каскад схеми.

Перше 1, друге 5 джерела струму та відбивачі на другому 4, п'ятому 9, шостому 10 та першому 2, третьому 7, четвертому 8 транзисторах задають режим роботи постійного струму каскадів схеми.

Дев'ятий 18, одинадцятий 21 та десятий 19, шістнадцятий 26 транзистори утворюють проміжний підсилювальний каскад.

Третє 11, п'яте 17 та четверте 16, шосте 20 джерела струму задають режим роботи для проміжного підсилювального каскаду.

Сьомий 12, восьмий 15, дванадцятий 22, тринадцятий 23, чотирнадцятий 24 та п'ятнадцятий 25 транзистори утворюють двонаправлений відбивач струму, який задає режим робочої точки для проміжного і вихідного каскаду.

Двадцять третій 13 та двадцять четвертий 14 транзистори підвищують точність функціонування дев'ятого 18, одинадцятого 21 та десятого 19, шістнадцятого 26 транзисторів.

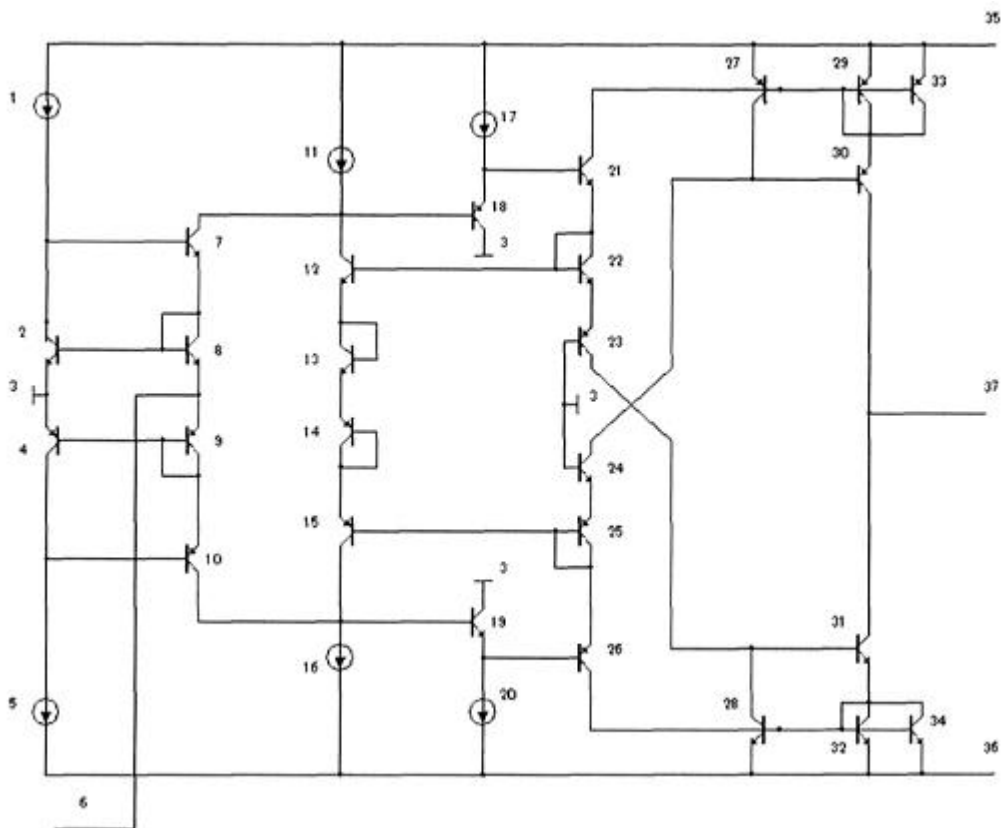
Відбивачі на сімнадцятому 27, дев'ятнадцятому 29, двадцятому 30 та вісімнадцятому 28, двадцять першому 31, двадцять другому 32 транзисторах утворюють вихідний каскад схеми.

Двадцять п'ятий 33 та двадцять шостий 34 транзистори задають режим роботи вихідного каскаду.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, який містить вісім джерел струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, двадцять два транзистори, причому вхідну шину з'єднано з емітерами четвертого та п'ятого транзисторів, емітер третього та колектор четвертого транзисторів об'єднано та з'єднано з базами першого та четвертого транзисторів, колектор п'ятого та емітер шостого транзисторів об'єднано та з'єднано з базами другого та п'ятого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу третього транзистора з'єднано з колектором першого транзистора та другим входом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори третього та сьомого транзисторів об'єднано та з'єднано з базою дев'ятого транзистора та другим входом третього джерела струму, колектори шостого та восьмого транзисторів об'єднано та з'єднано з базою десятого транзистора та першим входом четвертого джерела струму, емітер сьомого транзистора об'єднано з емітером восьмого транзистора, емітер дев'ятого транзистора з'єднано з базою одинадцятого транзистора та другим входом п'ятого джерела струму, емітер десятого транзистора з'єднано з базою шістнадцятого транзистора та першим входом шостого джерела струму, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, емітери дванадцятого та тринадцятого транзисторів об'єднано і з'єднано з базою сьомого транзистора, емітери чотирнадцятого та п'ятнадцятого транзисторів об'єднано і з'єднано з базою восьмого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер одинадцятого транзистора з'єднано з колектором та базою дванадцятого транзистора, емітер шістнадцятого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор одинадцятого транзистора з'єднано з базами сімнадцятого та дев'ятнадцятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого та двадцять другого транзисторів, бази сімнадцятого та дев'ятнадцятого транзисторів об'єднано та з'єднано з колектором дев'ятнадцятого та емітером двадцятого транзисторів та другим входом сьомого джерела струму, бази вісімнадцятого та двадцять другого транзисторів об'єднано та з'єднано з колектором двадцять другого та емітером двадцять першого транзисторів та першим входом восьмого джерела струму, колектори чотирнадцятого та сімнадцятого транзисторів об'єднано та з'єднано з базою двадцятого транзистора, колектори тринадцятого та вісімнадцятого транзисторів об'єднано та з'єднано з базою двадцять першого транзистора, перші входи першого, третього, п'ятого та сьомого джерел струму та емітери сімнадцятого та дев'ятнадцятого транзисторів підключено до шини додатного живлення, другі входи другого, четвертого, шостого та восьмого джерел струму та емітери вісімнадцятого та двадцять другого транзисторів підключено до шини від'ємного живлення, колектори двадцятого та двадцять першого транзисторів з'єднано з вихідною шиною, який **відрізняється** тим, що у нього введено чотири транзистори, причому емітер сьомого транзистора з'єднано з базою та колектором двадцять третього транзистора, емітер восьмого транзистора з'єднано з базою та колектором двадцять четвертого транзистора, емітер двадцять

- третього транзистора з'єднано з емітером двадцять четвертого транзистора, бази сьомого та дванадцятого транзисторів об'єднано та з'єднано з емітером одинадцятого та колектором дванадцятого транзисторів, бази восьмого та п'ятнадцятого транзисторів об'єднано та з'єднано з емітером шістнадцятого та колектором п'ятнадцятого транзисторів, колектор одинадцятого транзистора з'єднано з базами сімнадцятого, дев'ятнадцятого та двадцять п'ятого транзисторів, колектор шістнадцятого транзистора з'єднано з базами вісімнадцятого, двадцять другого та двадцять шостого транзисторів, бази сімнадцятого, дев'ятнадцятого та двадцять п'ятого транзисторів об'єднано та з'єднано з колекторами дев'ятнадцятого, двадцять п'ятого та емітером двадцятого транзисторів, бази вісімнадцятого, двадцять другого та двадцять шостого транзисторів об'єднано та з'єднано з колекторами двадцять другого, двадцять шостого та емітером двадцять першого транзисторів, емітери двадцять п'ятого та двадцять шостого транзисторів підключено до шини додатного і від'ємного живлення відповідно.



Комп'ютерна верстка В. Мацело

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601