



УКРАЇНА

(19) **UA** (11) **117387** (13) **U**  
(51) МПК  
*H03F 3/26* (2006.01)  
*H03K 5/24* (2006.01)  
*G05B 1/01* (2006.01)

МІНІСТЕРСТВО  
ЕКОНОМІЧНОГО  
РОЗВИТКУ І ТОРГІВЛІ  
УКРАЇНИ

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

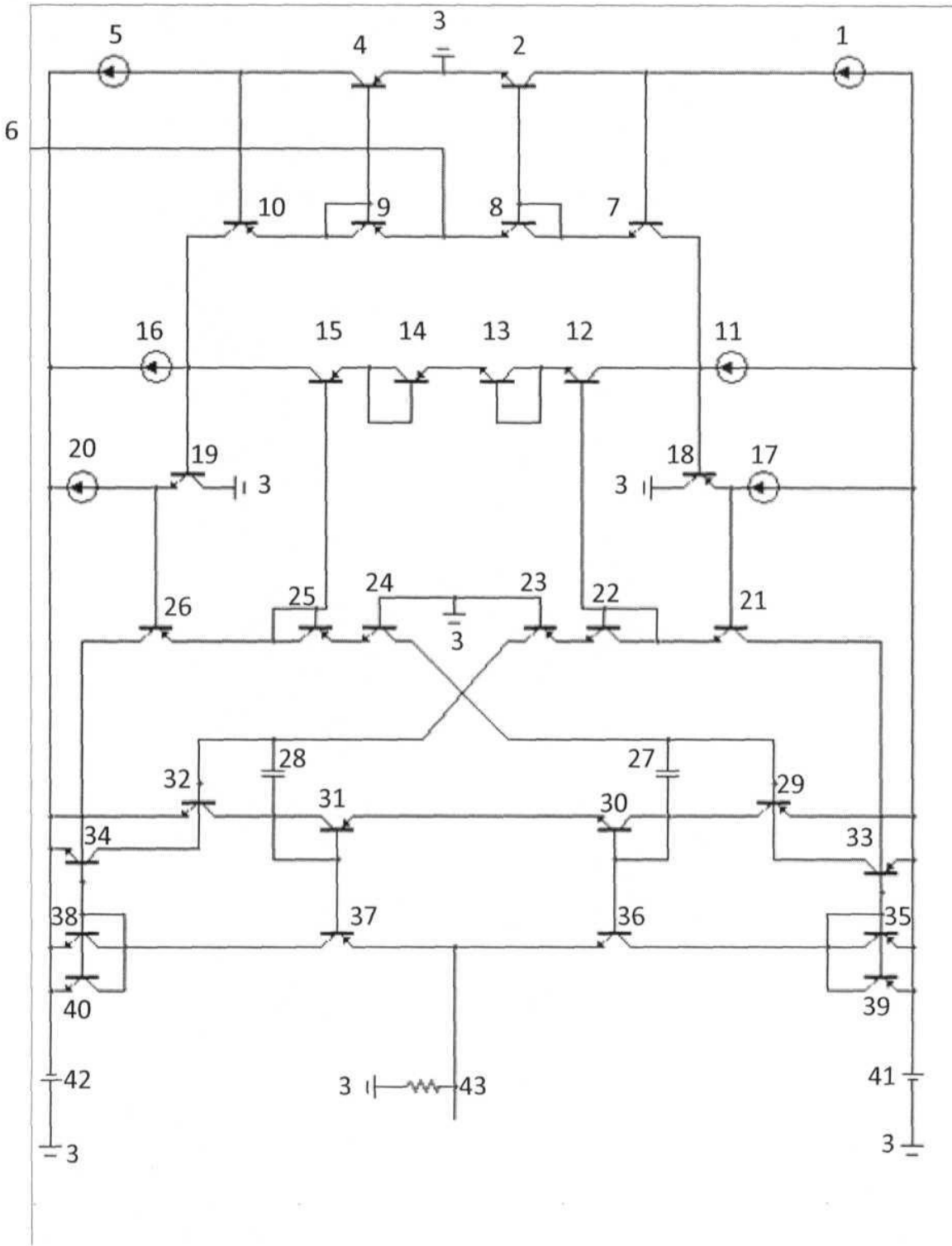
<p>(21) Номер заявки: <b>u 2017 00094</b></p> <p>(22) Дата подання заявки: <b>03.01.2017</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>26.06.2017</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>26.06.2017, Бюл.№ 12</b></p>	<p>(72) Винахідник(и): <b>Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Гарнага Володимир Анатолійович (UA), Маховик Михайло Федорович (UA)</b></p> <p>(73) Власник(и): <b>ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</b></p>
--	--

**(54) ДВОТАКТНИЙ СИМЕТРИЧНИЙ ПІДСИЛЮВАЧ СТРУМУ**

**(57) Реферат:**

Двотактний симетричний підсилювач струму додатково містить чотири транзистори. Колектор та базу двадцять сьомого транзистора з'єднано з емітером одинадцятого транзистора. Колектор та базу двадцять восьмого транзистора з'єднано з емітером дванадцятого транзистора. Емітер двадцять дев'ятого транзистора з'єднано з емітером двадцять п'ятого транзистора та шиною двадцять п'ятого транзистора та шиною додатного живлення. Колектор та базу двадцять дев'ятого транзистора об'єднано між собою і з'єднано з колектором та базою двадцять п'ятого транзистора. Емітер тридцятого транзистора з'єднано з емітером двадцять шостого транзистора і шиною додатного живлення. Колектор та базу тридцятого транзистора об'єднано між собою та з'єднано з колектором та базою двадцять шостого транзистора.

UA 117387 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомим аналогом є двотактний симетричний підсилювач струму (патент України № 69736, н.кп. Н03К 5/24, G05В 1/01, 2011), який містить перше та друге джерело струму, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, вісімнадцять транзисторів, причому вхідну шину з'єднано з емітерами третього і четвертого транзисторів, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів та з колекторами сьомого та восьмого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, другі виводи першого і другого джерел струму з'єднано з шинами додатного і від'ємного живлення відповідно, бази сьомого та восьмого транзисторів з'єднано з колекторами та базами дев'ятого та десятого транзисторів відповідно, а також з колекторами одинадцятого та дванадцятого транзисторів, а також з базами п'ятнадцятого та шістнадцятого транзисторів відповідно, емітери одинадцятого та дванадцятого транзисторів об'єднано між собою, бази одинадцятого та дванадцятого транзисторів з'єднано з емітерами тринадцятого та чотирнадцятого транзисторів, а також з колекторами п'ятого та шостого транзисторів відповідно, бази тринадцятого та чотирнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого та шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого та тринадцятого транзисторів відповідно, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною, бази сімнадцятого та вісімнадцятого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, емітери сьомого, дев'ятого, п'ятого та сімнадцятого транзисторів, а також колектор п'ятнадцятого транзистора підключено до шини додатного живлення, емітери восьмого, десятого, шостого та вісімнадцятого транзисторів, а також колектор шістнадцятого транзистора підключено до шини від'ємного живлення. Недоліком пристрою є недостатньо високий коефіцієнт підсилення, що призводить до збільшення похибок при роботі схеми.

Найближчим аналогом до корисної моделі є двотактний симетричний підсилювач струму (патент України № 107581, н.кп. Н03F 3/26, Н03К 5/24, G05В 1/01, 2016), який містить вхідну шину, яку з'єднано з емітерами третього та четвертого транзисторів, бази першого та третього транзисторів об'єднано і з'єднано з емітером п'ятого та колектором третього транзисторів, бази другого та четвертого транзисторів об'єднано та з'єднано з емітером шостого та колектором четвертого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу п'ятого транзистора з'єднано з колектором першого транзистора та першим виводом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори п'ятого та одинадцятого транзистора об'єднано та з'єднано з базою сьомого транзистора та першим виводом третього джерела струму, колектори шостого та дванадцятого транзистора об'єднано та з'єднано з базою восьмого транзистора та першим входом четвертого джерела струму, емітер одинадцятого транзистора об'єднано з емітером дванадцятого транзистора, емітер сьомого транзистора з'єднано з базою дев'ятого транзистора та першим виводом п'ятого джерела струму, емітер восьмого транзистора з'єднано з базою двадцятого транзистора та першим виводом шостого джерела струму, колектори сьомого та восьмого транзисторів з'єднані з шиною нульового потенціалу, емітери десятого та тринадцятого транзисторів об'єднано і з'єднано з базою одинадцятого транзистора, емітер чотирнадцятого транзистора з'єднано з колектором та базою дев'ятнадцятого транзистора та базою дванадцятого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер дев'ятого транзистора з'єднано з колектором та базою десятого транзистора, емітери двадцятого та дев'ятнадцятого транзисторів об'єднано між собою, колектор дев'ятого транзистора з'єднано з базами двадцять першого та двадцять п'ятого транзисторів, колектор двадцятого транзистора з'єднано з базами двадцять четвертого та двадцять шостого транзисторів, колектор тринадцятого транзистора з'єднано з базою двадцять третього транзистора та з другим корегуючим конденсатором, колектор чотирнадцятого транзистора з'єднано з базою двадцять другого транзистора та першим корегуючим конденсатором, колектор двадцять другого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор двадцять третього транзистора з'єднано з колектором та базою шістнадцятого транзистора, колектор двадцять четвертого транзистора з'єднано з базою двадцять третього транзистора, колектор двадцять першого транзистора з'єднано з базою двадцять другого транзистора, бази п'ятнадцятого та сімнадцятого транзисторів об'єднано між собою, бази шістнадцятого та вісімнадцятого транзисторів об'єднано між собою, бази двадцять

першого та двадцять п'ятого транзисторів об'єднано та з'єднано з колектором двадцять п'ятого та колектором сімнадцятого транзисторів та першим виводом сьомого джерела струму, бази двадцять четвертого та двадцять шостого транзисторів об'єднано та з'єднано з колектором двадцять шостого та колектором вісімнадцятого транзисторів та першим виводом восьмого джерела струму, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною та вхідною шиною, другі виходи першого, третього, п'ятого та сьомого джерел струму та емітери двадцять другого, двадцять першого та двадцять п'ятого транзисторів підключено до шини додатного живлення, другі виходи другого, четвертого, шостого і восьмого джерел струму, а емітери двадцятого, двадцять четвертого та двадцять шостого транзисторів підключено до шини від'ємного живлення.

Недоліком найближчого аналога є недостатньо високий коефіцієнт підсилення та невисока точність схеми.

В основу корисної моделі поставлено задача створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується точність схеми та коефіцієнт підсилення завдяки збільшенню коефіцієнта передачі, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у двотактний симетричний підсилювач струму, який містить вісім джерел струму, шини додатного та від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, двадцять шість транзисторів, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів, бази першого та третього транзисторів об'єднано і з'єднано з емітером п'ятого та колектором третього транзисторів, бази другого та четвертого транзисторів об'єднано та з'єднано з емітером шостого та колектором четвертого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу п'ятого транзистора з'єднано з колектором першого транзистора та першим виводом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори п'ятого та одинадцятого транзистора об'єднано та з'єднано з базою сьомого транзистора та першим виводом третього джерела струму, колектори шостого та дванадцятого транзистора об'єднано та з'єднано з базою восьмого транзистора та першим входом четвертого джерела струму, емітер одинадцятого транзистора об'єднано з емітером дванадцятого транзистора, емітер сьомого транзистора з'єднано з базою дев'ятого транзистора та першим виводом п'ятого джерела струму, емітер восьмого транзистора з'єднано з базою двадцятого транзистора та першим виводом шостого джерела струму, колектори сьомого та восьмого транзисторів з'єднані з шиною нульового потенціалу, емітери десятого та тринадцятого транзисторів об'єднано і з'єднано з базою одинадцятого транзистора, емітер чотирнадцятого з'єднано з колектором та базою дев'ятнадцятого транзистора та базою дванадцятого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер дев'ятого транзистора з'єднано з колектором та базою десятого транзистора, емітери двадцятого та дев'ятнадцятого транзисторів об'єднано між собою, колектор дев'ятого транзистора з'єднано з базами двадцять першого та двадцять п'ятого транзисторів, колектор двадцятого транзистора з'єднано з базами двадцять четвертого та двадцять шостого транзисторів, колектор тринадцятого транзистора з'єднано з базою двадцять третього транзистора та з другим корегуючим конденсатором, колектор чотирнадцятого транзистора з'єднано з базою двадцять другого транзистора та першим корегуючим конденсатором, колектор двадцять другого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор двадцять третього транзистора з'єднано з колектором та базою шістнадцятого транзистора, колектор двадцять четвертого транзистора з'єднано з базою двадцять третього транзистора, колектор двадцять першого транзистора з'єднано з базою двадцять другого транзистора, бази п'ятнадцятого та сімнадцятого транзисторів об'єднано між собою, бази шістнадцятого та вісімнадцятого транзисторів об'єднано між собою, бази двадцять першого та двадцять п'ятого транзисторів об'єднано та з'єднано з колектором двадцять п'ятого та колектором сімнадцятого транзисторів та першим виводом сьомого джерела струму, бази двадцять четвертого та двадцять шостого транзисторів об'єднано та з'єднано з колектором двадцять шостого та колектором вісімнадцятого транзисторів та першим виводом восьмого джерела струму, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною та вхідною шиною, другі виходи першого, третього, п'ятого та сьомого джерел струму та емітери двадцять другого, двадцять першого та двадцять п'ятого транзисторів підключено до шини додатного живлення, другі виходи другого, четвертого, шостого та восьмого джерел струму та емітери двадцятого, двадцять четвертого та двадцять шостого транзисторів

підключено до шини від'ємного живлення, згідно з корисною моделлю, введено чотири транзистори, причому колектор та база двадцять сьомого транзистора з'єднано з емітером одинадцятого транзистора, колектор та база двадцять восьмого транзистора з'єднано з емітером дванадцятого транзистора, емітер двадцять дев'ятого транзистора з'єднано з емітером двадцять п'ятого транзистора та шиною додатного живлення, колектор та база двадцять дев'ятого транзистора об'єднано між собою та з'єднано з колектором та базою двадцять п'ятого транзистора, емітер тридцятого транзистора з'єднано з емітером двадцять шостого транзистора та шиною додатного живлення, колектор та база тридцятого транзистора об'єднано між собою та з'єднано з колектором та базою двадцять шостого транзистора.

Корисна модель пояснюється кресленням, де представлено принципову схему двотактного симетричного підсилювача струму.

Пристрій містить вхідну шину 6, яку з'єднано з емітерами третього 8 та четвертого 9 транзисторів, бази першого 2 та третього 8 транзисторів об'єднано і з'єднано з емітером п'ятого 7 та колектором третього 8 транзисторів, бази другого 4 та четвертого 9 транзисторів об'єднано та з'єднано з емітером шостого 10 та колектором четвертого 9 транзисторів, емітери першого 2 та другого 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 3, базу п'ятого 7 транзистора з'єднано з колектором першого 2 транзистора та першим виводом першого 1 джерела струму, базу шостого 10 транзистора з'єднано з колектором другого 4 транзистора та першим входом другого 5 джерела струму, колектори п'ятого 7 та одинадцятого 12 транзистора об'єднано та з'єднано з базою сьомого 18 транзистора та першим виводом третього 11 джерела струму, колектори шостого 10 та сімнадцятого 15 транзистора об'єднано та з'єднано з базою восьмого 19 транзистора та першим входом четвертого 16 джерела струму, емітер одинадцятого 12 транзистора об'єднано з колектором та базою двадцять сьомого 13 транзистора, емітери двадцять сьомого 13 та двадцять восьмого 14 транзисторів об'єднані між собою, емітер сімнадцятого 15 транзистора об'єднано з колектором та базою двадцять восьмого 14 транзистора, базу одинадцятого 12 транзистора з'єднано з базою та колектором десятого 22 транзистора, базу сімнадцятого 15 транзистора з'єднано з базою та колектором дев'ятнадцятого 25 транзистора, колектори сьомого 18 та восьмого 19 транзисторів з'єднані з шиною нульового потенціалу 3, емітери сьомого 18 та восьмого 19 транзисторів з'єднано з другими виводами п'ятого 17 та шостого 20 джерел струму відповідно, а також з'єднано з базами дев'ятого 21 та двадцятого 26 транзисторів відповідно, емітер дев'ятого 21 транзистора з'єднано з колектором та базою десятого 22 транзистора, емітер двадцятого 26 транзистора з'єднано з колектором та базою дев'ятнадцятого 25 транзистора, емітери десятого 22 і тринадцятого 23 транзисторів з'єднані між собою, емітери чотирнадцятого 24 і дев'ятнадцятого 25 транзисторів з'єднані між собою, бази чотирнадцятого 23 та тринадцятого 24 транзисторів з'єднано між собою та з шиною нульового потенціалу 3, колектор тринадцятого 23 транзистора з'єднано з другим 28 корегуючим конденсатором та базою двадцять третього 32 транзистора, колектор чотирнадцятого 24 транзистора з'єднано з першим 27 корегуючим конденсатором та базою двадцять другого 29 транзистора, колектори дев'ятого 21 та двадцятого 26 транзисторів з'єднано з базами двадцять першого 33 та двадцять четвертого 34 транзисторів відповідно, емітери двадцять другого 29 та двадцять третього 32 транзисторів з'єднано з шиною нульового потенціалу 3, колектор двадцять другого 29 транзистора з'єднано з першим 27 корегуючим конденсатором та колектором і базою п'ятнадцятого 30 транзистора, колектор двадцять третього 32 транзистора з'єднано з другим 28 корегуючим конденсатором та колектором і базою шістнадцятого 31 транзистора, емітери п'ятнадцятого 30 та шістнадцятого 31 транзисторів об'єднано між собою, бази п'ятнадцятого 30 та сімнадцятого 36 транзисторів об'єднано між собою, бази шістнадцятого 31 та вісімнадцятого 37 транзисторів об'єднано між собою, емітери сімнадцятого 36 та вісімнадцятого 37 транзисторів з'єднано з вхідною шиною 6 та вихідною шиною 43, емітери двадцять першого 33, двадцять п'ятого 35 та двадцять дев'ятого 39 транзисторів підключено до шини додатного живлення 41, емітери двадцять четвертого 34, двадцять шостого 38 та тридцятого 40 транзисторів підключено до шини від'ємного живлення 42, колектор двадцять першого 33 транзистора з'єднано з базою двадцять другого 29 транзистора, колектор двадцять четвертого 34 транзистора з'єднано з базою двадцять третього 32 транзистора, бази двадцять першого 33, двадцять п'ятого 35 та двадцять дев'ятого 39 транзисторів об'єднано між собою, бази двадцять четвертого 33, двадцять шостого 35 та тридцятого 39 транзисторів об'єднано між собою, колектор сімнадцятого 36 транзистора з'єднано з колекторами двадцять п'ятого 35 та двадцять дев'ятого 39 транзисторів, а також з базою двадцять п'ятого 35 транзистора, колектор вісімнадцятого 37 транзистора з'єднано з колекторами двадцять шостого 38 та тридцятого 40 транзисторів, а також з базою двадцять шостого 38 транзистора,

Пристрій працює наступним чином.

Вхідний сигнал у вигляді струму надходить на вхідну шину 6. Якщо вхідний струм втікає у схему, то четвертий 9 та шостий 10 транзистори трохи відкриваються, а п'ятий 7 та третій 8 транзистори трохи закриваються, відповідно восьмий 19 транзистор трохи відкривається, а двадцятий 26 транзистор трохи закривається, відповідно сьомий 18 транзистор трохи закривається, а дев'ятий 21 транзистор трохи відкривається, відповідно вісімнадцятий 37 транзистор трохи відкривається, а сімнадцятий 36 транзистор трохи закривається.

Якщо вхідний струм витікає зі схеми, то п'ятий 7 та третій 8 транзистори трохи відкриваються, а четвертий 9 та шостий 10 транзистори трохи закриваються, відповідно сьомий 18 транзистор трохи відкривається, а дев'ятий 21 транзистор трохи закривається, відповідно восьмий 19 транзистор трохи закривається, а двадцятий 26 транзистор трохи відкривається, відповідно сімнадцятий 36 транзистор трохи відкривається, а вісімнадцятий 37 транзистор трохи закривається.

Вхідна 6 та вихідна 43 шини утворюють вхід та вихід схеми.

Шини додатного 41 та від'ємного 42 живлення, а також шина нульового потенціалу 3 задають необхідний рівень напруги для живлення схеми.

Відбивачі на другому 4, четвертому 9, шостому 10 та першому 2, п'ятому 7, восьмому 8 транзисторах утворюють вхідний каскад схеми.

Перше 1, друге 5 джерела струму та відбивачі на другому 4, четвертому 9, шостому 10 та першому 2, п'ятому 7, третьому 8 транзисторах задають режим роботи постійного струму каскадів схеми.

Сьомий 18, дев'ятий 21 та восьмий 19, двадцятий 26 транзистори утворюють проміжний підсилювальний каскад.

Третє 11, п'яте 17 та четверте 16, шосте 20 джерела струму задають режим роботи для проміжного підсилювального каскаду.

Одинадцятий 12, дванадцятий 15, двадцять сьомий 13, двадцять восьмий 14, тринадцятий 23 та чотирнадцятий 24 транзистори утворюють двонаправлений відбивач струму, який задає режим робочої точки для проміжного і вихідного каскаду.

Двадцять сьомий 13 та двадцять восьмий 14 транзистори слугують для більш точного задання робочої точки для проміжного і вихідного каскаду.

Десятий 22 та дев'ятнадцятий 25 транзистори задають зміщення по напрузі для двонаправленого відбивача струму.

Двадцять другий 29, двадцять перший 33, двадцять п'ятий 35, двадцять дев'ятий 39 та двадцять третій 30, двадцять четвертий 32, двадцять шостий 38, тридцятий 40 транзистори утворюють струмові дзеркала, які зв'язують проміжний підсилювальний каскад з вихідним.

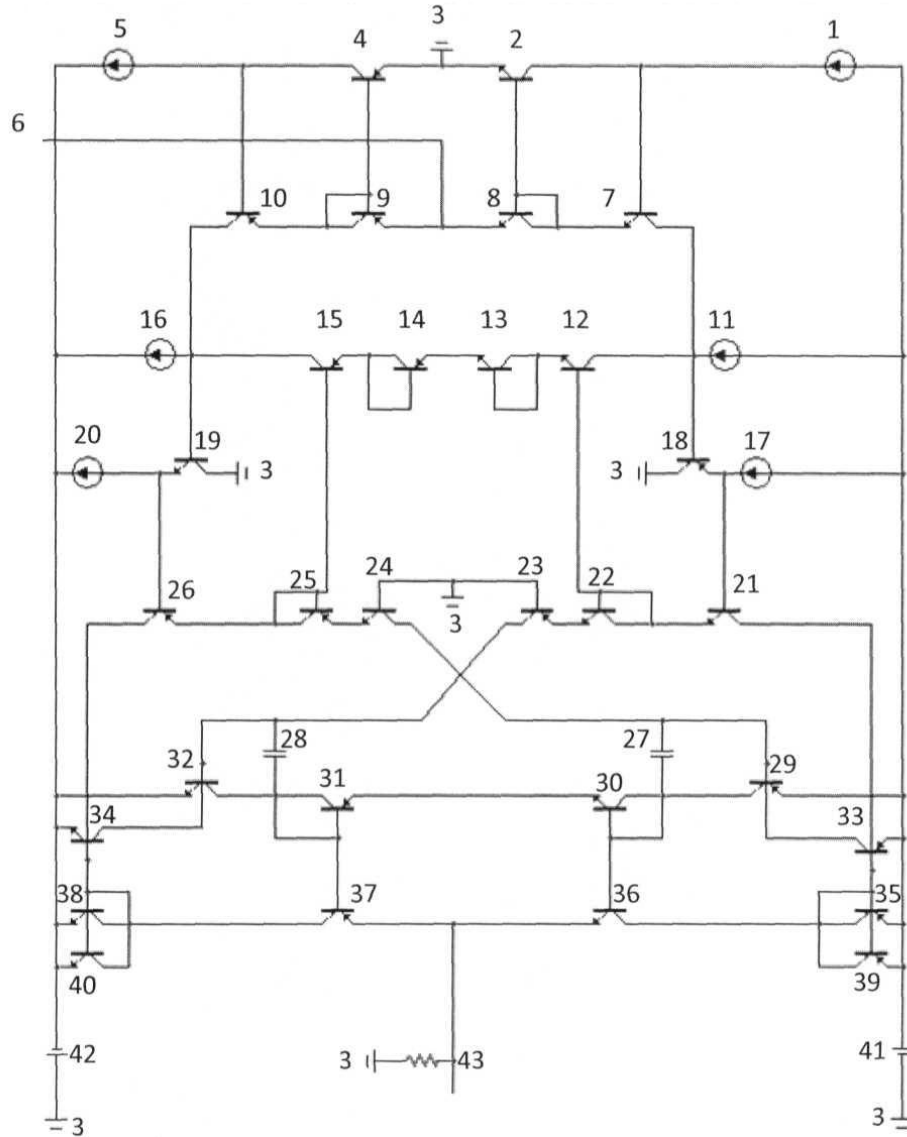
Перший 27 та другий 28 корегуючі конденсатори слугують для вирівнювання амплітудно-частотної характеристики.

Відбивачі на п'ятнадцятому 30, сімнадцятому 36, шістнадцятому 31 та вісімнадцятому 37 утворюють вихідний каскад схеми.

#### ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, що містить вісім джерел струму, шини додатного та від'ємного живлення, шину нульового потенціалу, вхідну і вихідну шини, двадцять шість транзисторів, два корегуючих конденсатори, причому вхідну шину з'єднано з емітерами третього та четвертого транзисторів, бази першого та третього транзисторів об'єднано і з'єднано з емітером п'ятого та колектором третього транзисторів, бази другого та четвертого транзисторів об'єднано та з'єднано з емітером шостого та колектором четвертого транзисторів, емітери першого та другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, базу п'ятого транзистора з'єднано з колектором першого транзистора та першим виводом першого джерела струму, базу шостого транзистора з'єднано з колектором другого транзистора та першим входом другого джерела струму, колектори п'ятого та одинадцятого транзистора об'єднано та з'єднано з базою сьомого транзистора та першим виводом третього джерела струму, колектори шостого та дванадцятого транзистора об'єднано та з'єднано з базою восьмого транзистора та першим входом четвертого джерела струму, емітер одинадцятого транзистора об'єднано з емітером дванадцятого транзистора, емітер сьомого транзистора з'єднано з базою дев'ятого транзистора та першим виводом п'ятого джерела струму, емітер восьмого транзистора з'єднано з базою двадцятого транзистора та першим виводом шостого джерела струму, колектори сьомого та восьмого транзисторів з'єднані з шиною нульового потенціалу, емітери десятого та тринадцятого транзисторів об'єднано і з'єднано з базою

одинадцятого транзистора, емітер чотирнадцятого з'єднано з колектором та базою дев'ятнадцятого транзистора і базою дванадцятого транзистора, бази тринадцятого та чотирнадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітер дев'ятого транзистора з'єднано з колектором та базою десятого транзистора, емітери 5 двадцятого та дев'ятнадцятого транзисторів об'єднано між собою, колектор дев'ятого транзистора з'єднано з базами двадцять першого та двадцять п'ятого транзисторів, колектор двадцятого транзистора з'єднано з базами двадцять четвертого та двадцять шостого транзисторів, колектор тринадцятого транзистора з'єднано з базою двадцять третього транзистора та з другим корегуючим конденсатором, колектор чотирнадцятого транзистора 10 з'єднано з базою двадцять другого транзистора та першим корегуючим конденсатором, колектор двадцять другого транзистора з'єднано з колектором та базою п'ятнадцятого транзистора, колектор двадцять третього транзистора з'єднано з колектором та базою шістнадцятого транзистора, колектор двадцять четвертого транзистора з'єднано з базою двадцять третього транзистора, колектор двадцять першого транзистора з'єднано з базою 15 двадцять другого транзистора, бази п'ятнадцятого та сімнадцятого транзисторів об'єднано між собою, бази шістнадцятого та вісімнадцятого транзисторів об'єднано між собою, бази двадцять першого та двадцять п'ятого транзисторів об'єднано та з'єднано з колектором двадцять п'ятого та колектором сімнадцятого транзисторів та першим виводом сьомого джерела струму, бази двадцять четвертого та двадцять шостого транзисторів об'єднано та з'єднано з колектором 20 двадцять шостого та колектором вісімнадцятого транзисторів та першим виводом восьмого джерела струму, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з вихідною шиною та вхідною шиною, другі виходи першого, третього, п'ятого та сьомого джерел струму та емітери двадцять другого, двадцять першого та двадцять п'ятого транзисторів підключено до шини додатного живлення, другі виходи другого, четвертого, шостого та восьмого джерел 25 струму та емітери двадцятого, двадцять четвертого та двадцять шостого транзисторів підключено до шини від'ємного живлення, який **відрізняється** тим, що у нього введено чотири транзистори, причому колектор та базу двадцять сьомого транзистора з'єднано з емітером одинадцятого транзистора, колектор та базу двадцять восьмого транзистора з'єднано з емітером дванадцятого транзистора, емітер двадцять дев'ятого транзистора з'єднано з 30 емітером двадцять п'ятого транзистора та шиною двадцять п'ятого транзистора та шиною додатного живлення, колектор та базу двадцять дев'ятого транзистора об'єднано між собою і з'єднано з колектором та базою двадцять п'ятого транзистора, емітер тридцятого транзистора з'єднано з емітером двадцять шостого транзистора і шиною додатного живлення, колектор та базу тридцятого транзистора об'єднано між собою та з'єднано з колектором та базою двадцять 35 шостого транзистора.



Комп'ютерна верстка А. Крулевський

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601