



УКРАЇНА

(19) UA (11) 54812 (13) U
(51) МПК (2009)
H03M 1/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) СПОСІБ АНАЛОГО-ЦИФРОВОГО ПЕРЕТВОРЕННЯ

1

2

(21) u201006154

(22) 21.05.2010

(24) 25.11.2010

(46) 25.11.2010, Бюл.№ 22, 2010 р.

(72) ЗАХАРЧЕНКО СЕРГІЙ МИХАЙЛОВИЧ, БОЙКО ОЛЕКСАНДР ВОЛОДИМИРОВИЧ, КРУПЕЛЬНИЦЬКИЙ ЛЕОНІД ВІТАЛІЙОВИЧ

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Спосіб аналого-цифрового перетворення, що заснований на модифікованому алгоритмі МакЧарльза, який полягає в тому, що вводять сигнали для корегування похибок, які впливають на лінійність перетворення і на коефіцієнт нахилу характеристики перетворення, за допомогою аналого-цифрового перетворювача отримують результую-

чий код послідовно розряд за розрядом, причому перший цикл перетворення вхідного сигналу $U_{ВХ}$ обчислюють множенням на 2 і порівнюють з опорною напругою $U_{ОП}$, якщо $2 \cdot U_{ВХ} < 0$, то старший біт встановлюється в "1", а $U_{ОП}$ додають до подвоєної вхідної напруги, яку передають на наступний цикл для визначення чергового біта, у тому випадку, коли $2 \cdot U_{ВХ} \geq 0$, то старший біт встановлюють в "-1", $U_{ОП}$ віднімають від подвоєної вхідної напруги і отримане значення передають на наступний цикл, аналогічним чином визначають й інші розряди вихідного коду, який **відрізняється** тим, що сигнал коригування похибок вводять після визначення ваги розряду шляхом врівноваження вхідного сигналу на додатковому аналого-цифровому перетворювачі.

Корисна модель належить до галузі цифрової вимірювальної і обчислювальної техніки і може бути використана для перетворення аналогових величин в цифрові.

Відомий спосіб аналого-цифрового перетворення (EUROPEAN PATENT APPLICATION №84104767.3, Int. Cl. H03G3/20, Date of filing 27.04.1984)), основи роботи якого лежить алгоритм МакЧарльза, який дозволяє будувати аналого-цифрові перетворювачі, результуючий код якого отримується послідовно розряд за розрядом. Під час першого циклу перетворення вхідний сигнал $U_{ВХ}$ проходить через блок вибірки-зберігання, множать на 2 і порівнюють з опорною напругою $U_{ОП}$. Якщо $2 \cdot U_{ВХ} < 0$, то старший біт встановлюють в "1", а $U_{ОП}$ додають до подвоєної вхідної напруги і її передають на наступний цикл для визначення чергового біта. У тому випадку, коли $2 \cdot U_{ВХ} \geq 0$, то старший біт встановлюють в "-1", $U_{ОП}$ віднімають від подвоєної вхідної напруги і отримане значення передають на наступний цикл. Аналогічним чином визначають й інші розряди вихідного коду.

Рівняння перетворення в даному випадку мають вигляд:

$$U_{i+1} = 2U_i + B_i U_{ОП}$$

U_i - аналогова напруга на i-му циклі;

B_i - це значення розряду отримане на попередньому циклі.

Для того щоб алгоритм сходився необхідно виконання умов $U_{ref} \geq U_i$, $i=1,2,\dots,N-1$.

Недоліком цього способу є низька параметрична надійність перетворення, що призводить до зниження точності при зміні умов навколишнього середовища, зокрема температури.

За прототип обрано спосіб аналого-цифрового перетворення (A IEEE WA 18.1, A 12b Digital-Background-Calibrated Algorithmic ADC with -90dB THD, 0-7803-5129-0/99, 1999), заснований на модифікованому алгоритмі МакЧарльза, який полягає в тому, що вводять сигнали для корегування похибок, які впливають на лінійність перетворення, за допомогою аналого-цифрового перетворювача отримують результуючий код послідовно розряд за розрядом. Причому перший цикл перетворення вхідного сигналу $U_{ВХ}$ обчислюють множенням на 2 і порівнюють з опорною напругою $U_{ОП}$. Якщо $2 \cdot U_{ВХ} < 0$, то старший біт встановлюється в "1", а $U_{ОП}$ додають до подвоєної вхідної напруги, яку передають на наступний цикл для визначення чергового біта. У тому випадку, коли $2 \cdot U_{ВХ} \geq 0$, то старший біт встановлюють в "-1", $U_{ОП}$ віднімають від подвоєної вхідної напруги і отримане значення

(19) UA (11) 54812 (13) U

передають на наступний цикл. Аналогічним чином визначають й інші розряди вихідного коду.

Рівняння перетворення в даному випадку матиме вигляд:

$$U_{i+1} = (2 + \Delta_1) \cdot U_i + (1 + \Delta_2) \cdot B_i \cdot U_{оп}, \quad (7)$$

де Δ_1 - похибка, яка впливає на лінійність перетворювача;

Δ_2 - похибка, яка впливає на коефіцієнт нахилу характеристики перетворення;

U_i - аналогова напруга на i -му циклі;

B_i - це значення розряду отримане на попередньому циклі.

Недоліком цього способу є низька параметрична надійність перетворення, що призводить до зниження точності при зміні умов навколишнього середовища, зокрема температури.

В основу корисної моделі поставлено задачу створення способу аналого-цифрового перетворення, в якому за рахунок введення операції самокалібрування, яка полягає у визначенні похибок і реальної системи числення, яку використовують в процесі перетворення дозволяє підвищити параметричну надійність і точність при зміні умов навколишнього середовища, зокрема температури. Суть цифрового самокалібрування полягає в тому, що калібрують не розряд, а похибку.

Поставлену задачу досягають тим, що в собі аналого-цифрового перетворення, який полягає в тому, що на кожному i -ому циклі в режимі калібрування формують наступний молодший розряд перетворювача і порівнюють його із сформованим сигналом на додатковому перетворювачі, в результаті порівняння у режимі основного перетворення у сигнал вносять компенсуючий сигнал, в результаті чого визначають реальні ваги розрядів перетворювача, які далі використовують в режимі основного перетворення.

На Фіг.1 представлено структурну схему аналого-цифрового перетворювача, що реалізує запропонований спосіб,

на Фіг.2 представлено структурну схему блоку калібрувальних сигналів.

Пристрій містить вхідну аналогову шину 12, яку з'єднано з першим інформаційним входом аналогового комутатора 2, на другий, третій і четвертий інформаційні входи якого відповідно подають сигнали із суматора 6, генератора калібрувальних сигналів 1 і шини опорної напруги 11, керуючий вхід якого 13 з'єднано з блоком керування 10, на керуючий вхід аналогового комутатора 2 подається керуючий сигнал «Пуск» 13 з блоку керування 10, вхід генератора калібрувальних сигналів 1 з'єднано з шиною опорної напруги 11, вихід аналогового комутатора 2 з'єднано з входом блоку вибірки-зберігання 3, вихід якої приєднано з входом схеми множення на основу системи числення 4 і калібрувальним малорозрядним аналого-цифровим перетворювачем (АЦП) 7, вихід схеми множення на основу системи числення 4 приєднано до першого входу схеми порівняння 5 і до першого входу суматора 6, на другий вхід схеми порівняння 5 подають сигнал із шини опорної напруги 11, вихід схеми порівняння 5 приєднано до першого входу схеми множення 15 і першим інформаційним входом цифрового обчислювального при-

строю 9, другий вхід схеми множення 15 з'єднано з шиною опорної напруги 11, вихід якої з'єднано з входом суматора 6. вихід суматора 6 з'єднано з другим інформаційним входом аналогового комутатора, вихід калібрувального малорозрядного аналого-цифрового перетворювача 7 з'єднано з входом оперативно запам'ятовуючого пристрою 8, вихід якого приєднано до другого інформаційного входу цифрового обчислювального пристрою 9, керуючий вхід даного пристрою з'єднано з другим виходом блока керування 10, за допомогою шини «Кінець перетворення» 13, вихід цифрового обчислювального пристрою 9 приєднано до вихідної цифрової шини 14.

Блок калібрувальних сигналів 1 містить джерело струму 18, перший вивід якого з'єднано з шиною нульового потенціалу 16, другий вивід джерела струму 18 об'єднано з першою клемою ключового елемента 27. Другу клему ключового елемента 27 з'єднано з першою клемою ключового елемента 19, першою клемою ключового елемента 23, першим виводом конденсатора 20, від'ємним входом підсилювача постійного струму 21. Додатний вхід підсилювача постійного струму 21 з'єднано з шиною нульового потенціалу 16, вихід підсилювача постійного струму 21, що є виходом блока калібрувальних сигналів 1, з'єднано з другою клемою ключового елемента 19, другим виводом конденсатора 20. Другу клему ключового елемента 23 з'єднано з першим виводом конденсатора 26 і першою клемою ключового елемента 25. Другу клему ключового елемента 25 з'єднано з шиною нульового потенціалу 16. Другий вивід конденсатора 26 з'єднано з першою клемою ключового елемента 24 і першою клемою ключового елемента 22, другу клему ключового елемента 24 з'єднано з шиною нульового потенціалу 16. Другу клему ключового елемента 22 з'єднано з вхідною шиною 17, вхідну шину 17 з'єднано з шиною опорної напруги 11. Перед початком самокалібрування по команді блоку керування 10 аналоговий комутатор 2 підключає вихід блока калібрувальних сигналів 1 до входу блоку вибірки-зберігання 3, що являється сигналом початку циклу калібрування старшого розряду перетворювача.

Спосіб аналого-цифрового перетворення реалізують таким чином.

Організацію роботи передбачають у двох режимах: самокалібрування і основного перетворення, причому перший передує другому. У режимі самокалібрування визначають реальне значення основи системи числення і похибки, які впливають на лінійність перетворювача і коефіцієнт нахилу характеристики перетворення.

В режимі самокалібрування сигнал від блоку калібрувальних сигналів 1 проходить через аналоговий комутатор 2, пристрій вибірки-зберігання 3. З пристрою вибірки-зберігання 3 сигнал подають на схему множення 4, де множать на основу системи числення і на вхід калібрувального малорозрядного аналого-цифрового перетворювача 7. Помножений сигнал передають на схему порівняння 5, де порівнюють з опорною напругою. Якщо сигнал менший за опорну напругу, то старший біт встано-

включають в "1", а сигнал передають на вхід схеми множення 15, де множать значення опорної напруги на сформоване значення біта, отриману величину передають на суматор 6 і сигнал з виходу схеми множення на основу системи числення 4 додають до даного сигналу, з суматора 6 отриману напругу передають на аналоговий комутатор 2 на наступний цикл для визначення чергового значення калібрувальної величини. У тому випадку, коли сигнал більший за опорну напругу, то старший біт встановлюють в "-1", а сигнал передають на вхід схеми множення 15, де множать значення опорної напруги на сформоване значення біта, отриману величину передають на суматор 6 і сигнал з виходу схеми множення на основу системи числення 4 додають до даного сигналу, з суматора 6 отриману напругу передають на аналоговий комутатор 2 на наступний цикл для визначення чергового значення калібрувальної величини. Аналогічним чином визначають й інші розряди вихідного коду. Сигнал, що отримано на вході калібрувального малорозрядного аналого-цифрового перетворювача 7 перетворюють в цифровий код і зберігають в оперативно запам'ятовуючому пристрої 8. З оперативно запам'ятовуючого пристрою 8 даний цифровий код подають на цифровий обчислювальний блок 9, де порівнюють його з сигналом сформованим на виході схеми порівняння 5, і при необхідності вносять поправки.

Квантована величина U_i входить у вираз:

$$\left| \alpha^N U_i + U_{оп} \sum_{i=0}^{N-1} 2^{N-i} B_i \right| \leq U_{оп}$$

Розділивши обидві частини на α^N , отримують:

$$\left| U_i + U_{оп} \sum_{i=0}^{N-1} \alpha^{-i} B_i \right| \leq U_{оп} / \alpha^N$$

Дану умову можна також записати у наступному вигляді:

$$U_i + \delta = -U_{оп} \sum_{i=0}^{N-1} \alpha^{-i} B_i, \text{ де } -U_{оп} / \alpha^N \leq \delta \leq U_{оп} / \alpha^N$$

Послідовність коефіцієнтів B_i розбивають на дві послідовності коефіцієнтів B_i^+ та B_i^- у відповідності з правилом:

$$B_i^+ = \begin{cases} 0, & \text{при } B_i = -1 \\ 1 & \text{при } B_i = 1 \end{cases}$$

$$B_i^- = \begin{cases} 0, & \text{при } B_i = 1 \\ 1 & \text{при } B_i = -1 \end{cases}$$

Тоді рівняння записують у вигляді:

$$U_i + \delta = -U_{оп} \sum_{i=0}^{N-1} \alpha^{-i} (B_i^+ - B_i^-)$$

Таким чином, результат перетворення формують у вигляді двох двійкових послідовностей, члени однієї із яких віднімають від відповідних членів іншої:

$$U_i / U_{оп} + \delta / U_{оп} = \sum_{i=0}^{N-1} \alpha^{-i} (B_i^- + B_i^+)$$

Похибка квантування в даному випадку дорівнює $U_{оп} / \alpha^N$. Процес перетворення реалізують за допомогою співвідношення:

$$U_{i+1} = (\alpha + \Delta_1) \cdot U_i + (1 + \Delta_2) \cdot B_i \cdot U_{оп}$$

Структура циклічного АЦП розрядно-незалежна, її точність значно залежить від точності виконання кожним блоком своїх функцій, оскільки похибки накопичують і циркулюють від циклу до циклу. Кожен блок, що входить до даного перетворювача вносить свою похибку у вихідний код:

$$\begin{cases} \Delta_{\Sigma PV3} = \Delta_{0PV3} + \Delta_{\text{лін}PV3} \\ \Delta_{\Sigma CP} = \Delta_{0CP} \\ \Delta_{\Sigma CM} = \Delta_{0CM} \\ \Delta_{\Sigma MN} = \Delta_{0MN} + \Delta_{\text{лін}MN} \end{cases}$$

Сумарну похибку АЦП визначають за співвідношенням:

$$\Delta_{\Sigma \text{КАН}} = \Delta_{\Sigma PV3} + \Delta_{\Sigma CP} + \Delta_{\Sigma CM} + \Delta_{\Sigma MN}$$

Похибки зсуву лінійності впливають на лінійність перетворювача і являються коригованими, а похибки інтегральної нелінійності є мультиплікативними і частково коригованими. Для підвищення точності перетворення зменшують вплив даних похибок або усувають їх.

Після декількох циклів калібрування результати цих калібрувань порівнюють і вносять відповідні поправки. Якщо кількість ітерацій рівна 2, отримують наступні співвідношення:

$$\begin{cases} U_{i+1} = \alpha' \cdot U_i + \Delta_2 \\ U_{i+2} = \alpha' \cdot U_{i+1} + \Delta_2 \end{cases}$$

Віднявши дані співвідношення автоматично усувають адитивну похибку лінійності:

$$U_{i+2} - U_{i+1} = \alpha' \cdot U_{i+1} - U_i$$

Реальне значення основи системи числення визначають за допомогою співвідношення:

$$\alpha' = \frac{U_{i+2} - U_{i+1}}{U_{i+1} - U_i}$$

де $\alpha' = \alpha + \Delta_1$.

При попередньому визначенні адитивної похибки Δ_2 до неї додають похибку зсуву нуля калібрувального малорозрядного аналого-цифрового перетворювача 7, тому пропонують визначати адитивну похибку як складову похибки масштабування, і визначають її із наступного співвідношення:

$$K = \frac{\sum_{i=0}^N B_i \cdot \alpha^i}{U_{оп}}$$

Підвищити точність визначення α пропонують двома шляхами: збільшити кількість циклів перетворення, або збільшити кількість сигналів від генератора калібрувальних сигналів 1.

Для зменшення розрядності калібрувального малорозрядного перетворювача 1 і для зменшення похибки квантування пропонують здійснювати процедуру багаторазового калібрування, а результат усереднити за співвідношенням:

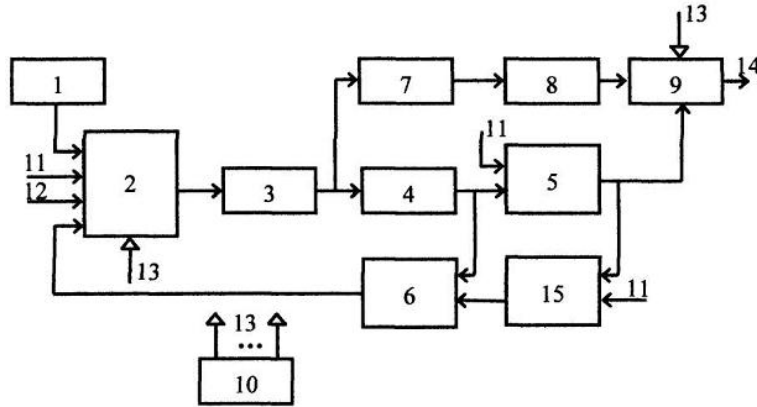
$$Q_k = \frac{\sum_{l=1}^r Q_l}{r}$$

Після проведення калібрування пристрій переходить у режим основного перетворення, тому калібрувальний малорозрядний аналогово-цифровий перетворювач 7 не використовують, а

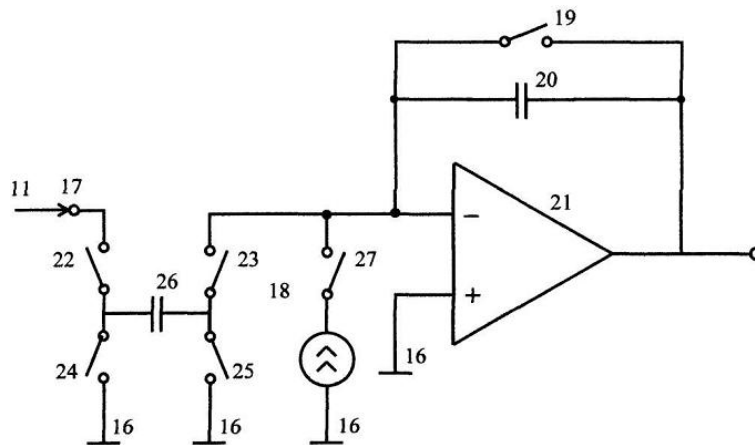
сигнал із аналогової вхідної шини за допомогою аналогового комутатора 2 подають на блок вибірки-зберігання 3, схему множення на основу системи числення 4, схему порівняння 5, суматор 6 і

цифровий обчислювальний пристрій 9. При використанні запропонованого способу перетворення відбувається на основі співвідношення:

$$U_{i+1} = (\alpha + \Delta_1) \cdot U_i + (i + \Delta_2) \cdot V_i \cdot U_{оп.}$$



Фиг. 1



Фиг. 2