



УКРАЇНА

(19) UA (11) 37829 (13) U
(51) МПК (2006)
H03K 19/20

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ЧЕТВІРКОВИЙ ЦИКЛІЧНИЙ ІНВЕРТОР

1

2

(21) u200808816

(22) 04.07.2008

(24) 10.12.2008

(46) 10.12.2008, Бюл.№ 23, 2008 р.

(72) ВОЙЦЕХОВСЬКА ОЛЬГА ОЛЕКСАНДРІВНА,
UA, СЕМЕНОВА ОЛЕНА ОЛЕКСАНДРІВНА, UA,
СЕМЕНОВ АНДРІЙ ОЛЕКСАНДРОВИЧ, UA

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ
УНІВЕРСИТЕТ, UA

(57) Четвірковий циклічний інвертор, який містить розподільник потужності, суматор потужності, три балансних модулятори та три смугових фільтри, перший вихід розподільника потужності з'єднаний з входом першого балансного модулятора, вихід якого з'єднаний з входом першого смугового фільтра, вихід якого з'єднаний з першим входом суматора потужності; другий вихід розподільника потужності з'єднаний з входом другого балансного модулятора, вихід якого з'єднаний з входом другого смугового фільтра, вихід якого з'єднаний з другим входом суматора потужності; третій вихід розподільника потужності з'єднаний з входом третього балансного модулятора, вихід якого з'єднаний з входом третього смугового фільтра, вихід якого з'єднаний з третім входом суматора потужності, який відрізняється тим, що у нього введено четвертий балансний модулятор і четвертий смуговий фільтр, четвертий вихід розподільника потужності з'єднаний з входом четвертого балансного модулятора, вихід якого з'єднаний з входом четвертого смугового фільтра, вихід якого з'єднаний з четвертим входом суматора потужності.

тора потужності; другий вихід розподільника потужності з'єднаний з входом другого балансного модулятора, вихід якого з'єднаний з входом другого смугового фільтра, вихід якого з'єднаний з другим входом суматора потужності; третій вихід розподільника потужності з'єднаний з входом третього балансного модулятора, вихід якого з'єднаний з входом третього смугового фільтра, вихід якого з'єднаний з третім входом суматора потужності, який відрізняється тим, що у нього введено четвертий балансний модулятор і четвертий смуговий фільтр, четвертий вихід розподільника потужності з'єднаний з входом четвертого балансного модулятора, вихід якого з'єднаний з входом четвертого смугового фільтра, вихід якого з'єднаний з четвертим входом суматора потужності.

Корисна модель відноситься до області автоматики та обчислювальної техніки і може знайти застосування у системах автоматичного керування для обробки інформації при частотно-імпульсному її представленні з застосуванням чотирьох логічних значень.

Відомий елемент НІ, який містить перший МОН-транзистор, стік якого з'єднаний з першим виводом першого резистора та витокком другого МОН-транзистора, стік якого з'єднаний зі стоком третього МОН-транзистора та заслоном п'ятого МОН-транзистора, стік якого з'єднаний з другим виводом другого резистора та першими выводами другого та третього резистора; другий вивід третього резистора з'єднаний зі стоком шостого МОН-транзистора, заслін якого з'єднаний зі стоком четвертого МОН-транзистора, витокком третього МОН-транзистора та другим виводом другого резистора [див. Кметь А.Б. Четырехзначная логика. Реализация операций. - М.: Радио и связь, 1991, с. 20-21].

Недоліком такого пристрою те, що він придатний лише для аналогових сигналів, для частотно-імпульсних сигналів він є непридатним.

Прототипом даної корисної моделі є елемент циклу [див. Кичак В.М. Радиоимпульсні логічні НВЧ елементи. Монографія, - Вінниця: УНІВЕРСУМ - Вінниця, 1999, с. 104-107].

Пристрій складається з розподільника потужності, перший вихід якого з'єднаний з входом першого балансного модулятора, вихід якого з'єднаний з входом першого смугового фільтра, вихід якого з'єднаний з першим входом суматора потужності; другий вихід розподільника потужності з'єднаний з входом другого балансного модулятора, вихід якого з'єднаний з входом другого смугового фільтра, вихід якого з'єднаний з другим входом суматора потужності; третій вихід розподільника потужності з'єднаний з входом третього балансного модулятора, вихід якого з'єднаний з входом третього смугового фільтра, вихід якого з'єднаний з третім входом суматора потужності.

Недоліком такого пристрою є те, що він придатний лише для трійкової логіки, для четвіркової логіки його застосовувати неможливо.

В основу корисної моделі поставлена задача створення четвіркового циклічного інвертора, який за рахунок введення нових елементів та зв'язків між ними стає придатним для обробки частотно-імпульсних сигналів чотирьох логічних рівнів.

Поставлена задача вирішується тим, що в елемент циклу, який містить розподільник потужності, суматор потужності, три балансних модулятори та три смугові фільтри, введено четвертий балансний модулятор і четвертий смуговий фільтр, причому вихід розподільника потужності

UA
(13)

37829
(11)

UA
(19)

з'єднаний з входом першого балансного модулятора, вихід якого з'єднаний з входом першого смугового фільтра, вихід якого з'єднаний з першим входом суматора потужності; другий вихід розподільника потужності з'єднаний з входом другого балансного модулятора, вихід якого з'єднаний з входом другого смугового фільтра, вихід якого з'єднаний з другим входом суматора потужності; третій вихід розподільника потужності з'єднаний з входом третього балансного модулятора, вихід якого з'єднаний з третім входом суматора потужності; четвертий вихід розподільника потужності з'єднаний з входом четвертого балансного модулятора, вихід якого з'єднаний з входом четвертого смугового фільтра, вихід якого з'єднаний з четвертим входом суматора потужності.

На кресленні подано структурну схему чотвіркового циклічного інвертора.

Чотвірковий циклічний інвертор містить розподільник потужності 1, три балансних модулятора 2, 3, 4, 5, три смугових фільтра 6, 7, 8, 9, суматор потужності 10. Перший вихід розподільника потужності 1 з'єднаний з входом першого балансного модулятора 2, вихід якого з'єднаний з входом першого смугового фільтра 6, вихід якого з'єднаний з першим входом суматора потужності 10; другий вихід розподільника потужності 1 з'єднаний з входом другого балансного модулятора 3, вихід якого з'єднаний з входом другого смугового фільтра 7, вихід якого з'єднаний з другим входом суматора потужності 10; третій вихід розподільника потужності 1 з'єднаний з входом третього балансного модулятора 4, вихід якого з'єднаний з входом третього смугового фільтра 8, вихід якого з'єднаний з третім входом суматора потужності 10; четвертий вихід розподільника потужності 1 з'єднаний з входом четвертого балансного модулятора 5, вихід якого з'єднаний з входом четвертого смугового фільтра 9, вихід якого з'єднаний з четвертим входом суматора потужності 10.

Пристрій працює наступним чином. Вхідний сигнал поступає на вхід розподільника потужності 1. Частота вхідного сигналу дорівнює f_1 , f_2 , f_3 або f_4 . Частота заповнення імпульсів f_0 відповідає значенню логічного нуля; частота заповнення імпульсів f_1 відповідає значенню логічної одиниці; частота заповнення імпульсів f_2 відповідає значенню логічної двійки; частота заповнення імпульсів f_3

відповідає значенню логічної трійки. На виході суматора потужності 1 вхідний сигнал розділяється на чотири і надходить на другий вхід першого балансного модулятора 2, другий вхід другого балансного модулятора 3, перший вхід третього балансного модулятора 4 та перший вхід четвертого балансного модулятора 5.

На перший вхід першого балансного модулятора 2 поступає сигнал з частотою (f_1-f_0) . Якщо вхідний сигнал має частоту f_0 , то на виході першого балансного модулятора 2 з'являються сигнали з частотами $[(f_1-f_0)-f_0]$ і $[(f_1-f_0)+f_0]=f_1$. Ці сигнали надходять на вхід першого смугового фільтра 6, на вихід якого проходить сигнал з частотою f_1 . Цей сигнал поступає на вхід суматора потужності 10, а з його виходу - на вихід пристрою.

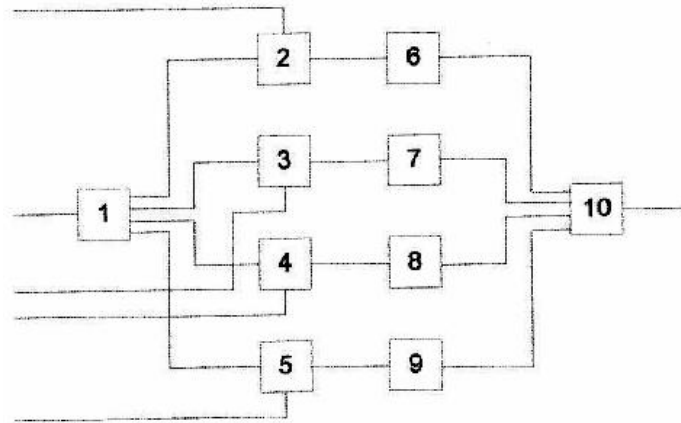
На перший вхід другого балансного модулятора 3 поступає сигнал з частотою (f_2-f_1) . Якщо вхідний сигнал має частоту f_1 , то на виході другого балансного модулятора 3 з'являються сигнали з частотами $[(f_2-f_1)-f_1]$ і $[(f_2-f_1)+f_1]=f_2$. Ці сигнали надходять на вхід другого смугового фільтра 7, на вихід якого проходить сигнал з частотою f_2 . Цей сигнал поступає на вхід суматора потужності 10, а з його виходу - на вихід пристрою.

На другий вхід третього балансного модулятора 4 поступає сигнал з частотою (f_3-f_2) . Якщо вхідний сигнал має частоту f_2 , то на виході третього балансного модулятора 4 з'являються сигнали з частотами $[(f_3-f_2)-f_2]$ і $[(f_3-f_2)+f_2]=f_3$. Ці сигнали надходять на вхід третього смугового фільтра 8, на вихід якого проходить сигнал з частотою f_3 . Цей сигнал поступає на вхід суматора потужності 10, а з його виходу - на вихід пристрою.

На другий вхід четвертого балансного модулятора 5 поступає сигнал з частотою (f_0-f_3) . Якщо вхідний сигнал має частоту f_3 , то на виході четвертого балансного модулятора 5 з'являються сигнали з частотами $[(f_0-f_3)-f_3]$ і $[(f_0-f_3)+f_3]=f_0$. Ці сигнали надходять на вхід четвертого смугового фільтра 9, на вихід якого проходить сигнал з частотою f_0 . Цей сигнал поступає на вхід суматора потужності 10, а з його виходу - на вихід пристрою.

Таким чином, виконується операція циклічного зсуву чотвіркової логіки.

Використання запропонованого пристрою при обробці сигналів з частотно-імпульсним представленням інформації у системах автоматики та обчислювальної техніки дозволяє обробляти сигнали з чотирма логічними значеннями.



Фиг.