

Корисна модель відноситься до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо вхідний пристрій схеми порівняння струмів [А.С. №13110 Н03К5/24, G05B1/01, 2006], який містить вхідну шину, яка з'єднана з емітерами першого та другого вхідних транзисторів, їх бази - з колекторами та базами першого і другого транзисторів, та з колекторами тринадцятого і чотирнадцятого транзисторів, колектори першого і другого вхідних транзисторів з'єднані з колекторами сьомого і восьмого транзисторів і базами дев'ятого і десятого транзисторів, емітери першого і другого транзисторів з'єднані з шиною нульового потенціалу, бази тринадцятого і чотирнадцятого транзисторів з'єднані з колекторами п'ятнадцятого і шістнадцятого та з першим і другим виводами другого резистора відповідно, а емітери тринадцятого і чотирнадцятого транзисторів з'єднані з базами п'ятнадцятого і шістнадцятого та колекторами сімнадцятого та вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базами і колекторами п'ятого і шостого, базами сімнадцятого та вісімнадцятого, базами сьомого і восьмого транзисторів відповідно, колектори третього і четвертого, емітери п'ятого і шостого, емітери сімнадцятого та вісімнадцятого, емітери сьомого і восьмого транзисторів з'єднані з шинами додатного і від'ємного потенціалів відповідно, колектори дев'ятого та десятого транзисторів з'єднані з шиною нульового потенціалу, а їх емітери - з колекторами дев'ятнадцятого і двадцятого та базами двадцять третього і двадцять четвертого транзисторів відповідно, тоді як бази дев'ятнадцятого і двадцятого транзисторів з'єднані з базами і колекторами двадцять першого і двадцять другого та емітерами двадцять третього і двадцять четвертого транзисторів відповідно, емітери дев'ятнадцятого і двадцятого та двадцять першого і двадцять другого транзисторів з'єднані з шинами додатного і від'ємного живлення відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднані з колекторами і базами одинадцятого і дванадцятого транзисторів, а також з базами першого і другого вихідних транзисторів відповідно, крім того колектор двадцять третього транзистора підключений до колектора і бази двадцять п'ятого транзистора, а колектор двадцять четвертого з'єднаний з емітером двадцять восьмого транзистора, емітери одинадцятого і дванадцятого транзисторів об'єднані між собою, колектори першого та другого вихідних транзисторів приєднані до шин додатного та від'ємного живлення відповідно, а їх емітери об'єднані між собою та є виходом пристрою, чотири транзистори, з двадцять п'ятого по двадцять восьмий, включені у діодному режимі, тобто з'єднані їх бази та колектори, і ці транзистори з'єднані послідовно: емітер двадцять п'ятого з'єднано з базою і колектором двадцять шостого, емітер двадцять шостого з'єднано з базою і колектором двадцять сьомого, емітер двадцять сьомого з'єднано з базою і колектором двадцять восьмого, а точка об'єднання емітера двадцять шостого транзистора та бази і колектора двадцять сьомого транзистора з'єднана з шиною вхідного сигналу, вихідна шина з'єднана з вхідною шиною через перший резистор та з шиною нульового потенціалу через третій резистор.

Недоліком є виникнення значних динамічних похибок за умови збільшення рівня вхідного сигналу, що погіршує швидкодію схеми, а також обмежує динамічний діапазон вхідного сигналу.

За прототип обрано вхідний пристрій схеми порівняння струмів [Патент України №19379 Н03К5/22, G05B1/00, 2006], який містить перше джерело струму, яке своїми виводами з'єднане з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно та базами тринадцятого і чотирнадцятого транзисторів відповідно, бази п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами тринадцятого і чотирнадцятого відповідно та з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з колекторами і базами п'ятого і шостого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами сьомого і восьмого транзисторів відповідно, колектори тринадцятого і чотирнадцятого транзисторів з'єднані з базами двадцять дев'ятого і тридцятого транзисторів відповідно, а також з колекторами першого і другого транзисторів відповідно, колектор третього, емітер п'ятого, емітер сімнадцятого, колектор двадцять дев'ятого, емітер сьомого транзисторів з'єднані з шиною додатного живлення, колектор четвертого, емітер шостого, емітер вісімнадцятого, колектор тридцятого, емітер восьмого транзистора з'єднані з шиною від'ємного живлення, емітер першого транзистора з'єднаний з емітером другого транзистора та шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднані з виводами другого джерела струму, а також з базами і колекторами тридцять першого і тридцять четвертого транзисторів відповідно, бази першого та другого транзисторів з'єднані з колекторами та базами тридцять другого і тридцять третього транзисторів відповідно, а також з емітерами тридцять першого та тридцять четвертого транзисторів відповідно, а також з базами першого та другого вхідних транзисторів відповідно, емітери тридцять другого і тридцять третього транзисторів з'єднані з вхідною шиною, а також першим виводом другого резистора, колектори першого та другого вхідних транзисторів з'єднані з базами дев'ятого і десятого транзисторів відповідно, а також з колекторами сьомого і восьмого транзисторів відповідно, емітери першого і другого вхідних транзисторів об'єднані між собою і з'єднані з другим виводом другого резистора, а також з колектором і базою двадцять сьомого транзистора, а також з емітером двадцять шостого транзистора, а також з першим виводом першого резистора, колектори дев'ятого і десятого транзисторів з'єднані з шиною нульового потенціалу, емітери дев'ятого і десятого транзисторів з'єднані з колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, бази дев'ятнадцятого двадцятого транзисторів з'єднані з колекторами і базами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами двадцять третього і двадцять четвертого транзисторів відповідно, колектори двадцять третього і двадцять четвертого транзисторів з'єднані з базою і колектором двадцять п'ятого і емітером двадцять восьмого транзисторів відповідно, а також з базами і колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з базами першого і другого вихідних транзисторів відповідно, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднані з базами і колекторами двадцять шостого і двадцять восьмого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднані між собою, емітери дев'ятнадцятого і двадцять першого транзисторів, колектор першого вихідного транзистора з'єднані з шиною додатного живлення, емітери двадцятого і двадцять

другого транзисторів, колектор другого вихідного транзистора з'єднані з шиною від'ємного живлення, емітери першого і другого вихідних транзисторів об'єднані між собою і з'єднані з першим виводом третього резистора і другим виводом першого резистора, а також з вихідною шиною, другий вивід третього резистора з'єднаний з шиною нульового потенціалу.

Недоліком прототипу є низький коефіцієнт підсилення в малосигнальній зоні.

В основу корисної моделі поставлено задачу створення вхідного пристрою схеми порівняння струмів, в якому за рахунок введення нових елементів та зв'язків між ними збільшується коефіцієнт підсилення вхідного сигналу, а також покращуються перехідні процеси схеми в режимі великих струмів на вході, це розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що у вхідний пристрій схеми порівняння струмів, який містить два вхідних транзистори, шини додатного та від'ємного живлення, шину нульового потенціалу, тридцять чотири транзистори, перший та другий вихідні транзистори, два резистори, вхідну і вихідну шини, причому емітери першого і другого транзисторів з'єднані з шиною нульового потенціалу, їх колектори з'єднані з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами двадцять дев'ятого і тридцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднані з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, а також з виводами першого джерела струму, емітери тринадцятого і чотирнадцятого транзисторів з'єднані з колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднані з емітерами третього і четвертого транзисторів відповідно, бази третього і четвертого транзисторів з'єднані з базою та колектором п'ятого і шостого транзисторів відповідно, а також з базами сімнадцятого і сьомого та вісімнадцятого і восьмого транзисторів відповідно, колектори третього, двадцять дев'ятого та емітери п'ятого, сімнадцятого і сьомого транзисторів з'єднані з шиною додатного живлення, колектори четвертого, тридцятого та емітери шостого, вісімнадцятого, восьмого транзисторів з'єднані з шиною від'ємного живлення, емітери двадцять дев'ятого і тридцятого транзисторів з'єднані з базами та колекторами тридцять першого і тридцять четвертого транзисторів відповідно, емітери тридцять першого і тридцять четвертого транзисторів з'єднані з базами та колекторами тридцять другого і тридцять третього транзисторів відповідно, емітери тридцять другого і тридцять третього транзисторів об'єднані та з'єднані з вихідною шиною, а також з першим виводом другого резистора, другий вивід другого резистора з'єднаний з емітерами першого і другого вхідних транзисторів, а також базою та колектором двадцять сьомого транзистора та з емітером двадцять шостого транзистора, а також з першим виводом першого резистора, бази першого і другого вхідних транзисторів з'єднані з базами першого і другого транзисторів відповідно, колектори першого і другого вхідних транзисторів з'єднані з колекторами сьомого і восьмого транзисторів відповідно, а також з базами дев'ятого і десятого транзисторів відповідно, колектори дев'ятого і десятого транзисторів з'єднані з шиною нульового потенціалу, їх емітери з'єднані з колекторами дев'ятнадцятого і двадцятого транзисторів відповідно, а також з базами двадцять третього і двадцять четвертого транзисторів відповідно, емітери двадцять третього і двадцять четвертого з'єднані з колекторами двадцять першого і двадцять другого транзисторів відповідно, емітер двадцять першого та колектор першого вихідного транзисторів з'єднані з шиною додатного живлення, емітер двадцять другого та колектор другого вихідного транзисторів з'єднані з шиною від'ємного живлення, бази першого і другого вихідних транзисторів з'єднані з базою та колекторами одинадцятого, двадцять п'ятого та дванадцятого транзисторів відповідно, а також з емітером двадцять восьмого транзисторів відповідно, емітери двадцять п'ятого і двадцять сьомого транзисторів з'єднані з базами та колекторами двадцять шостого і двадцять восьмого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднані, емітери першого і другого вихідних транзисторів об'єднані та з'єднані з вихідною шиною, введено тридцять п'ятий, тридцять шостий, тридцять сьомий, тридцять восьмий, тридцять дев'ятий, сороковий, сорок перший, сорок другий транзистори та третє джерело струму, причому виводи третього джерела струму з'єднані з базами та колекторами тридцять другого і тридцять третього транзисторів відповідно, емітери тридцять п'ятого і тридцять шостого транзисторів з'єднані з виводами другого джерела струму та з базами першого і першого вхідного та другого і другого вхідних транзисторів відповідно, бази та колектори тридцять п'ятого і тридцять шостого транзисторів з'єднані з базами та колекторами тридцять першого і тридцять четвертого транзисторів відповідно, а також з емітерами двадцять дев'ятого і тридцятого транзисторів відповідно, колектори тридцять сьомого і тридцять восьмого транзисторів з'єднані з базами двадцять першого і двадцять другого транзисторів відповідно, а також з емітерами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тридцять сьомого і тридцять восьмого транзисторів з'єднані з базами та колекторами тридцять дев'ятого і сорокового транзисторів відповідно, а також з колекторами сорок першого і сорок другого транзисторів відповідно, бази сорок першого і сорок другого транзисторів з'єднані з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно та з базами першого і другого вихідних транзисторів відповідно, а також з колекторами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базою і колектором двадцять п'ятого та емітером двадцять восьмого транзисторів відповідно, емітери сорок першого і сорок другого транзисторів об'єднані, емітери тридцять сьомого і тридцять дев'ятого транзисторів з'єднані з шиною додатного живлення, емітери тридцять восьмого і сорокового транзисторів з'єднані з шиною від'ємного живлення.

На кресленні (Фіг.) представлено принципову схему вхідного пристрою схеми порівняння струмів.

Пристрій містить перше джерело струму 3, яке своїми виводами з'єднане з колекторами п'ятнадцятого 2 і шістнадцятого 4 транзисторів відповідно та базами тринадцятого 9 і чотирнадцятого 12 транзисторів відповідно, бази п'ятнадцятого 2 і шістнадцятого 4 транзисторів з'єднані з емітерами тринадцятого 9 і чотирнадцятого 12 відповідно та з колекторами сімнадцятого 8 і вісімнадцятого 13 транзисторів відповідно, емітери п'ятнадцятого 2 і шістнадцятого 4 транзисторів з'єднані з емітерами третього 1 і четвертого 5 транзисторів відповідно, бази третього 1 і четвертого 5 транзисторів з'єднані з базами так колекторами п'ятого 6 і шостого 7 транзисторів відповідно, а також з базами сімнадцятого 8 і вісімнадцятого 13 транзисторів відповідно, а також з базами сьомого 25 і восьмого 28 транзисторів відповідно, колектор третього 1, емітер п'ятого 6, емітер сімнадцятого 8,

колектор двадцять дев'ятого 14, емітер сьомого 25 транзисторів з'єднані з шиною додатного живлення 54, колектор четвертого 5, емітер шостого 7, емітер вісімнадцятого 13, колектор тридцятого 18, емітер восьмого 28 транзисторів з'єднані з шиною від'ємного живлення 56, колектори тринадцятого 9 і чотирнадцятого 12 транзисторів з'єднані з базами двадцять дев'ятого 14 і тридцятого 18 транзисторів відповідно, а також з колекторами першого 10 і другого 11 транзисторів відповідно, емітери першого 10 і другого 11 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 52, емітери двадцять дев'ятого 14 і тридцятого 18 транзисторів з'єднані з базами і колекторами тридцять першого 20 і тридцять п'ятого 15 та тридцять четвертого 23 і тридцять шостого 17 транзисторів відповідно, бази першого 10 та другого 11 транзисторів з'єднано з емітерами тридцять п'ятого 15 та тридцять шостого 17 транзисторів відповідно та з виводами другого джерела струму 16, а також з базами першого 26 та другого 27 вхідних транзисторів відповідно, емітери тридцять першого 20 і тридцять четвертого 23 транзисторів з'єднано з базами та колекторами тридцять другого 21 і тридцять третього 22 транзисторів відповідно, а також з виводами третього джерела струму 19, емітери тридцять другого 21 і тридцять третього 22 транзисторів об'єднано та з'єднано з вхідною шиною 53, а також першим виводом другого резистора 24, колектори першого 26 та другого 27 вхідних транзисторів з'єднані з базами дев'ятого 31 і десятого 32 транзисторів відповідно, а також з колекторами сьомого 25 і восьмого 28 транзисторів відповідно, емітери першого 26 і другого 27 вхідних транзисторів об'єднано та з'єднано з другим виводом другого резистора 24, а також з базою та колектором двадцять сьомого 37 і емітером двадцять шостого 36 транзисторів, а також з першим виводом першого резистора 43, колектори дев'ятого 31 і десятого 32 транзисторів з'єднано з шиною нульового потенціалу 52, емітери дев'ятого 31 і десятого 32 транзисторів з'єднано з базами та колекторами дев'ятнадцятого 30 і двадцятого 33 транзисторів відповідно, а також з базами двадцять третього 45 і двадцять четвертого 48 транзисторів відповідно, емітери дев'ятнадцятого 30 і двадцятого 33 транзисторів з'єднано з базами двадцять першого 44 і двадцять другого 49 транзисторів відповідно, а також з колекторами тридцять сьомого 29 і тридцять восьмого 34 транзисторів відповідно, бази тридцять сьомого 29 і тридцять восьмого 34 транзисторів з'єднано з базами та колекторами тридцять дев'ятого 39 і сорокового 42 транзисторів відповідно, а також з колекторами сорок першого 40 і сорок другого 41 транзисторів відповідно, емітери тридцять сьомого 29, тридцять дев'ятого 39 і двадцять першого 44 та колектор першого вихідного 50 транзисторів з'єднано з шиною додатного живлення 54, емітери тридцять восьмого 34, сорокового 42 і двадцять другого 49 та колектор другого вихідного 51 транзисторів з'єднано з шиною від'ємного живлення 56, колектори двадцять першого 44 і двадцять другого 49 транзисторів з'єднано з емітерами двадцять третього 45 і двадцять четвертого 48 транзисторів відповідно, колектори двадцять третього 45 і двадцять четвертого 48 транзисторів з'єднано з базою та колектором двадцять п'ятого 35 і емітером двадцять восьмого 38 транзисторів відповідно, а також з базами та колекторами одинадцятого 46 і дванадцятого 47 транзисторів відповідно, а також з базами першого 50 і другого 51 вихідних транзисторів відповідно, емітери двадцять п'ятого 35 і двадцять сьомого 37 транзисторів з'єднано з базами та колекторами двадцять шостого 36 і двадцять восьмого 38 транзисторів відповідно, емітери одинадцятого 46 і дванадцятого 47 транзисторів об'єднано та з'єднано з другим виводом першого резистора 43, емітери першого 50 і другого 51 вихідних транзисторів об'єднано та з'єднано з вихідною шиною 55.

Пристрій працює таким чином.

Вхідний струм спочатку надходить до обмежувача струмів, який побудовано на третьому джерелі струму 19, тридцять першому 20, тридцять другому 21, тридцять третьому 22, тридцять четвертому 23 та другому резисторі 24.

Струм робочої точки визначається колекторними струмами тринадцятого транзистора 9 та чотирнадцятого транзистора 12. При цьому

$$I_{к9} \approx I_{к12} \approx I_{к10} \approx I_{к11} = \frac{I_{зм}}{\beta_{сеп}},$$

$$\text{де } I_{зм} - \text{струм першого джерела струму 3, } \beta_{сеп} = \frac{\beta_{прп} + \beta_{рпр}}{2}.$$

Друге джерело струму 16 та тридцять п'ятий 15 і тридцять шостий 17 транзистори в діодному вмиканні призначені для завдання робочої точки емітерних переходів двадцять дев'ятого 14 та тридцятого 18 транзисторів.

Наскрізний струм, який протікає через вхідний каскад схеми, побудованого на першому 26 та другому 27 вхідних транзисторах, також дорівнюють струму робочої точки.

Якщо $I_{вх}$, що подається на вхідну шину 53 менший за струм робочої точки, то опір обмежувача змінюється незначно, і значна частина вхідного струму через другий резистор 24 потрапляє на вхід підсилювача. Якщо $I_{вх}$, що подається на вхідну шину 53 більший за струм робочої точки, то це значно зменшує опір обмежувача, і менша частина струму через другий резистор 24 потрапляє на вхід підсилювача. При цьому якщо вхідний струм, що є більшим за струм робочої точки, втікає в обмежувач, то надлишковий струм відтікає на шину від'ємного живлення 56 через тридцять третій 22, тридцять четвертий 23 та тридцять п'ятий 18 транзистори. Якщо вхідний струм, що є більшим за струм робочої точки, витікає з обмежувача, то струм, якого не вистачає, береться з шини додатного живлення 54 через двадцять дев'ятий 14, тридцять перший 20 та тридцять другий 21 транзистори.

Якщо струм втікає з обмежувача у схему, то другий вхідний транзистор 27 привідкривається, а перший вхідний транзистор 26 прикривається, колекторний струм другого вхідного транзистора 27 збільшується, і десятий транзистор 32 привідкривається. Водночас колекторний струм першого вхідного транзистора 26 зменшується і дев'ятий транзистор 31 прикривається.

Емітерний струм десятого 32 транзистора подається на вхід активного підсилювача побудованого на двадцятому 33, двадцять четвертому 48, двадцять другому 49 транзисторах. Підсилений струм з колектора двадцять четвертого 48 транзистора протікає через коло одинадцятого 46 і дванадцятого 47 транзисторів. Емітерний струм дев'ятого 31 транзистора подається на вхід активного підсилювача побудованого на дев'ятнадцятому 30, двадцять першому 44, двадцять третьому 45 транзисторах, підсилений струм з колектора

двадцять третього 45 транзистора протікає через коло одинадцятого 46 і дванадцятого 47 транзисторів. Оскільки I_{k48} більше I_{k45} то потенціал точки об'єднання емітерів одинадцятого 46 і дванадцятого 47 транзисторів зменшується, наближаючись до потенціалу шини від'ємного живлення 56.

Водночас, одинадцятий 46 та дванадцятий 47 транзистори задають не тільки струм спокою вихідного каскаду, побудованого на першому та другому вихідних транзисторах 50, 51, а й визначають потенціал вихідної шини 55. Таким чином напруга $U_{вих}$ повторює потенціал точки об'єднання емітерів одинадцятого 46 і дванадцятого 47 транзисторів, тобто зменшується і наближається до $-U_{живл}$.

Якщо струм витікає з схеми в обмежувач, то другий вхідний транзистор 27 прикривається, а перший вхідний транзистор 26 привідкривається, колекторний струм другого вхідного транзистора 27 зменшується, і десятий транзистор 32 прикривається. Водночас колекторний струм першого вхідного транзистора 26 збільшується і дев'ятий транзистор 31 привідкривається.

Емітерний струм десятого 32 транзистора подається на вхід активного підсилювача побудованого на двадцятomu 33, двадцять четвертому 48, двадцять другому 49 транзисторах. Підсилений струм з колектора двадцять четвертого 48 транзистора протікає через коло одинадцятого 46 і дванадцятого 47 транзисторів. Емітерний струм дев'ятого 31 транзистора подається на вхід активного підсилювача побудованого на дев'ятнадцятому 30, двадцять першому 44, двадцять третьому 45 транзисторах, підсилений струм з колектора двадцять третього 45 транзистора протікає через коло одинадцятого 46 і дванадцятого 47 транзисторів. Оскільки I_{k48} менше I_{k45} то потенціал точки об'єднання емітерів одинадцятого 46 і дванадцятого 47 транзисторів збільшується, наближаючись до потенціалу шини додатного живлення 54.

Водночас, одинадцятий 46 та дванадцятий 47 транзистори задають не тільки струм спокою вихідного каскаду, побудованого на першому та другому вихідних транзисторах 50, 51, а й визначають потенціал вихідної шини 55. Таким чином напруга $U_{вих}$ повторює потенціал точки об'єднання емітерів одинадцятого 46 і дванадцятого 47 транзисторів, тобто збільшується і наближається до $+U_{живл}$. Ланцюг транзисторів з двадцять п'ятого по двадцять восьмий у діодному вмиканні 35-38 утворюють коло нелінійного від'ємного зворотного зв'язку, мета якого - обмежити амплітуду змінення напруги на виході схеми. При цьому якщо струм що втікає у схему збільшується, то потенціал вихідної шини зменшується. Транзистори двадцять сьомий 37 та двадцять восьмий 38 привідкриваються, а транзистори двадцять п'ятий 35 та двадцять шостий 36 прикриваються. При цьому через двадцять сьомий 37 та двадцять восьмий 38 транзистори в коло колектора двадцять четвертого транзистора 48 втікає струм який компенсує вхідний струм схеми. По мірі збільшення $I_{вх}$ двадцять сьомий 37 та двадцять восьмий 38 транзистори привідкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку збільшується. Опір вказаного кола транзисторів починає істотно шунтувати загальний опір зворотного зв'язку, який визначається з формули $r_{p-n} = \frac{\varphi_t}{i_e}$, де φ_t - термопотенціал, i_e - значення струму емітера, і

зменшує змінення амплітуди на виході схеми.

Якщо струм, що втікає із схеми, збільшується, то потенціал вихідної шини збільшується. Транзистори двадцять сьомий 37 та двадцять восьмий 38 прикриваються, а транзистори двадцять п'ятий 35 та двадцять шостий 36 привідкриваються. При цьому через двадцять п'ятий 35 та двадцять шостий 36 транзистори з кола колектора двадцять третього транзистора 45 витікає струм який компенсує вхідний струм схеми. По мірі збільшення $I_{вх}$ який витікає із схеми двадцять п'ятий 35 та двадцять шостий 36 транзистори привідкриваються сильніше, опори переходів колектор-емітер зменшуються, а глибина зворотного зв'язку знову ж таки збільшується. Опір кола двадцять п'ятий 35 та двадцять шостий 36 транзисторів починає істотно шунтувати загальний опір зворотного зв'язку і зменшує змінення амплітуди на виході схеми.

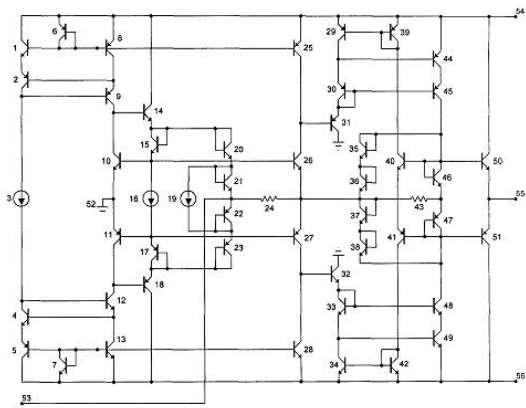
Оскільки коло транзисторів з двадцять п'ятого по двадцять восьмий у діодному вмиканні 35-38 підключені паралельно колу одинадцятого 46 та дванадцятого 47 транзисторів, то в стані спокою, тобто коли $I_{вх}=0$ транзистори кола 35-38 знаходяться на порозі відпирання. Якщо вхідний струм приймає максимальне значення, то залежно від напрямку вхідного струму або група з двадцять п'ятого 35 та двадцять шостого 36 відпираться, а група з двадцять сьомого 37 та двадцять восьмого 38 транзисторів закривається, або група з двадцять сьомого 37 та двадцять восьмого 38 транзисторів відкривається, а група з двадцять п'ятого 35 та двадцять шостого 36 транзисторів закривається.

Таким чином на виході схеми виникає перепад напруги $\pm U_{p-n}$: $U_{вих}(I_{вх}) = [R_m \parallel 2r_{p-n}] \cdot I_{вх}$, де $U_{вих}$ - вихідна напруга, $I_{вх}$ - вхідний струм, R_m - опір першого резистора 43, r_{p-n} - опір p-n переходу. При малих вхідних струмах опір r_{p-n} різко зростає і значно перевищує R_m , при цьому чутливість схеми є максимальною. При великих $I_{вх}$ опір r_{p-n} значно зменшується, шунтує R_m і чутливість зменшується пропорційно збільшенню $I_{вх}$.

Дев'ятнадцятий 30 і двадцятий 33 транзистори у діодному вмиканні забезпечують розподіл колекторних струмів дев'ятого 31 і десятого 32 транзисторів між базами двадцять першого 44 та двадцять третього 45, а також двадцять другого 49 та двадцять четвертого 48 транзисторів відповідно.

Тридцять сьомий 29 та тридцять дев'ятий 39, а також тридцять восьмий 34 та сороковий 42 транзистори являють собою відбивачі струму, які завдають струм зміщення для так званої «струмової підвіски», яка складається з сорок першого 40 та сорок другого 41 транзисторів.

Перше джерело струму 3 та третій 1, п'ятнадцятий 2, п'ятий 6, сімнадцятий 8, тринадцятий 9, сьомий 25, а також четвертий 5, шістнадцятий 4, шостий 7, вісімнадцятий 13, чотирнадцятий 12, восьмий 28 транзистори утворюють схему завдання режиму по постійному струму.



Dir.