

Корисна модель відноситься до імпульсної техніки і може бути використана в аналого-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомим є двотактний підсилювач з відбивачами струму для визначення стійкої робочої точки [Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678 Dec.3, 1974], який містить шість транзисторів, два резистори, вхідну та вихідну шини, шини додатного та від'ємного живлення, шину нульового потенціалу. Вхідну шину з'єднано з емітерами першого та другого транзисторів, бази яких з'єднано з базами і колекторами третього і четвертого транзисторів відповідно, а також з першими виводами першого та другого резисторів відповідно, колектори першого та другого транзисторів з'єднано з базами п'ятого та шостого транзисторів відповідно, інші виводи першого та другого резисторів з'єднані з шинами додатного та від'ємного живлення відповідно, емітери третього та четвертого транзисторів з'єднані з шиною нульового потенціалу, емітери п'ятого та шостого транзисторів з'єднані з шинами додатного та від'ємного живлення відповідно, а їх колектори з'єднані з вихідною шиною.

Недоліками пристрою є низька точність через похибку зміщення нуля, яка виникає через неідентичність параметрів п'ятого та шостого транзисторів, при цьому при нульовому вхідному сигналі складно досягнути рівності колекторних струмів п'ятого та шостого транзисторів, оскільки коефіцієнти підсилення струму β у цих транзисторів можуть значно відрізнятись. Також недоліком є обмежені функціональні можливості схеми у випадку використання резистора зворотного зв'язку, оскільки при цьому вихідним сигналом схеми вже є не струм, а напруга.

За прототип обрано двотактний симетричний підсилювач струму [Патент на корисну модель №17239. МКИ-7 Н03К5/24, G05B1/01. 15.09.2006. Бюл. №9], який містить джерело струму, тридцять транзисторів, два резистори, шини додатного та від'ємного живлення, вхідну шину, вихідну шину, шину нульового потенціалу, причому джерело струму своїми виходами з'єднано з колекторами другого та третього транзисторів, а також базами восьмого та одинадцятого транзисторів відповідно, емітери другого та третього транзисторів з'єднано з емітерами першого та четвертого транзисторів відповідно, бази другого та третього транзисторів з'єднано з емітерами восьмого та одинадцятого транзисторів відповідно, а також з колекторами сьомого та дванадцятого транзисторів відповідно, бази першого транзистора та четвертого транзисторів з'єднані з базами та колекторами п'ятого та шостого транзисторів відповідно, а також з базами сьомого та чотирнадцятого транзисторів відповідно, а також з базами тринадцятого і шістнадцятого транзисторів відповідно, колектор першого і емітери п'ятого, сьомого і тринадцятого транзисторів з'єднано з шиною додатного живлення, колектор четвертого, емітери шостого, дванадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори восьмого і одинадцятого транзисторів з'єднано з базами і колекторами дев'ятого і десятого транзисторів відповідно, а також з базами чотирнадцятого і п'ятнадцятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з шиною нульового потенціалу, колектори тринадцятого і шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого і п'ятнадцятого транзисторів відповідно, а також з базами сімнадцятого і вісімнадцятого транзисторів відповідно, емітери чотирнадцятого і п'ятнадцятого транзисторів з'єднано з вхідною шиною та першим виходом першого резистора, колектори сімнадцятого та вісімнадцятого транзисторів з'єднано з шиною нульового потенціалу, емітери сімнадцятого та вісімнадцятого транзисторів з'єднано з колекторами і базами двадцятого і двадцять першого транзисторів відповідно, а також з базами двадцять четвертого, двадцять восьмого і двадцять п'ятого, двадцять дев'ятого транзисторів відповідно, емітери двадцятого і двадцять першого транзисторів з'єднано з колекторами і базами дев'ятнадцятого і двадцять другого транзисторів відповідно, а також з базами двадцять третього, двадцять сьомого і двадцять шостого, тридцятого транзисторів відповідно, колектори двадцять четвертого і двадцять п'ятого транзисторів з'єднано з другим виходом першого резистора, а також з першим виходом другого резистора, другий вихід другого резистора з'єднано з шиною нульового потенціалу, емітери двадцять четвертого і двадцять п'ятого транзисторів з'єднано з колекторами двадцять третього і двадцять шостого транзисторів відповідно, колектори двадцять сьомого і тридцятого транзисторів з'єднано з емітерами двадцять восьмого і двадцять дев'ятого транзисторів відповідно, емітери дев'ятнадцятого, двадцять третього і двадцять сьомого транзисторів з'єднано з шиною додатного живлення, а емітери двадцять другого, двадцять шостого і тридцятого транзисторів з'єднано з шиною від'ємного потенціалу, колектори двадцять восьмого і двадцять дев'ятого транзисторів з'єднано з вихідною шиною.

Недоліками прототипу є низький коефіцієнт передачі струму.

В основу корисної моделі поставлено задачу створення двотактного симетричного підсилювача струму, в якому за рахунок введення нових елементів та зв'язків між ними досягається значне збільшення коефіцієнту передачі струму, що дає можливість використовувати пристрій в АЦП із більшою швидкістю і точністю, а також у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача досягається тим, що в двотактний симетричний підсилювач струму, який містить джерело струму, двадцять вісім транзисторів, два резистори, шини додатного та від'ємного живлення, вхідну шину, вихідну шину, шину нульового потенціалу, причому джерело струму своїми виходами з'єднано з колекторами другого та третього транзисторів, а також базами восьмого та одинадцятого транзисторів відповідно, емітери другого та третього транзисторів з'єднано з емітерами першого та четвертого транзисторів відповідно, бази другого та третього транзисторів з'єднано з емітерами восьмого та одинадцятого транзисторів відповідно, а також з колекторами сьомого та дванадцятого транзисторів відповідно, бази першого транзистора та четвертого транзисторів з'єднані з базами та колекторами п'ятого та шостого транзисторів відповідно, а також з базами сьомого та чотирнадцятого транзисторів відповідно, а також з базами тринадцятого і шістнадцятого транзисторів відповідно, колектор першого і емітери п'ятого, сьомого і тринадцятого транзисторів з'єднано з шиною додатного живлення, колектор четвертого і емітери шостого, дванадцятого і шістнадцятого транзисторів з'єднано з шиною від'ємного живлення, колектори восьмого і одинадцятого транзисторів з'єднано з колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів з'єднано з шиною нульового потенціалу, колектори тринадцятого і шістнадцятого транзисторів з'єднано з колекторами чотирнадцятого і п'ятнадцятого

нульового потенціалу 11, колектори двадцять сьомого 41 і тридцятого 44 транзисторів з'єднано з емітерами двадцять восьмого 42 і двадцять дев'ятого 43 транзисторів відповідно, колектори двадцять восьмого 42 і двадцять дев'ятого 43 транзисторів з'єднано з вихідною шиною 46.

Перший 1, другий 2, третій 4, четвертий 5, п'ятий 6, шостий 7, сьомий 8, восьмий 9, дев'ятий 10, десятий 12, одинадцятий 13, дванадцятий 14, тринадцятий 19, шістнадцятий 22, дев'ятнадцятий 15, двадцять другий 17 транзистори, джерело струму 3 та друге джерело струму 16 забезпечують режим роботи схеми по постійному струму для чотирнадцятого 20 і п'ятнадцятого 21 транзисторів. Введення в схему буферних каскадів, у вигляді емітерних повторювачів на дев'ятнадцятому 15 і двадцять другому 17 транзисторах, а також другого джерелі струму 16 мінімізує похибку роботи схеми в цілому, яка виникає внаслідок дії базових струмів чотирнадцятого 20 і п'ятнадцятого 17 транзисторів. Парафазні відбивачі струму, що побудовані на тридцять четвертому 30, тридцять сьомому 36 транзисторах, а також тридцять п'ятому 31, тридцять восьмому 37 транзисторах відповідно, а також відбивачі струму, що побудовані на тридцять першому 23, тридцять третьому 29 транзисторах, а також тридцять другому 28, тридцять шостому 32 транзисторах відповідно забезпечують необхідний режим роботи по постійному струму каскадних підсилювачів струму, що побудовані на двадцятому 24, двадцять третьому 34, двадцять четвертому 35, двадцять сьомому 41, двадцять восьмому 42 транзисторах, а також двадцять першому 27, двадцять п'ятому 38, двадцять шостому 39, двадцять дев'ятому 43, тридцятому 44 транзисторах відповідно.

Двотактний симетричний підсилювач струму працює наступним чином. Наприклад, вхідний сигнал у вигляді струму втікає на вхідну шину 18 пристрою. Тоді п'ятнадцятий 21 транзистор привідкриється, чотирнадцятий 20 транзистор призакриється. Колекторний струм п'ятнадцятого 21 транзистора збільшується і збільшує базовий струм вісімнадцятого 26 транзистора, при цьому він привідкривається. Колекторний струм чотирнадцятого 20 транзистора зменшується, тому зменшується і струм бази сімнадцятого 25 транзистора, що призводить до його призакривання. Приріст емітерного струму вісімнадцятого 26 транзистора подається на бази двадцять п'ятого 38, двадцять дев'ятого 43 транзисторів, а через двадцять перший 27 транзистор у діодному вмиканні на бази двадцять шостого 39, тридцятого 44 транзисторів. При цьому колекторні струми двадцять п'ятого 38, двадцять дев'ятого 43 транзисторів, які є виходами каскадного підсилювача струму, збільшуються. Від'ємний приріст емітерного струму сімнадцятого 25 транзистора подається на бази двадцять четвертого 35, двадцять восьмого 42 транзисторів, а через двадцять 24 транзистор у діодному вмиканні на бази двадцять третього 34, двадцять сьомого 41 транзисторів. При цьому колекторні струми двадцять четвертого 35 і двадцять восьмого 42 транзисторів, які є виходами каскадного підсилювача струму, зменшуються. Додатній приріст колекторного струму двадцять п'ятого 38 транзистора у малосигнальній зоні дорівнює від'ємному приросту колекторного струму двадцять четвертого 35 транзистора. При цьому напруга зміщення $U_{зм} = U_{бe37} + U_{бe38}$ залишається постійною, незалежно від абсолютних значень колекторних струмів двадцять четвертого 35, двадцять п'ятого 38 транзисторів. Оскільки тридцять четвертий 30 і тридцять п'ятий 31 транзистори парафазного відбивача з'єднано послідовно, то колекторні струми тридцять четвертого 30, тридцять п'ятого 31 транзисторів є однаковими, тобто $I_{34} = I_{35} \approx I_{зм1}$. Колекторний струм тридцять четвертого 30 транзистора $I_{к34}$ через відбивач струму на тридцять першому 23, тридцять третьому 29 транзисторах втікає в емітер двадцятого 24 транзистора у діодному вмиканні. При цьому різницевий струм $\Delta I = I_{e17} - I_{к31}$ поступає на бази двадцять третього 34, двадцять сьомого 41 і двадцять четвертого 35, двадцять восьмого 42 транзисторів. Колекторний струм тридцять п'ятого 31 транзистора $I_{к35}$ через відбивач струму на тридцять другому 28, тридцять шостому 32 транзисторах витікає з емітера двадцять першого 27 транзистора у діодному вмиканні. При цьому різницевий струм $\Delta I = I_{e21} - I_{к32}$ поступає на бази двадцять п'ятого 38, двадцять дев'ятого 43 і двадцять шостого 39, тридцятого 44 транзисторів.

У цьому випадку колекторний струм двадцять дев'ятого 43 транзистора перевищує колекторний струм двадцять восьмого 42 транзистора, а різницевий струм втікає на вихід шину 46 схеми.

Розглянемо приклад, коли струм витікає з вхідної шини 18 пристрою, тоді п'ятнадцятий 21 транзистор призакривається, чотирнадцятий 20 транзистор привідкривається. Колекторний струм п'ятнадцятого 21 транзистора зменшується, тому зменшується струм бази вісімнадцятого 26 транзистора, при цьому він призакривається. Колекторний струм чотирнадцятого 20 транзистора збільшується і збільшує базовий струм сімнадцятого 25 транзистора, при цьому він привідкривається. Від'ємний приріст емітерного струму вісімнадцятого 26 транзистора подається на бази двадцять п'ятого 38, двадцять дев'ятого 43 транзисторів, а через двадцять перший 27 транзистор у діодному вмиканні на бази двадцять шостого 39, тридцятого 44 транзисторів. При цьому колекторні струми двадцять п'ятого 38, двадцять дев'ятого 43 транзисторів, які є виходами каскадного підсилювача струму, зменшуються. Додатній приріст емітерного струму сімнадцятого 25 транзистора подається на бази двадцять четвертого 35, двадцять восьмого 42 транзисторів, а через двадцять 24 транзистор у діодному вмиканні на бази двадцять третього 34, двадцять сьомого 41 транзисторів. При цьому колекторні струми двадцять четвертого 35 і двадцять восьмого 42 транзисторів, які є виходами каскадних підсилювачів струму, збільшуються. У цьому випадку колекторний струм двадцять восьмого 42 транзистора перевищує колекторний струм двадцять дев'ятого 43 транзистора, а різницевий струм витікає з вихідної шини 46 схеми.

Подільник струму, що побудовано на першому 33 і другому резисторах 40, працює таким чином. З емітерів тридцять сьомого 36 і тридцять восьмого 37 транзисторів в точці з'єднання другого виходу першого резистора 33 і першого виходу другого резистора 40 отримується різницевий струм, який втікає або витікає з точки об'єднання, а саме: якщо вхідний струм на вхідній шині 18 витікає з пристрою, то в точці об'єднання наявний надлишковий струм, а коли вхідний струм на вхідній шині 18 втікає у пристрій, в точку об'єднання втікає струм. Подільник струму задає, яка частина різницевого струму буде втікати (або витікати) на перший вихід першого резистора 33, який з'єднаний з вхідною шиною 18 пристрою, а яка частина струму буде втікати (або витікати) на другий вихід другого резистора 40, який з'єднано з шиною нульового потенціалу 11.

Коефіцієнт підсилення струму для прототипу визначається за такою формулою

$$K_i' = \frac{\beta_{n-p-n} + \beta_{p-n-p}}{2},$$

де β_{n-p-n} - коефіцієнт передачі струму для транзисторів n-p-n в малосигнальній зоні, β_{p-n-p} - коефіцієнт передачі струму для транзисторів p-n-p в малосигнальній зоні.

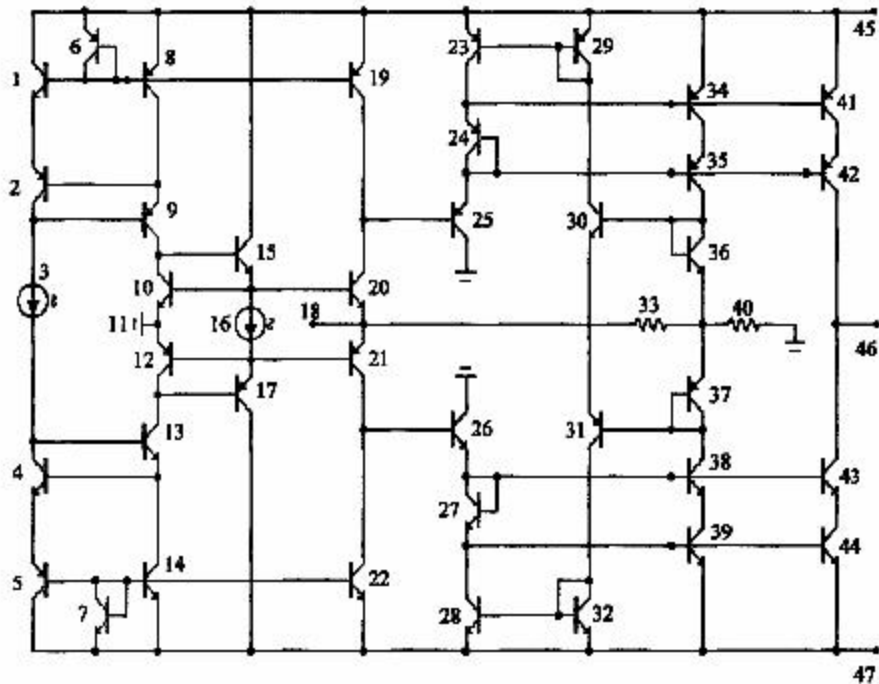
Для запропонованої схеми двотактного симетричного підсилювача струму коефіцієнт підсилення струму буде визначатись як

$$K_i'' = K_1 \cdot K_2, \text{ де}$$

$$K_1 = \frac{\beta_{17} + \beta_{18}}{2}, K_2 = \frac{K_2' + K_2''}{2} = \frac{\beta_{n-p-n}/4 + \beta_{p-n-p}/4}{2} = \frac{\beta_{n-p-n} + \beta_{p-n-p}}{8};$$

$$K_i'' = \frac{\beta_{17} + \beta_{18}}{2} \cdot \frac{\beta_{n-p-n} + \beta_{p-n-p}}{8} = \frac{(\beta_{n-p-n} + \beta_{p-n-p})^2}{16}.$$

Таким чином коефіцієнт підсилення струму для запропонованої схеми збільшується у K_2 разів.



Фіг.