



УКРАЇНА

(19) UA (11) 17282 (13) U  
(51) МПК (2006)  
G06F 7/00

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС

### ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під  
відповідальність  
власника  
патенту

#### (54) ПРИСТРІЙ ДЛЯ МНОЖЕННЯ

1

2

(21) u200603511

(22) 31.03.2006

(24) 15.09.2006

(46) 15.09.2006, Бюл. № 9, 2006 р.

(72) Кожем'яко Володимир Прокопович, Мартинюк Тетяна Борисівна, Дмитрук Віта Віталіївна, Стратійчук Руслан Леонідович

(73) ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Пристрій для множення, який містить регістр множника, накопичувальний суматор, генератор кратних множеного, вузол формування знака, лічильник, програмний блок керування, суматор аналізу положення коми, причому вхід множника пристрою з'єднаний з інформаційним входом регістра множника, вхід множеного пристрою підключений до інформаційного входу генератора кратних множеного, вихід знакового розряду регістра множника підключений до першого входу вузла формування знака, виходи програмного блока керування з першого по третій підключені відповідно до входів обнулення регістра множника, накопичувального суматора і лічильника, четвертий і п'ятий виходи програмного блока керування підключені до входів керування записом регістра множника і накопичувального суматора, вихід старшого інформаційного розряду накопичувального суматора підключений до інформаційного входу молодшого інформаційного розряду регістра множника, шостий вихід програмного блока керування підключений до входу керування записом лічильника, вихід ознаки рівності нулю якого підключений до входу ознаки закінчення лічби програмного блока керування, сьомий, восьмий і дев'ятий виходи якого підключені відповідно до входу керування зсувом регістра множника, входу лічби лічильника, входу керування зсувом накопичувального суматора, вхід запуску програмного блока керування з'єднаний з входом запуску пристрою, інформаційний вхід лічильника є входом розрядності множника пристрою, десятий і одинадцятий виходи програмного блока керування з'єднані з входами керування записом знака і обнулення старшого k-го розряду регістра множника відповідно, вихід ознаки

нуля старшого k-го розряду регістра множника підключений до входу ознаки виконання додавання в даному такті програмного блока керування, другий вхід вузла формування знака з'єднаний з входом знака множеного пристрою, виходи розрядів накопичувального суматора з'єднані з виходами молодших розрядів добутку пристрою, виходи розрядів регістра множника з'єднані з виходами старших розрядів добутку пристрою, дванадцятий, тринадцятий, чотирнадцятий і п'ятнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан, входом керування записом, входом керування зчитуванням і входом керування формуванням кратних генератора кратних множеного відповідно, два інформаційних входи суматора аналізу положення коми з'єднані з входами розрядності дробових частин множеного і множника пристрою відповідно, виходи суматора аналізу положення коми підключені до входів індикації положення коми пристрою, шістнадцятий і сімнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан і входом керування записом суматора аналізу положення коми, який **відрізняється** тим, що в нього введено другий накопичувальний суматор та вузол аналізу цифр множника, причому входи обнулення, керування записом і керування зчитуванням другого накопичувального суматора з'єднані відповідно з вісімнадцятим, дев'ятнадцятим і двадцятим виходами програмного блока керування, вхід вузла аналізу цифр множника з'єднаний з виходом старшого k-го розряду регістра множника, вхід керування значенням кратності генератора кратних множеного з'єднаний з виходом вузла аналізу цифр множника, а інформаційний вхід генератора кратних множеного з'єднаний з входом другого накопичувального суматора, вихід якого з'єднаний з інформаційним входом першого накопичувального суматора, причому двадцять перший і двадцять другий виходи програмного блока керування з'єднані з входами керування зчитуванням регістра множника і першого накопичувального суматора відповідно.

(19) UA (11) 17282 (13) U

Корисна модель відноситься до обчислювальної техніки і може бути використана в оптоелектронних обчислювальних пристроях, що виконують операції над десятковими числами з природним положенням коми.

Відомий пристрій для множення [а.с. СРСР №1136151, кл. G06F7/49, Бюл. №3, 1985], який містить реєстр множника, накопичувальний суматор, вузол формування знака, генератор кратних множеного, вузол підрахунку кількості значущих розрядів у кодовому слові множника, лічильник, реєстр розрядності множника, програмний блок керування, дешифратор і комутатор, причому інформаційний вхід комутатора підключений до виходу генератора кратних множеного, а вихід з'єднаний з інформаційним входом накопичувального суматора, вихід старшого інформаційного розряду реєстра множника з'єднаний з входом дешифратора, нульовий вихід якого підключений до третього входу програмного блока керування, а решта виходів - до керуючих входів комутатора, вихід реєстра розрядності множника з'єднаний з четвертим входом програмного блока керування, вхід множника пристрою з'єднаний з інформаційним входом реєстра множника, вхід множеного пристрою підключений до інформаційного входу генератора кратних множеного, виходи знакових розрядів реєстра множника і накопичувального суматора підключені відповідно до входів вузла формування знака, вихід якого з'єднаний з входом знакового розряду накопичувального суматора, вихід інформаційних розрядів реєстра множника з'єднаний з входом вузла підрахунку кількості значущих розрядів в кодовому слові множника, вихід якого з'єднаний з інформаційними входами реєстра розрядності множника і лічильника, виходи програмного блока керування з першого по третій підключені відповідно до входів обнулення реєстра множника, накопичувального суматора, лічильника, четвертий і п'ятий виходи програмного блока керування підключені до входів керування записом реєстра множника і накопичувального суматора, вихід старшого інформаційного розряду накопичувального суматора підключений до інформаційного входу молодшого інформаційного розряду реєстра множника, шостий і сьомий виходи програмного блока керування підключені відповідно до входів керування записом лічильника і реєстра розрядності множника, вихід ознаки рівності нулю лічильника підключений до першого входу програмного блока керування, восьмий вихід якого підключений до входу керування записом у знаковий розряд накопичувального суматора, дев'ятий і десятий виходи програмного блока керування підключені відповідно до входу керування зсувом реєстра множника і входу лічби лічильника, одинадцятий вихід програмного блока керування підключений до входу керування зсувом накопичувального суматора, дванадцятий вихід програмного блока керування підключений до керуючого входу генератора кратних множеного, другий вхід програмного блока керування з'єднаний з входом запуску пристрою.

Недоліком даного пристрою є недостатня швидкодія, що пов'язано з процесом формування кратних множеного за вісім тактів.

Найбільш близьким за технічною суттю є пристрій для множення [а.с. СРСР №1249507, кл. G06F7/52, Бюл. №29, 1986], який містить реєстр множника, накопичувальний суматор, генератор кратних множеного, вузол формування знака, лічильник і програмний блок керування, суматор аналізу положення коми, причому вхід множника пристрою з'єднаний з інформаційним входом реєстра множника, вхід множеного пристрою підключений до інформаційного входу генератора кратних множеного, вихід знакового розряду реєстра множника підключений до першого входу вузла формування знака, виходи програмного блока керування з першого по третій підключені відповідно до входів обнулення реєстра множника, накопичувального суматора і лічильника, четвертий і п'ятий виходи програмного блока керування підключені до входів керування записом реєстра множника і накопичувального суматора, вихід старшого інформаційного розряду накопичувального суматора підключений до інформаційного входу молодшого інформаційного розряду реєстра множника, шостий вихід програмного блока керування підключений до входу керування записом лічильника, вихід ознаки рівності нулю якого підключений до входу ознаки закінчення лічби програмного блока керування, сьомий, восьмий і дев'ятий виходи якого підключені відповідно до входу керування зсувом реєстра множника, входу лічби лічильника, входу керування зсувом накопичувального суматора, дванадцятий вихід програмного блока керування підключений до керуючого входу генератора кратних множеного, вхід запуску програмного блока керування з'єднаний з входом запуску пристрою, інформаційний вхід лічильника є входом розрядності множника пристрою, десятий і одинадцятий виходи програмного блока керування з'єднані з входами керування записом знака і обнулення старшого k-го розряду реєстра множника відповідно, вихід ознаки нуля старшого k-го розряду реєстра множника підключений до входу ознаки виконання додавання в даному такті програмного блока керування, другий вхід вузла формування знака з'єднаний з входом знака множеного пристрою, вихід старшого k-го розряду реєстра множника підключений до входу керування значенням кратності генератора кратних множеного, вихід якого з'єднаний з інформаційним входом накопичувального суматора, виходи розрядів якого з'єднані з виходами молодших розрядів добутку пристрою, виходи розрядів реєстра множника з'єднані з виходами старших розрядів добутку пристрою, дванадцятий, тринадцятий, чотирнадцятий і п'ятнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан, входом керування записом, входом керування зчитуванням і входом керування формуванням кратних генератора кратних множеного відповідно, два інформаційних входи суматора аналізу положення коми з'єднані з входами розрядності дробових частин множеного і множника пристрою відповідно,

виходи суматора аналізу положення коми підключені до виходів індикації положення коми пристрою, шістнадцятий і сімнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан і входом керування записом суматора аналізу положення коми, вихід вузла формування знака підключений до входу знакового розряду регістра множника.

Недоліком такого пристрою є низька швидкість через те, що у генераторі кратних множеного формують всі дев'ять можливих кратних множеного.

В основу корисної моделі поставлено задачу створення пристрою для множення, в якому за рахунок введення нових блоків та зв'язків зменшується час формування кратних множеного, що підвищує швидкість пристрою.

Поставлена задача досягається тим, що в пристрій для множення, який містить регістр множника, накопичувальний суматор, генератор кратних множеного, вузол формування знака, лічильник, програмний блок керування, суматор аналізу положення коми, причому вхід множника пристрою з'єднаний з інформаційним входом регістра множника і лічильника, четвертий і п'ятий виходи програмного блока керування підключені до інформаційного входу генератора кратних множеного, вихід знакового розряду регістра множника підключений до першого входу вузла формування знака, виходи програмного блока керування з першого по третій підключені відповідно до входів обнулення регістра множника, накопичувального суматора і лічильника, четвертий і п'ятий виходи програмного блока керування підключені до входів керування записом регістра множника і накопичувального суматора, вихід старшого інформаційного розряду накопичувального суматора підключений до інформаційного входу молодшого інформаційного розряду регістра множника, шостий вихід програмного блока керування підключений до входу керування записом лічильника, вихід ознаки рівності нулю якого підключений до входу ознаки закінчення лічби програмного блока керування, сьомий, восьмий і дев'ятий виходи якого підключені відповідно до входу керування зсувом регістра множника, входу лічби лічильника, входу керування зсувом накопичувального суматора, вхід запуску програмного блока керування з'єднаний з входом запуску пристрою, інформаційний вхід лічильника є входом розрядності множника пристрою, десятий і одинадцятий виходи програмного блока керування з'єднані з входами керування записом знака і обнулення старшого k-го розряду регістра множника відповідно, вихід ознаки нуля старшого k-го розряду регістра множника підключений до входу ознаки виконання додавання в даному такті програмного блока керування, другий вхід вузла формування знака з'єднаний з входом знака множеного пристрою, виходи розрядів накопичувального суматора з'єднані з входами молодших розрядів добутку пристрою, виходи розрядів регістра множника з'єднані з входами старших розрядів добутку пристрою, дванадцятий, тринадцятий, чотирнадцятий і п'ятнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан, входом керуван-

ня записом, входом керування зчитуванням і входом керування формуванням кратних генератора кратних множеного відповідно, два інформаційних входи суматора аналізу положення коми з'єднані з входами розрядності дробових частин множеного і множника пристрою відповідно, виходи суматора аналізу положення коми підключені до входів індикації положення коми пристрою, шістнадцятий і сімнадцятий виходи програмного блока керування з'єднані з входом встановлення у початковий стан і входом керування записом суматора аналізу положення коми, введено другий накопичувальний суматор та вузол аналізу цифр множника, причому входи обнулення, керування записом і керування зчитуванням другого накопичувального суматора з'єднані відповідно з вісімнадцятим, дев'ятнадцятим і двадцятим виходами програмного блока керування, вхід вузла аналізу цифр множника з'єднаний з виходом старшого k-го розряду регістра множника, вхід керування значенням кратності генератора кратних множеного з'єднаний з виходом вузла аналізу цифр множника, а інформаційний вихід генератора кратних множеного з'єднаний з входом другого накопичувального суматора, вихід якого з'єднаний з інформаційним входом першого накопичувального суматора, причому двадцять перший і двадцять другий виходи програмного блока керування з'єднані з входами керування зчитуванням регістра множника і першого накопичувального суматора відповідно.

На Фіг.1 представлена блок-схема пристрою для множення; на Фіг.2 - функціональна схема генератора кратних множеного; на Фіг.3 - процес формування кратних множеного.

Пристрій для множення (Фіг.1) містить регістр 1 множника, два накопичувальні суматори 2, 3, генератор 4 кратних множеного, суматор 5 аналізу положення коми, лічильник 6, програмний блок 7 керування, вузол 8 формування знака, вузол 9 аналізу цифр множника. Керуючі входи 10 і 11 регістра 1 множника з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входами керування записом множника В, що здійснюється по інформаційному входу 12 регістра 1 множника, і зсувом ліворуч вмісту регістра 1 множника. Вихід старшого (k+1)-го розряду накопичувального суматора 2 з'єднаний з інформаційним входом молодшого розряду регістра 1 множника, а керуючий вхід 13 регістра 1 множника і керуючий вхід 14 знакового розряду регістра 1 множника з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входом обнулення регістра 1 множника і входом керування записом знака добутку в знаковий розряд регістра 1 множника.

Інформаційний вхід знакового розряду регістра 1 множника з'єднаний з виходом вузла 8 формування знака, один з входів якого з'єднаний з виходом знакового розряду регістра 1 множника, а на другий вхід надходить знак множеного Зна. Керуючий вхід 15 старшого k-го розряду регістра 1 множника з'єднаний з відповідним виходом програмного блока 7 керування і є відповідно входом обнулення цього розряду. Інформаційний вихід старшого k-го розряду регістра 1 множника з'єдна-

ний з інформаційним входом 16 вузла 9 аналізу цифр множника, вихід якого з'єднаний з входом 17 керування значенням кратності генератора 4 кратних множеного, а вихід 18 ознаки нуля в старшому k-му розряді регістра 1 множника з'єднаний з відповідним входом програмного блока 7 керування. Керуючий вхід 19 накопичувального суматора 2 з'єднаний з відповідним виходом програмного блока 7 керування і є входом керування записом інформації в накопичувальний суматор 2, а інформаційний вхід 20 накопичувального суматора 2 з'єднаний з інформаційним виходом накопичувального суматора 3, вхід якого з'єднаний з інформаційним виходом 21 генератора 4 кратних множеного.

Керуючі входи 22 і 23 накопичувального суматора 2 з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входом обнулення і входом керування зсувом ліворуч інформації в накопичувальному суматорі 2, вхід 24 запуску програмного блока 7 керування є входом запуску пристрою, а керуючий вхід 25 генератора 4 кратних множеного з'єднаний з відповідним виходом програмного блока 7 керування і є входом керування записом множеного. Інформаційний вхід 26 генератора 4 кратних множеного є входом множеного А, а керуючі входи 27-29 з'єднані з відповідними виходами програмного блока 7 керування і є входом керування зчитуванням відповідного кратного множеного в накопичувальний суматор 3, входом встановлення у початковий стан генератора 4 кратних множеного і входом керування формуванням кратних множеного в генераторі 4 відповідно. Керуючі входи 30 і 31 суматора 5 аналізу положення коми з'єднані з відповідними виходами програмного блока 7 керування і є входом обнулення і входом керування записом відповідно, його інформаційні входи 32 і 33 є входами розрядності дробової частини множеного РА і множника РВ відповідно, а виходи з'єднані з виходами 34 і 35 індикації положення коми пристрою відповідно.

Керуючий вхід 36 лічильника 6 з'єднаний з відповідним виходом програмного блока 7 керування і є входом керування записом розрядності М множника по інформаційному входу 37 лічильника 6, а його керуючі входи 38 і 39 з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входом обнулення і входом лічби на зменшення лічильника 6. Вихід ознаки нуля  $P_0$  лічильника 6 з'єднаний з відповідним входом програмного блока 7 керування. З виходу 40 регістра 1 множника і виходу 41 накопичувального суматора 2 знімаються значення відповідно старших і молодших розрядів добутку, керуючі входи 42-44 накопичувального суматора 3 з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входом обнулення, входом керування записом і входом керуванням зчитуванням накопичувального суматора 3, а керуючий вхід 45 регістра 1 множника і керуючий вхід 46 накопичувального суматора 2 з'єднані з відповідними виходами програмного блока 7 керування і є відповідно входами керування зчитуванням регістра 1 множника і накопичувального суматора 2.

Генератор 4 кратних множеного (Фіг.2) містить суматори 47-50, комутатор 51 і блок 52 формування кратних, його інформаційний вхід 26 є входом множеного А, керуючий вхід 25 з'єднаний з входом керування записом множеного суматорів 47-50, керуючий вхід 27 з'єднаний з входом керування зчитуванням суматорів 47-50, керуючий вхід 28 з'єднаний з входом встановлення у початковий стан суматорів 47-50, інформаційні виходи суматорів 47-50 з'єднані відповідно з інформаційними входами 53-56 комутатора 51. У блоці 52 формування кратних виходи 57-59 з'єднані відповідно з інформаційними входами суматорів 48-50, керуючий вхід 29 є входом керування формуванням кратних множеного в блоці 52 формування кратних, вхід 17 керування значенням кратності генератора 4 кратних множеного є керуючим входом комутатора 51, інформаційний вихід якого є інформаційним виходом 21 генератора 4 кратних множеного.

Пристрій для множення (Фіг.1) працює в такий спосіб. Спочатку відбувається встановлення у початковий стан регістра 1 множника, двох накопичувальних суматорів 2, 3, генератора 4 кратних множеного, суматора 5 аналізу положення коми і лічильника 6 по сигналах, що надходять на керуючі входи 13, 22, 42, 28, 30 і 38 цих блоків відповідно. Виконується запис першого операнда - множника В в регістр 1 множника по інформаційному входу 12 при наявності сигналу керування записом на його керуючому вході 10. Причому множник В записується так, що в старшому k-му розряді регістра 1 множника знаходиться його старша значуща цифра. Одночасно в лічильник 6 по інформаційному входу 37 записується значення розрядності М множника при наявності сигналу на його керуючому вході 36. У суматор 5 аналізу положення коми по інформаційному входу 33 записується значення розрядності РВ дробової частини множника при наявності сигналу на його керуючому вході 31.

Потім записується другий операнд - множене А паралельно по розрядах у генератор 4 кратних множеного, надходячи на його інформаційний вхід 26, при наявності сигналу керування записом на його керуючому вході 25. У суматор 5 аналізу положення коми по інформаційному входу 32 виконується запис значення розрядності РА дробової частини множеного А при наявності сигналу керування записом на його керуючому вході 31. Одночасно з записом другого операнда А знаки множника В і множеного А надходять на входи вузла 8 формування знака, який формує знак добутку, що надходить у знаковий розряд регістра 1 множника при наявності сигналу керування записом на його керуючому вході 14.

Формування кратних множеного відбувається в генераторі 4 при наявності сигналів, що надходять з програмного блока 7 керування на керуючі входи 25, 27 і 29 генератора 4 кратних множеного. Множення відбувається, починаючи зі старших розрядів множника. У випадку, якщо множник є неправильним дробом, тобто коли після коми і перед старшою значущою цифрою множника знаходиться деяка кількість нулів, то виконується нормалізація дробу шляхом послідовного зсуву ліво-

руч інформації в регістрі 1 множника на один десятковий розряд і одночасне зменшення вмісту лічильника 6 на одиницю при наявності сигналів зсуву ліворуч і лічби на зменшення, що надходять на відповідні керуючі входи 11 і 39 з програмного блока 7 керування. Зсув продовжується доти, поки у старшому  $k$ -му розряді регістра 1 множника не з'явиться старша цифра множника, про що свідчить встановлення нульового сигналу ознаки нуля на його виході 18.

З інформаційного виходу старшого  $k$ -го розряду регістра 1 множника значення десяткової цифри множника  $B$  надходить на вхід 16 вузла 9 аналізу цифр множника, звідки надходить сигнал на вхід 17 керування значенням кратності генератор 4 кратних множеного, який вибирає кратне, що відповідає значенню десяткової цифри в старшому  $k$ -му розряді регістра 1 множника. Відповідне часткове кратне множеного подається з виходу 21 генератора 4 кратних множеного на інформаційний вхід накопичувального суматора 3 при наявності сигналу керування записом на керуючому вході 43 накопичувального суматора 3 і сигналу керування зчитуванням на керуючому вході 27 генератора 4 кратних множеного. У накопичувальному суматорі 3 формується остаточне кратне множеного, звідки по інформаційному входу 20 подається на накопичувальний суматор 2, де сумується з вмістом накопичувального суматора 2 при наявності сигналу керування записом на його керуючому вході 19. Значення лічильника 6 при цьому зменшується на одиницю після приходу сигналу лічби на зменшення на його керуючий вхід 39.

Потім відбувається зсув ліворуч на десятковий розряд інформації в регістрі 1 множника і накопичувальному суматорі 2 під дією сигналів керування зсувом, що надходять на керуючі входи 11 і 23 регістра 1 множника і накопичувального суматора 2 відповідно. При цьому інформація зі старшого  $(k+1)$ -го розряду накопичувального суматора 2 зсувається у молодший розряд регістра 1 множника по його інформаційному входу, значення старшого  $k$ -го розряду регістра 1 множника губиться, а молодший розряд накопичувального суматора 2 приймає нульове значення. У випадку наявності значущого нуля в  $k$ -ому старшому розряді регістра 1 множника, тобто з появою одиничного сигналу ознаки нуля на його виході 18, відбувається лише зсув ліворуч на один десятковий розряд інформації в регістрі 1 множника й у накопичувальному суматорі 2 і зменшення значення лічильника 6 на одиницю. Якщо вміст лічильника 6 приймає нульове значення, про що свідчить поява одиничного сигналу на відповідному вході  $P_0$  програмного блока 7 керування, то операція множення завершується і відбувається обнулення старшого  $k$ -го розряду регістра 1 множника по сигналу обнулення на керуючому вході 15 цього розряду. Знак і старші розряди добутку знаходяться в регістрі 1 множника, а  $(k+1)$ -і молодші розряди зберігаються в накопичувальному суматорі 2. Зчитування результату відбувається по інформаційних виходах 40 і 41 відповідно регістра 1 множника і накопичувального суматора 2 при наявності сигналу керування зчи-

туванням на їх відповідних керуючих входах 45 і 46.

Генератор 4 кратних множеного (Фіг.2) працює в такий спосіб. На початку виконання операції множення інформація в усіх суматорах 47-50 дорівнює нулю за сигналом встановлення у початковий стан на керуючому вході 28 генератора 4 кратних множеного. По інформаційному вході 26 у суматори 47-50 записується множене  $A$  за наявністю сигналу керування записом на керуючому вході 25 генератора 4 кратних множеного. Після запису множеного  $A$  в суматори 47-50 дані з суматорів 47-49 по інформаційних виходах передаються на входи блока 52 формування кратних за сигналом керування зчитуванням на керуючому вході 27 генератора 4 кратних множеного. По інформаційних виходах 57-59 блока 52 формування кратних в кожен з суматорів 48-50 додається множене  $A$  таким чином, що послідовно за чотири такти формуються базові кратні множеного відповідно в кожному з суматорів 47-50.

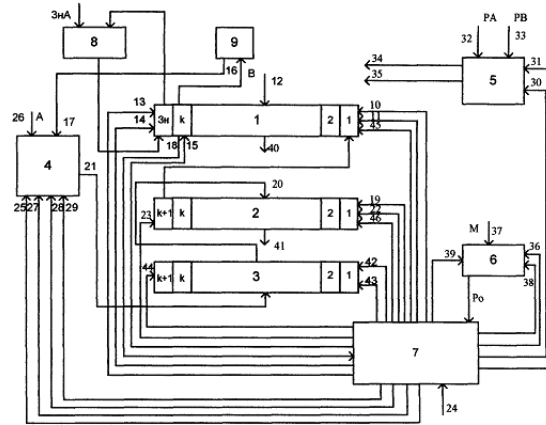
На суматорі 47 необхідне кратне  $A$  множеного буде сформоване на першому такті, тобто при записі множеного  $A$ . На суматорі 48 формується кратне  $2A$  множеного на 2-му такті шляхом додавання множеного  $A$ , що подається через вихід 57 блока 52 формування кратних і є вихідною інформацією першого суматора 47, яка також одночасно додається в суматор 49 з виходу 58 блока 52 формування кратних. При цьому в суматорі 49 формується на 2-му такті кратне  $2A$  множеного аналогічно, як і в суматорі 48, а на 3-му такті формується кратне  $4A$  множеного як сума вмісту суматорів 49 і 48, оскільки з останнього інформація подається через вихід 58 блока 52 формування кратних. Одночасно на 3-му такті вміст суматора 48 з виходу 59 блока 52 формування кратних подається в суматор 50, де формується кратне  $3A$  множеного. Сформоване на суматорі 49 кратне  $4A$  множеного через інформаційний вихід 59 блока 52 формування кратних подається на суматор 50 і сумується з кратним  $3A$  множеного, тобто в суматорі 50 формується кратне  $7A$  множеного на 4-му такті.

Сформовані відповідні кратні у суматорах 47-50 по їх інформаційних виходах подаються на входи 53-56 комутатора 51, який визначає необхідне кратне за сигналом керування значенням кратності на своєму керуючому вході 17 і подає його на свій інформаційний вихід 21. Таким чином, вміст відповідного суматора 47-50 зчитується через комутатор 51 при наявності сигналу керування зчитуванням інформації на керуючому вході 27 генератора 4 кратних множеного. Сформовані чотири кратні множеного використовуються для формування за допомогою накопичувального суматора 3 решти кратних множеного у вигляді  $3A$ ,  $5A$ ,  $6A$ ,  $8A$ ,  $9A$ , що значно підвищує швидкість.

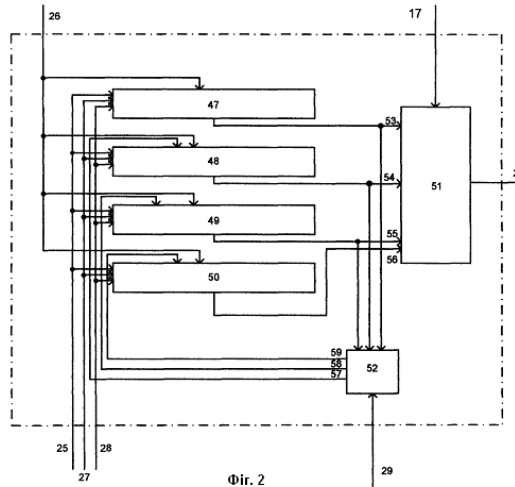
Процес формування кратних множеного (Фіг.3) відбувається за чотири такти з формуванням чотирьох базових кратних множеного  $A$ , а саме  $A$ ,  $2A$ ,  $4A$ ,  $7A$ . Формування базових кратних множеного відбувається таким чином. В кожен з суматорів 47-50 на 1-ому такті записується множене  $A$ . На 2-ому такті формується кратне  $2A$  множеного шля-

хом додавання множеного А з суматора 47 у суматори 48 і 49. На 3-ому такті формується кратне 4А множеного у суматорі 49 і кратне 3А множеного у суматорі 50, що є результатом додавання кратного 2А множеного з суматора 48. На 4-му такті формується кратне 7А множеного у суматорі 50, що є результатом додавання кратного 4А множеного з суматора 49.

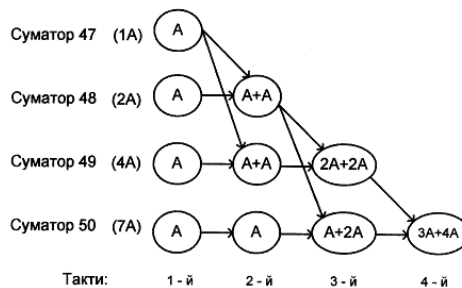
Можливість зменшення часу формування базових кратних множеного до чотирьох тактів замість необхідних восьми для десятичних чисел забезпечує підвищення швидкодії пристрою для множення, оскільки відсутні кратні множеного можна сформувати при необхідності на додатковому накопичувальному суматорі за один такт, використовуючи вже сформовані базові кратні множеного у генераторі кратних множеного.



Фіг. 1



Фіг. 2



Фіг. 3