



УКРАЇНА

(19) UA (11) 50547 (13) A

(51) B G05B19/4155, G06F15/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС

ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА ВІНАХІДВидається під
відповідальність
власника
патенту

(54) ЦИФРОВИЙ ЛІНІЙНИЙ ІНТЕРПОЛЯТОР

1

2

(21) 2002021035

(22) 08 02 2002

(24) 15 10 2002

(46) 15 10 2002, Бюл. № 10, 2002 р.

(72) Романюк Олександр Никифорович, Дзись Ярослав Андрійович, Чорний Анатолій Вікторович, Рудомін Георгій Антонович

(73) ВІННИЦЬКИЙ ДЕРЖАВНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) 1 Цифровий лінійний інтерполятор, що містить зсувний реєстр координатного приросту, реєстр різниці координатних приростів, реєстр координатного приросту, лічильник, комутатор, блок керування, накопичуючий суматор, блок ключів, група інформаційних входів якого з'єднана з групою парафазних виходів зсувного реєстра координатного приросту, група виходів - із групою установочних входів накопичуючого суматора, а керуючий вхід - з установочним виходом блока керування, керуючий вхід якого підключений до виходу знакового розряду накопичуючого суматора, група інформаційних входів якого з'єднана з групою виходів комутатора, вхід переносу підключений до керуючого виходу блока керування і керуючого входу комутатора, підсумовуючий вхід - до першого тактового виходу блока керування, а група інформаційних входів з'єднана з групою інформаційних входів реєстра різниці координатних приростів, група виходів якого підключена до першої групи інформаційних входів комутатора, друга група інформаційних входів якого з'єднана з групою інверсних виходів реєстра координатного приросту, а вхід запису з'єднаний з керуючим входом зсуву зсувного реєстра координатного приросту і виходом зсуву блока керування, другий тактовий вихід якого з'єднаний з входом віднімаючого лічильника, вихід нуля якого підключений до входу останнього блока керування, вхід запуску якого з'єднаний з входом "Пуск" інтерполятора, входами запису лічильника, реєстра координатного приросту і входом запису зсувного реєстра координатного приросту, група інформаційних входів якого підключена до першої групи інформаційних входів інтерполятора, друга група інформаційних входів якого підключена до групи інформаційних входів реєстра координатного приросту, вхід початкової установки блока керування є входом початкової установки

інтерполятора, блок формування вихідних координат, перший і другий знакові входи і керуючий вхід якого є відповідно першим, другим знаковим і керуючим входами інтерполятора, перша і друга групи інформаційних виходів блока формування вихідних координат є першою і другою групами інформаційних виходів інтерполятора, перший і другий тактові входи якого з'єднані відповідно з третім і четвертим тактовими виходами блока керування, перший і другий входи заборони з'єднані відповідно з першим і другим виходами заборони блока керування, вихід "Кінець інтерполяції" і вихід запису якого є відповідно виходами "Кінець інтерполяції" і стробуючим виходом інтерполятора, третя і четверта групи інформаційних входів інтерполятора підключені відповідно до першої і другої груп інформаційних входів блока формування вихідних координат, перший і другий установочні входи якого є відповідно першим і другим установочними входами інтерполятора, а вхід запису з'єднаний із входом "Пуск" інтерполятора, перший і другий інформаційні входи блока керування підключені відповідно до молодших розрядів першої і другої груп інформаційних входів інтерполятора, при цьому i -й розряд ($i = 1, n = 1$) групи інформаційних входів лічильника з'єднаний з $(i+1)$ -м розрядом першої групи інформаційних входів інтерполятора, де n - розрядність цієї групи, який відрізняється тим, що він містить дванадцятий вхід інтерполятора, перший та другий зсувні реєстри, перший керуючий вхід першого зсувного реєстра маски з'єднаний з другим входом інтерполятора та першим керуючим входом другого зсувного реєстра маски, його другий керуючий вхід з'єднаний із четвертим виходом інтерполятора та другим керуючим входом другого зсувного реєстра маски, його інформаційний вхід з'єднаний з дванадцятим входом інтерполятора та інформаційним входом другого зсувного реєстра маски, а вихід - з п'ятим виходом інтерполятора, другий комутатор, інформаційний вхід якого з'єднаний з інформаційним виходом другого реєстра маски, молодший розряд його адресного входу з'єднаний з виходом блока керування, а старші $i-1$ розряди - з виходом зсувного реєстра (де $i = \log_2 p$ - розрядність адресного входу комутатора, а p - розрядність маски), його вихід з'єднаний з шостим виходом інтерполятора

(19) UA (11) 50547 (13) A

2 Інтерполлятор по п 1, який відрізняється тим, що блок керування містить з першого по шостий D - тригери, перший і другий реєстри, з першого по восьмий елементи I, перший, другий, третій АБО елементи, елемент АБО-НІ, елемент І-НІ, інвертор, блок пам'яті, формувач імпульсів, прямий вихід якого з'єднаний із входом синхронізації четвертого D-тригера, першими входами першого, другого і третього АБО елементів, першим входом другого елемента I, вихід якого підключений до тактового входу першого реєстра, а другий вихід - до першого входу третього елемента I та прямого виходу четвертого D - тригера, інформаційний вхід якого підключений до прямого виходу першого D - тригера, інформаційний вхід якого з'єднаний з виходом логічної одиниці, а вхід синхронізації - із входами синхронізації другого і третього D - тригерів, входом запуску блока і першим входом четвертого елемента I, вихід якого підключений до установочного Р - входу п'ятого D - тригера і до установочного Р - входу шостого D - тригера, а другий вхід - до входу початкової установки блока і першого входу першого елемента I, другий вхід якого з'єднаний з інверсним виходом п'ятого D-тригера, а вихід - з установочними Р - входами першого і другого реєстрів і з установочними Р - входами першого і четвертого D - тригерів, інверсний вихід формувача імпульсів підключений до перших входів п'ятого, шостого елементів I, другого входу третього елемента I та першого входу елемента І-НІ, вихід якого з'єднаний з установочним Р - входом шостого D-тригера, інформаційний вхід якого з'єднаний з виходом логічної одиниці, вхід синхронізації шостого D-тригера з'єднаний з виходом другого елемента АБО, вихід шостого елемента I з'єднаний з першим тактовим виходом блока, другий тактовий вихід якого підключений до виходу п'ятого елемента I та входу інвертора, вихід якого підключений до четвертого тактового виходу блока керування і першого входу восьмого елемента I, вихід якого з'єднаний із третім тактовим виходом блока керування, з першого по третій адресні входи блока пам'яті з'єднані відповідно з першим, другим та третім виходами другого реєстра, тактовий вхід якого підключений до виходу третього елемента I, другий вхід восьмого елемента I підключений до керуючого входу блока керування і четвертого адресного входу блока пам'яті, інформаційні входи якого, з першого по п'ятий, з'єднані відповідно з першого по п'ятий інформаційними входами першого реєстра, а шостий, сьомий і восьмий інформаційні входи - відповідно з першим, другим і третім інформаційними входами другого реєстра, з першого по третій виходи першого реєстра підключені відповідно до установочного та керуючого виходів і виходу зсуву блока керування, четвертий вихід першого реєстра з'єднаний із другими входами другого елемента АБО, п'ятого елемента I та елемента І-НІ, п'ятий вихід першого реєстра підключений до другого входу шостого елемента I, інформаційні входи другого і третього D-тригерів підключені відповідно до першого і другого інформаційних входів блока керування, прямий вихід другого D-тригера підключений до першого входу елемента АБО-НІ, другий вхід якого з'єднаний з інверсним виходом третього

D-тригера, третій вхід - із другим входом першого елемента АБО і входом блока керування, а вихід - із другим виходом заборони блока керування, інформаційний вхід п'ятого D-тригера підключений до виходу логічної одиниці, вхід синхронізації - до виходу першого елемента АБО, а прямий вихід - до першого входу сьомого елемента I, вихід якого є виходом "Кінець інтерполяції" блока керування, а другий вхід з'єднаний з виходом шостого D-тригера, першим виходом заборони блока керування і другим входом третього елемента АБО, вихід якого підключений до виходу запису блока керування

3 Інтерполлятор по п 1, який відрізняється тим, що блок формування вихідних координат містить з першого по третій D-тригери, перший і другий елементи І-АБО, з першого по четвертий координатні лічильники, перший елемент АБО, перший вхід якого підключений до другого входу заборони блока вихідних координат, перший вхід заборони якого з'єднаний з входами заборони першого і другого координатних лічильників і другим входом елемента АБО, вихід якого підключений до входів заборони третього і четвертого координатних лічильників, вхід синхронізації першого D - тригера з'єднаний з входом запису блока вихідних координат і з входами синхронізації другого і третього D-тригерів, перші входи першого і другого елементів І-АБО з'єднані між собою і підключені до першого тактового входу блока вихідних координат, другий тактовий вхід якого з'єднаний із другими входами першого і другого елементів І-АБО, треті входи яких підключені до інверсного виходу першого D-тригера, інформаційний вхід першого D-тригера з'єднаний з керуючим входом блока вихідних координат, а прямий вихід - з четвертими входами елементів І-АБО, вихід першого елемента І-АБО з'єднаний з входами лічби першого і третього координатних лічильників, вихід другого елемента І-АБО з'єднаний з входами лічби другого і четвертого координатних лічильників, перший знаковий вхід блока вихідних координат підключений до інформаційного входу другого D-тригера, прямий вихід якого з'єднаний із входом направлення рахунку першого координатного лічильника, а інверсний вихід - із входом направлення рахунку третього координатного лічильника, другий знаковий вхід блока вихідних координат підключений до інформаційного входу третього D-тригера, прямий вихід якого з'єднаний з входом напрямку лічби другого координатного лічильника, а інверсний вихід - із входом напрямку лічби четвертого координатного лічильника, при цьому перший установочний вхід блока вихідних координат підключений до входів запису першого і другого координатних лічильників, інформаційні входи яких підключені до першої групи інформаційних входів блока вихідних координат, а виходи - до першої групи інформаційних входів блока вихідних координат, другий установочний вхід якого підключений до входів запису третього і четвертого координатних лічильників, інформаційні входи яких підключені до другої групи інформаційних входів блока вихідних координат, а виходи - до другої групи інформаційних входів блока вихідних координат

Винахід відноситься до автоматики й обчислювальної техніки і призначений для використання в системах відображення графічної інформації

Відомий лінійний інтерполятор, який містить зсувний реєстр координатного приросту, ключ, накопичуючий суматор, реєстр різниці координатних приростів, реєстр координатного приросту, лічильник, мультиплексор, схема порівняння, блок керування (А с № 1413603, МПК⁵ G05 19/415, G06F 15/353, БИ № 28,1988 р)

Недолік вищевказаного пристрою полягає в обмеженій області застосування за рахунок формування тільки суцільних векторів

Найбільш близьким до технічного рішення, що заявляється цифровий лінійний інтерполятор, який містить зсувний реєстр координатного приросту, реєстр різниці координатних приростів, реєстр координатного приросту, лічильник, комутатор, блок керування, накопичуючий суматор, блок ключів, група інформаційних входів якого з'єднана з групою парафазних входів зсувного реєстра координатного приросту, група входів - з групою встановлюючих входів накопичуючого суматора, а керуючий вхід - з встановлюючим виходом блоку керування, керуючий вхід якого підключений до виходу знакового розряду накопичуючого суматора, група інформаційних входів якого з'єднана з групою входів комутатора, вхід переносу підключений до керуючого виходу блоку керування і керуючого входу комутатора, сумуючий вхід - до першого тактового виходу блоку керування, а група інформаційних входів з'єднана з групою інформаційних входів реєстра різниці координатних приростів, група входів якого підключена до першої групи інформаційних входів комутатора, друга група інформаційних входів якого з'єднана з групою інверсних входів реєстра координатного приросту, а вхід запису з'єднаний з керуючим входом зсуву зсувного реєстра координатного приросту і виходом зсуву блоку керування, другий тактовий вхід якого з'єднаний з входом лічильника, що віднімає, вихід нуля якого підключений до входу блоку керування, вхід запуску якого з'єднана з входом "Пуск" інтерполятора, входами запису лічильника, реєстра координатного приросту і входом запису зсувного реєстра координатного приросту, група інформаційних входів якого підключена до першої групи інформаційних входів інтерполятора, друга група інформаційних входів якого підключена до групи інформаційних входів реєстра координатного приросту, вхід початкової установки блоку керування є входом початкової установки інтерполятора, блок формування вихідних координат, перший і другий знакові входи і керуючий вхід котрого є відповідно першим, другим знаковим і керуючими входами інтерполятора, перша і друга групи інформаційних входів блоку формування вихідних координат є першою і другою групами інформаційних входів інтерполятора, перший і другий тактові входи якого з'єднані відповідно з третім і четвертим тактовими входами блоку керування, перший і другий входи блокуван-

ня з'єднані відповідно з першим і другим входами блоку керування, блоку керування, вихід "Кінець інтерполяції" і вихід запису якого є відповідно входами "Кінець інтерполяції" і стробуючим виходом інтерполятора, третя і четверта групи інформаційних входів інтерполятора підключені відповідно до перших і других груп інформаційних входів блоку формування вихідних координат, перший і другий установочні входи якого є відповідно перший і другий установочні входи інтерполятора, а вхід запису з'єднаний з входом "Пуск" інтерполятора, перший і другий інформаційні входи блоку керування підключені відповідно до молодших розрядів першої і другої груп інформаційних входів інтерполятора, при цьому i -й розряд ($i = 1, n - 1$) групи інформаційних входів лічильника з'єднаний із $(i + 1)$ -м розрядом першої групи інформаційних входів інтерполятора, де n - розрядність цієї групи (А с № 1629897, МПК⁶ G05B 19/415, G06F 15/353, Би № 7,1991 р)

Недолік вищевказаного пристрою полягає в формуванні даним пристроєм тільки суцільних векторів, що обмежує область його застосування

В основу винаходу поставлена задача створення цифрового лінійного інтерполятора, в якому за рахунок введення нових елементів та зв'язків між ними досягається формування векторів різного типу (штрихових, штрих пунктирних і т д), що приводить до розширення функціональних можливостей

Поставлена задача вирішується тим, що цифровий лінійний інтерполятор, що містить зсувний реєстр координатного приросту, реєстр різниці координатних приростів, реєстр координатного приросту, лічильник, комутатор, блок керування, накопичуючий суматор, блок ключів, група інформаційних входів якого з'єднана з групою парафазних входів зсувного реєстра координатного приросту, група входів - із групою установочних входів накопичуючого суматора, а керуючий вхід - з установочним виходом блоку керування, керуючий вхід якого підключений до виходу знакового розряду накопичуючого суматора, група інформаційних входів якого з'єднана з групою входів комутатора, вхід переносу підключений до керуючого виходу блоку керування і керуючого входу комутатора, підсумовуючий вхід - до першого тактового виходу блоку керування, а група інформаційних входів з'єднана з групою інформаційних входів реєстра різниці координатних приростів, група входів якого підключена до першої групи інформаційних входів комутатора, друга група інформаційних входів якого з'єднана з групою інверсних входів реєстра координатного приросту, а вхід запису з'єднаний з керуючим входом зсуву зсувного реєстра координатного приросту і виходом зсуву блоку керування, другий тактовий вхід якого з'єднаний з входом лічильника, що віднімає, вихід нуля якого підключений до входу останнього блоку керування, вхід запуску якого з'єднаний з входом "Пуск" інтерполятора, входами запису лічильника, реєстра координатного приросту і вхо-

дом запису зсувного реєстра координатного приросту, група інформаційних входів якого підключена до першої групи інформаційних входів інтерполятора, друга група інформаційних входів якого підключена до групи інформаційних входів реєстра координатного приросту, вхід початкової установки блоку керування є входом початкової установки інтерполятора, блок формування вихідних координат, перший і другий знакові входи і керуючий вхід якого є відповідно першим, другим знаковим і керуючим входами інтерполятора, перша і друга групи інформаційних входів блоку формування вихідних координат є першою і другою групами інформаційних входів інтерполятора, перший і другий тактові входи якого з'єднані відповідно з третім і четвертим тактовими входами блоку керування, перший і другий входи заборони з'єднані відповідно з першим і другим входами заборони блоку керування, вихід "Кінець інтерполяції" і вихід запису якого є відповідно входами "Кінець інтерполяції" і стробуючим входом інтерполятора, третя і четверта групи інформаційних входів інтерполятора підключені відповідно до першої і другої груп інформаційних входів блоку формування вихідних координат, перший і другий установочні входи якого є відповідно першим і другим установочними входами інтерполятора, а вхід запису з'єднаний із входом "Пуск" інтерполятора, перший і другий інформаційні входи блоку керування підключені відповідно до молодших розрядів першої і другої груп інформаційних входів інтерполятора, при цьому i -й розряд ($i = 1, n = 1$) групи інформаційних входів лічильника з'єднаний з $(i + 1)$ -м розрядом першої групи інформаційних входів інтерполятора, де n - розрядність цієї групи, згідно з винаходом, введено дванадцятий вхід інтерполятора, перший та другий зсувні реєстри, перший керуючий вхід першого зсувного реєстра маски з'єднаний з другим входом інтерполятора та першим керуючим входом другого зсувного реєстра маски, його інформаційний вхід з'єднаний з дванадцятим входом інтерполятора та інформаційним входом другого зсувного реєстра маски, а вихід - з п'ятим входом інтерполятора, другий комутатор, інформаційний вхід якого з'єднаний з інформаційним входом другого реєстра маски, молодший розряд його адресного входу з'єднаний з входом блоку керування, а старші $i - 1$ розрядів - з входом зсувного реєстра (де $i = \log_2 p$ - розрядність адресного входу комутатора, а p - розрядність маски), його вихід з'єднаний з шостим входом інтерполятора

На фіг 1 зображена структурна схема інтерполятора, на фіг 2 - функціональна схема блоку керування, на фіг 3 - функціональна схема блоку вихідних координат, на фіг 4 - приклад інтерполяції відрізка прямої, на фіг 5 - приклади крокових траєкторій для різних варіантів парності M та N , на фіг 6 - режими лічби пар координатних лічильників, на фіг 7 - граф-схема алгоритму роботи інтерполятора, на фіг 8 - розподіл керуючих впливів до фронтів і потенціалів опорної імпульсної послідовності, на фіг 9 - часова діаграма роботи блоку ке-

рування в циклі підготування, на фіг 10 - часові діаграми роботи блоку керування при $M = 9, N = 5$, на фіг 11 - часові діаграми роботи блоку керування при $M = 10, N = 3$

Цифровий лінійний інтерполятор (фіг 1) містить зсувний реєстр 1 координатного приросту, реєстр 2 різниці координатних приростів, реєстр 3 координатного приросту, лічильник 4, перший комутатор 5, блок 6 ключів, накопичуючий суматор 7, перший зсувний реєстр 8 маски, другий зсувний реєстр 9 маски, другий комутатор 10, блок 11 керування, блок 12 вихідних координат. Інтерполятор має входи 13 - 22, виходи 23 - 25, блок 11 керування містить входи 26 - 28 та виходи 29 - 32, а також вхід 33 та виходи 34 - 38, під позицією 39 позначена група входів інтерполятора, 40 - група входів інтерполятора, 41 - вхід початкового встановлення, блок 11 керування містить вихід 42, позиціями 43, 44 позначені виходи інтерполятора

Блок 11 керування (фіг 2) містить вхід 45 логічної одиниці, вузол 46 постійної пам'яті, D - тригер 47, елемент 148, D - тригери 49-51, формувач 52 імпульсів, перший 53 і другий 54 реєстри, елементи I 55 - 57, елемент АБО 58, елемент АБО-Ш 59, елементи I 60, 61, елемент Ш 62, елемент АБО 63, D - тригер 64, елемент Ш 65, D - тригер 66, елемент АБО-НІ 67, елементи I 68, 69, позиціями 70 - 74 позначені зв'язки усередині блоку

Блок 12 вихідних координат (фіг 3) містить D - тригер 75, елемент АБО 76, D-тригер 77, елементи I-АБО 78, 79, тригер 80, координатні лічильники 81 - 84

Інформаційний вхід зсувного реєстра 1 координатного приросту підключений до інформаційного входу інтерполятора 14 і до інформаційного входу лічильника 4. Інформаційний вхід зсувного реєстра 1 з'єднаний з інформаційним входом лічильника 4, а група парафазних входів - з інформаційним входом блоку 6 ключів та адресним входом комутатора 10. Перший керуючий вхід зсувного реєстра 1 підключений до другого входу 15 інтерполятора, керуючого входу реєстра 3 координатного приросту, до першого керуючого входу лічильника 4, до першого керуючого входу першого зсувного реєстра 8 маски, до першого керуючого входу другого зсувного реєстра 9 маски, до першого входу блоку 11 керування і до другого керуючого входу блоку 12 вихідних координат. Другий керуючий вхід зсувного реєстра 1 з'єднаний з виходом 31 блоку 11 керування та керуючим входом реєстра 2 різниці координатних приростів.

Інформаційний вхід реєстра 2 різниці координатних приростів з'єднаний з інформаційним входом накопичуючого суматора 7. Керуючий вхід реєстра 2 підключений до виходу 31 блоку 11 керування та до другого керуючого входу зсувного реєстра 1. Інформаційний вихід реєстра 2 з'єднаний з першим інформаційним входом першого комутатора 5.

Керуючий вхід реєстра 3 координатного приросту підключений до другого входу 15 інтерполятора, до першого керуючого входу зсувного реєстра 1 координатного приросту, до першого керуючого входу лічильника 4, до першого керуючого входу першого зсувного реєстра 8 маски, до першого керуючого входу другого зсувного реєстра

ра 9 маски, до першого входу блоку 11 керування і до другого керуючого входу блоку 12 вихідних координат Інформаційний вхід реєстра 3 з'єднаний з сьомим входом 16 інтерполятора, а інформаційний вихід - з другим інформаційним входом першого комутатора 5

Перший керуючий вхід лічильника 4 підключений до другого входу 15 інтерполятора, до першого керуючого входу зсувного реєстра 1 координатного приросту, до керуючого входу реєстра 3 координатного приросту, до першого керуючого входу першого зсувного реєстра 8 маски, до першого керуючого входу другого зсувного реєстра 9 маски, до першого входу блоку 11 керування і до другого керуючого входу блоку 12 вихідних координат Другий керуючий вхід лічильника 4 з'єднаний з виходом 29 блоку 11 керування Інформаційний вхід реєстра 4 з'єднаний з інформаційним входом 14 інтерполятора і інформаційним входом зсувного реєстра 1 координатного приросту і з входом 26 блоку 11 керування Вихід лічильника 4 з'єднаний з третім входом 28 блоку керування

Перший інформаційний вхід першого комутатора 5 з'єднаний з інформаційним виходом реєстра 2 різниці координат Другий інформаційний вхід першого комутатора 2 з'єднаний з інформаційним виходом реєстра 3 координатного приросту Керуючий вхід першого комутатора 5 з'єднаний з виходом 30 блоку керування та входом переносу суматора 7 Вихід першого комутатора 5 сполучений з інформаційним входом суматора 7

Інформаційний вхід блоку 6 ключів з'єднаний з групою парафазних виходів реєстра 1 координатного приросту та з адресним входом комутатора 10 Блок 6 ключів з'єднаний з виходом 34 блоку 11 керування Інформаційний вихід блоку 6 ключів підключений до установочних входів суматора 7

Установочний вхід суматора 7, що являє собою накопичуючий суматор, з'єднаний з інформаційним виходом блоку 6 ключів Керуючий вхід суматора 7 з'єднаний з виходом 32 блоку 11 керування Інформаційний вхід суматора 7 сполучений з виходом першого комутатора 5 Вхід переносу суматора 7 з'єднаний з виходом 30 блоку керування та керуючим входом першого комутатора 5 Вихід знакового розряду суматора з'єднаний з входом 33 блоку 11 керування Інформаційний вихід накопичуючого суматора 7 з'єднаний з інформаційним входом реєстра 2 різниці координатних пристроїв

Перший керуючий вхід першого зсувного реєстра 8 маски з'єднаний з другим входом 15 інтерполятора Другий керуючий вхід реєстра 8 з'єднаний з виходом 25 блоку керування та другим керуючим входом другого зсувного реєстра 9 маски Інформаційний вхід реєстра 8 сполучений з дванадцятим входом 13 інтерполятора та інформаційним входом другого зсувного реєстра 9 маски

Перший керуючий вхід другого зсувного реєстра 9 маски з'єднаний з другим входом 15 інтерполятора Другий керуючий вхід реєстра 9 з'єднаний з виходом 25 блоку керування та другим керуючим входом першого зсувного реєстра 8 маски Інформаційний вхід другого зсувного реєстра 9 маски сполучений з дванадцятим входом 13 інтерполятора та інформаційним входом першого зсувного

реєстра 8 маски

Адресний вхід другого комутатора 10 з'єднаний з виходом 42 блоку 11 керування та з парафазним виходом зсувного реєстра 1 Інформаційний вхід другого комутатора 10 з'єднаний з інформаційним виходом другого зсувного реєстра 9 маски Вихід комутатора 10 з'єднаний з шостим входом 44 інтерполятора

Перший керуючий вхід блоку 11 керування сполучений з другим входом 15 інтерполятора Вхід 26 блоку 11 керування з'єднаний з першим входом 14 інтерполятора Вхід 27 блоку 11 керування сполучений з сьомим входом 16 інтерполятора Вхід 28 блоку 11 керування з'єднаний з виходом лічильника 4 Вхід 33 блоку 11 керування сполучений з виходом знакового розряду накопичуючого суматора 7 Шостий вхід блоку 11 керування з'єднаний з шостим входом 41 інтерполятора Виходом 29 блоку 11 керування з'єднаний з другим керуючим входом лічильника 4 Вихід 30 блоку керування з'єднаний з керуючим входом першого комутатора 5 та з входом переносу суматора 7 Вихід 31 блоку 11 керування з'єднаний з другим керуючим входом зсувного реєстра 1 та з керуючим входом реєстра 2 різниці координатних пристроїв Вихід 32 блоку 11 керування з'єднаний з керуючим входом накопичуючого суматора 7 Вихід 34 блоку 11 керування з'єднаний з блоком 6 ключів Виходи 35 - 38 блоку 11 керування сполучені відповідно з третім - шостим керуючими входами блоку 12 вихідних координат Вихід 42 блоку 11 керування з'єднаний з адресним входом другого комутатора 10 Вихід 24 блоку 11 керування з'єднаний з другим виходом 24 інтерполятора Вихід 25 блоку 11 керування з'єднаний з четвертим виходом 25 інтерполятора та з другим керуючим входом першого зсувного реєстра 8 маски і з другим керуючим входом другого зсувного реєстра 9 маски

Перший керуючий вхід 18 блоку 12 вихідних координат сполучений з дев'ятим входом 18 інтерполятора Перший інформаційний вхід 17 блоку 12 вихідних координат сполучений з восьмим входом 17 інтерполятора Другий керуючий вхід блоку 12 вихідних координат з'єднаний з другим входом 15 інтерполятора Третій - шостий керуючі входи з'єднані відповідно з 35-38 виходами блоку 11 керування Сьомий керуючий вхід 19 блоку 12 вихідних координат сполучений з десятим входом 19 інтерполятора Другий інформаційний вхід 39 блоку 12 керування сполучений з одинадцятим входом 39 інтерполятора Восьмий - десятий керуючі входи блоку 12 вихідних координат сполучені відповідно входами 20-22 інтерполятора Перша група виходів 23 блоку 12 вихідних координат підключена до третього виходу 23 інтерполятора Друга група виходів 40 блоку 12 вихідних координат підключена до першого виходу 40 інтерполятора

Перший, другий і третій входи вузла 46 пам'яті підключені до виходів другого реєстра 54, а четвертий вхід - до другого входу блоку керування і до першого входу елемента І 69 Перші п'ять виходів вузла 46 пам'яті з'єднані з інформаційним входом першого реєстра 53 Шостий - восьмий виходи вузлів 46 пам'яті з'єднані відповідно з першим - третім входами другого реєстра 54 Перший-третій

виходи першого регістра 53 підключені відповідно до п'ятого 34, третього 30 і першого 31 виходам блоку 11 керування Четвертий вихід 73 регістра 53 підключений до перших входів елементів 60, 62, 63 П'ятий вихід 74 регістра 53 з'єднаний із першим входом елемента 61 Керуючі R-входи регістрів 53 та 54 підключені до виходу першого елемента I 48 і R-входам першого 47 та четвертого 51 D-тригерів Керуючі C-входи першого 53 і другого 54 регістрів підключені відповідно до виходів другого 55 і третього 56 елементів I Інформаційний D-вхід тригера 47 з'єднаний з виходом логічної одиниці, а керуючий C-вхід - із входом 15 блоку 11 керування, C-входами D-тригерів 49 і 50 і входом елемента I 57 D-входи D-тригерів 49, 50 з'єднані відповідно з 26, 27 входами блоку 11 керування Вихід D-тригера 49 з'єднаний з входом елемента АБО-Ш 59 і з виходом 42 блоку 11 керування Інверсний вихід D-тригера 50 сполучений з другим входом елемента АБО-Ш 59, інверсний вихід якого з'єднаний з 38 виходом блоку 11 керування Третій вхід блоку 11 керування сполучений з другим входом елемента АБО 58 і з третім входом елемента АБО-НІ 59 Вихід елемента I 57 сполучений з інверсним R-входом D-тригера 64 і з S-входом D-тригера 66 Вихід елемента АБО 58 сполучений з C-входом D-тригера 64, інверсний вихід якого з'єднаний з елементом I 48 Вихід D-тригера 64 сполучений з входом елемента I 68 Шостий вхід 41 інтерполятора з'єднаний з входом елемента I 48 і другим входом елемента I 57 Вихід тригера 47 підключений до інформаційного D-входу тригера 51, керуючий C-вхід якого з'єднаний з прямим виходом формувача 52 імпульсів, другим входом другого елемента I 55 і другими входами елементів АБО 58, 63, 67 Вихід тригера 51 підключений до першого входу першого 55 і другого 56 елементів I Інверсний вихід формувача 52 імпульсів підключений до входів елементів I 56, 60 і 61 і входу елемента I-НІ 62 Вихід шостого елемента 161 з'єднаний з четвертим виходом 32 блоку 11 керування Вихід елемента I 60 сполучений з входом елемента Ш 65 і з виходом 29 блоку 11 керування Інверсний вихід елемента Ш 65 сполучений з входом елемента I 69 і з виходом 36 блоку 11 керування Вихід елемента I 69 сполучений з виходом 35 блоку 11 керування Інверсний R-вхід D-тригера 66 сполучений з інверсним входом елемента Ш 62 C-вхід D-тригера 66 сполучений з виходом елемента АБО 63 Вихід D-тригера 66 з'єднаний з 37 виходом блоку 11 керування, з другим входом елемента АБО-НІ 67 і з входом елемента I 68 Виходи 24 блоку 11 керування з'єднані з виходом елемента 168, а вихід 25 - з виходом елемента АБО-НІ 67

Інформаційний D-вхід тригера 75 з'єднаний з п'ятим входом 22 інтерполятора Тригер 75 підключений до другого входу 15 інтерполятора Прямий вихід тригера з'єднаний з четвертим входом першого 78 і другим входом другого 79 елементів I-АБО Інверсний вихід сьомого D-тригера 75 підключений до другого входу першого 78 і четвертому входу другого 79 елементів I-АБО Третій керуючий вхід 35 блоку 12 вихідних координат сполучений з першими входами елементів I-АБО 78, 79 Четвертий керуючий вхід 36 блоку 12 вихід-

них координат сполучений з третіми входами елементів I-АБО 78, 79 Третій вхід 20 інтерполятора з'єднаний з інформаційним входом дев'ятого тригера 77 Другий вхід 22 блоку 12 вихідних координат з'єднаний з керуючим C-входом тригера 77 Прямий вихід тригера 77 підключений до третього керуючого входу першого координатного лічильника 81 Інверсний вихід тригера 77 підключений до третього керуючого входу третього координатного лічильника 83 Інформаційний D-вхід D-тригера 80 з'єднаний з четвертим входом 21 інтерполятора Другий вхід 22 блоку 12 вихідних координат з'єднаний з керуючим C-входом тригера 80 Прямий та інверсний виходи тригера 80 підключені відповідно до третього входу другого 82 і третьому входу четвертого 84 координатних лічильників Інформаційний вхід першого 81 і другого 82 координатних лічильників підключені до інформаційного входу блоку 12 і восьмого входу 17 інтерполятора Інформаційні входи третього 83 і четвертого 84 координатних лічильників підключені до інформаційного входу блоку 12 вихідних координат і до одинадцятого входу 39 інтерполятора Перший вхід 18 блоку 12 з'єднаний з першими керуючими входами (SF) координатних лічильників 81 і 82 і дев'ятим входом 18 інтерполятора Десятий вхід 19 інтерполятора з'єднаний з сьомим входом блоку 12 і першими керуючими входами координатних лічильників 83 і 84 Четверті керуючі входи лічильників 81 і 82 підключені до п'ятого керуючого входу 37 блоку 12 вихідних координат Четверті керуючі входи третього 83 і четвертого 84 лічильників з'єднані з виходом четвертого елемента АБО 76 Другі керуючі входи першого 81 і третього 83 координатних лічильників з'єднані з виходом першого елемента I-АБО 78 Другі керуючі входи другого 83 і четвертого 84 координатних лічильників підключені до виходу другого елемента I-АБО 79 Виходи першого 81 і другого 82 координатних лічильників підключені до першого інформаційного виходу 23 блоку 12 вихідних координат, а виходи третього 83 і четвертого 84 координатних лічильників - до другого інформаційного виходу 40 блоку 12 вихідних координат Перший вхід четвертого елемента 76 підключений до п'ятого входу блоку 12, а другий вхід - до шостого входу блоку 12

Зсувний регістр 1 координатного приросту використовується для збереження більшого приросту (M), що надходить від зовнішнього пристрою по входу 14 Запис в регістр 1 здійснюється переднім фронтом сигналу запису, що надходить на другий вхід 15 інтерполятора

Регістр 2 різниці координатних приростів використовується для збереження різниці більшого M та меншого N приростів Зазначена різниця надходить на інформаційний вхід регістра 2 з виходу накопичуючого суматора 7 і записується в регістр 2 переднім фронтом сигналу, що надходить з виходу 31 блоку 11 керування

Регістр 3 координатного приросту використовується для збереження меншого приросту N, що задає відрізок прямої, який інтерполюється Запис в регістр 3 здійснюється переднім фронтом сигналу, що надходить на другий вхід 15 інтерполятора

Лічильник 4 призначений для визначення за-

кінчення процесу інтерполяції. В нього записується значення половини більшого приросту, що надходить на перший вхід 14 інтерполятора. Одержання половини більшого приросту досягають монтажною комутацією інформаційного входу лічильника 4. Запис в лічильник 4 забезпечується активним рівнем сигналу, що надходить на його перший керуючий вхід, з другого входу 15 інтерполятора.

На другий вихід першого комутатора 5 передається інверсне значення меншого приросту, що надходить від регістра 3 координатного приросту.

Блок 6 ключів при значенні логічної одиниці на його керуючому вході, з'єднаному з виходом 34 блоку 11 керування, забезпечує передачу значення зі свого інформаційного входу на вихід.

Суматор 7 являє собою накопичуючий суматор і здійснює підсумовування значення з його інформаційного входу зі значенням, що зберігається в його внутрішньому регістрі. Сигнал із виходу знакового розряду суматора надходить на вхід 33 блоку 11 керування. Сигнал запису суми у внутрішній регістр суматора 7 здійснюється переднім фронтом сигналу, що надходить на його керуючий вхід із виходу 32 блоку 11 керування.

Перший зсувний регістр 8 маски використовується для формування розрядів маски для точок вектора, що формуються в прямому напрямку і передачі їх на п'ятий вихід 43 інтерполятора. Регістр 8 є зсувним і циклічним.

Другий зсувний регістр 9 маски використовується для формування розрядів маски точок вектора в зворотному напрямку і передачі їх розрядів на інформаційний вхід комутатора 10. Регістр 9 є зсувним і циклічним. Кожний i -й розряд інформаційного входу регістра 9 з'єднаний з $(n - i + 1)$ -м розрядом дванадцятого входу 13 інтерполятора, (n - розрядність входу), тобто здійснюється дзеркальне відображення вмісту регістру 8.

Другий комутатор 10 використовується для формування на шостому виході 44 інтерполятора значень пікселів у відповідності з поданою маскою, значення якої зберігається у другому зсувному регістрі 9 маски. Розрядність адресного входу другого комутатора 10 дорівнює $1 = \log_2 p$, де p - розрядність маски. Молодший розряд адресного входу другого комутатора 10 з'єднаний з виходом 42 блоку 11 керування, а старші $p - 1$ розрядів - з виходом зсувного регістра 1.

Блок 11 керування здійснює керування операційними вузлами інтерполятора відповідно до алгоритму роботи. Молодший розряд першого входу 14 інтерполятора підключений до входу 26 блоку 11 керування. Молодший розряд сьомого входу 16 інтерполятора підключений до входу 27 блоку 11 керування. На виході 24 інтерполятора формується сигнал "Кінець інтерполяції". Значення логічного нуля на виході 24 сигналізує про інтерполяцію відрізка в заданий момент часу, тобто про зайнятість інтерполятора. При значенні логічної одиниці на виході 24 інтерполятор готовий до прийняття вихідного задання відрізка прямої. Під дією сигналу, що формується на виході 25 інтерполятора, відбувається запис вихідних координат, які формуються на виходах 23 та 40, у зовнішню пам'ять.

Блок 12 вихідних координат призначений для формування координат відразу двох точок кроко-

вої. На виході 23 блоку 12 вихідних координат перші n розрядів задають координату X_1 першої з точок крокової траєкторії, а інші n розрядів - координату Y_1 першої з точок крокової траєкторії, формованої в даний момент часу. На виході 40 блоку 12 вихідних координат перші n розрядів визначають координату X_2 , а інші n розрядів - координату Y_2 другої з точок крокової траєкторії, що формуються в даний момент часу. Перший керуючий і перший інформаційний входи блоку 12 призначені для виконання операції "позиціонування" початкової точки вектора, тобто занесення в блок 12 координат X_n, Y_n початкової точки вектора. Другий інформаційний і сьомий керуючий входи блоку 12 призначені для запам'ятовування в блоці 12 координат X та Y кінцевої точки вектора. На третій вхід 20 інтерполятора від зовнішнього пристрою надходить інформація про знак приросту ΔX . При $\Delta X \geq 0$ значення сигналу на третьому вході 20 інтерполятора, з'єднаному з виходом блоку 12 вихідних координат, дорівнює 1, а при $\Delta X < 0$ - нулю. Аналогічно визначається і знак приросту ΔY . При $\Delta Y > 0$ на четвертий вхід 21 інтерполятора, що з'єднаний з дев'ятим входом блоку 12 вихідних координат, виставляється значення логічної одиниці, в протилежному випадку - значення логічного нуля. Сигнал на п'ятому вході 22 інтерполятора визначає мажоритарність координатних приростів. При $\Delta X \geq \Delta Y$ на вхід 20 інтерполятора виставляється значення логічної одиниці, в протилежному випадку - значення логічного нуля. Запис ознак, що надходять на входи 20 - 22 блоку 12 вихідних координат, відбувається сигналом, що надходить від зовнішнього пристрою на другий вхід 15 інтерполятора. Сигнали, що формуються на виходах 37, 38 блоку 11 керування, призначені для керування видачею координатних точок крокової траєкторії. На вході 36 формується опорна імпульсна послідовність, під дією якої здійснюється видача координат крокової траєкторії по провідній координаті, а на виході 35 блоку 11 керування формується послідовність імпульсів, призначених для видачі координат крокової траєкторії по непровідній (меншій) координаті. Під дією сигналу, який формується на виході 25 інтерполятора, здійснюється запис вихідних координат, що сформувались на виходах 23, 40, у зовнішню пам'ять. Запис відбувається заднім фронтом сигналу.

Вузол 46 постійної пам'яті призначений для збереження макрокоманд, що визначають виконання необхідних операцій. Перший-четвертий входи вузла 46 пам'яті визначають адресу мікрокоманди. Сигнали на шостому, сьомому, восьмому виходах вузла 46 пам'яті спільно зі значенням сигналу переповнення суматора 7 утворюють адресу мікрокоманди, що буде виконуватись в наступному такті. Перший регістр 53 призначений для збереження мікрокоманди.

На виході елемента 48 формується сигнал установки в початковий стан регістрів 53 та 54 і тригерів 47 і 51. Тригери 47 і 51 призначені для присинхронізованого початку роботи інтерполятора до першого імпульсу, який формується формувачем 52 імпульсів після надходження сигналу "Пуск" на перший вхід блоку 11 керування. Стан сьомого D-тригера 75 визначає співвідношення

приростів координат ΔX , і ΔY , що задають вихідний відрізок прямої. Запис у тригер 75 здійснюється переднім фронтом сигналу, що надходить на другий вхід 15 інтерполятора. При $\Delta X \geq \Delta Y$ на вхід 22 інтерполятора виставляється значення логічної одиниці, у іншому випадку - значення логічного нуля. Восьмий тригер 77 призначений для збереження знака приросту ΔX . При $\Delta X < 0$ на третій вхід 20 інтерполятора надходить значення логічного нуля, а при $\Delta X > 0$ - значення логічної одиниці. Запис в тригер 77 здійснюється переднім фронтом сигналу, що надходить на другий вхід блоку 12. Тригер 80 призначений для збереження знака приросту ΔY . При $\Delta Y \leq 0$ на D - вхід тригера 80 виставляється рівень логічного нуля, а при $\Delta Y > 0$ - рівень логічної одиниці. Запис у тригер 80 здійснюється переднім рівнем сигналу, що надходить на другий вхід блоку 12 вихідних координат.

Перший 78 і другий 79 елементи І-АБО призначені для формування імпульсних послідовностей координатних лічильників 81 - 84. При $\Delta X \geq \Delta Y$ на виході елемента 78 формуються крокові прирости по головній (більшій), а на виході елемента 79 - по непровідній (меншій) координаті. При $\Delta Y > \Delta X$ маємо протилежну ситуацію.

Перший 81 і другий 82 координатні лічильники формують координати крокової траєкторії з початкової точки вектора, причому лічильник 81 визначає абсцису, а лічильник 82 - ординату точки відрізка прямої. Координатні лічильники 83 і 84 формують координати точок крокової траєкторії з кінцевої точки вектора, причому третій координатний лічильник 83 визначає координату X, а четвертий координатний лічильник 84 - координату Y.

Початкова установка лічильників 81 і 82 здійснюється сигналом, що надходить на перший вхід блоку 12. Початкова установка лічильників 83 і 84 здійснюється одиничним рівнем сигналу, що надходить на десятій вхід 19 інтерполятора. При значенні логічної одиниці на четвертому керуючому вході координатних лічильників 81 - 84 їх лічба припиняється, тобто останні переходять у режим збереження інформації. Третій керуючий вхід лічильників 81-84 визначає їхній режим лічби. При дозволі лічби одиничний рівень сигналу на зазначеному вході визначає лічбу в прямому напрямку, тобто в режимі додавання, а при значенні логічного нуля - у зворотному напрямку, тобто в режимі віднімання. Другий керуючий вхід лічильників 81 - 84 є їхнім входом лічби. При надходженні переднього фронту сигналу на зазначеному вході відбувається інкрементна зміна вмісту лічильника.

Лінійний інтерполятор працює наступним чином.

Необхідно довести, що послідовність крокових приростів по непровідній (меншій) координаті при інтерполяції відрізка прямої з максимальною точністю симетрична щодо свого центру за винятком не більш ніж двох найближчих до нього значень приростів.

Нехай відрізок прямої, що інтерполюється заданий меншим N і більшим M приростами, причому $M \geq 2N$.

Відхилення ідеальної прямої $Y = NX/M$ від найближчого ординатного рівня решітки в точці X

= D дорівнює

$$\delta(D) = \left[\frac{N}{M} D = 0,5 \right] - \frac{N}{M} D,$$

де $[\delta]$ - оператор відокремлення цілої частини числа. В точці $X = M - D$

$$\delta(M - D) = \left[(M - D) \frac{N}{M} + 0,5 \right] - (M - D) = \left[\frac{N}{M} + 0,5 \right] + \frac{N}{M} D$$

Звідси витикає, що

$$\delta(D) = -\delta(M - D).$$

Оскільки відхилення ідеальної прямої від найближчих точок решітки збігаються по модулю при

$$D < \left[\frac{M}{2} \right],$$

значеннях абсцис, рівним D, (M - D), то зважаючи на одновариантність виконання елементарних кроків при інтерполяції вектора з максимальною точністю можна зробити висновок, що послідовність крокових приростів по непровідній координаті симетрична відносно свого центру.

Можна визначити, що значення крокових приростів по непровідній координаті є найближчими до центру послідовності, оскільки їх значення можуть відрізнитися через різне число одиничних приростів за перший і другий напівцикли.

Якщо M і N парні, то точка (N/2, MY/2) ідеальної прямої збігається з точкою решітки, а числа одиничних крокових приростів по непровідній координаті за перший і другий напівцикли збігаються. Звідси випливає, що при парних M і N властивість симетричності крокових приростів по непровідній

координаті виконується для всіх $D = \overline{1, M/2}$.

Для позначення парності і непарності N і M вводять допоміжні параметри $\lambda_1 = [N/2]$ та $Z = [M/2]$.

При парному M та непарному N

$$\delta(M/2) = \left[\frac{N}{M} \cdot \frac{M}{2} \right] - \left[\frac{2\lambda_1 + 1}{2Z_1} \cdot Z_1 \right] = 0,5$$

В даному випадку в M/2-такті по непровідній координаті можна виконувати як нульовий, так і одиничний елементарний крок, оскільки точність апроксимації в обох випадках не перевищує половини кроку дискретизації. Для першого нагавоктанта наявність двох одиничних крокових приростів по непровідній координаті в суміжні тактові моменти часу неможливе. Звідси випливає, що якщо при парному M та непарному N в M/2-такті виконується одиничний кроковий приріст по непровідній координаті, то в (M/2 + 1) - такті значення крокового приросту по непровідній координаті нульове і навпаки.

При парному M та непарному N ордината ідеальної прямої в точці M/2 дорівнює 4. Відхилення точки (Z_1, λ_1) решітки від зазначеного ординатного рівня дорівнює

$$\lambda_1 - \frac{2\lambda_1}{2Z_1 + 1} Z_1 = \frac{\lambda_1}{2Z_1 + 1},$$

а точки $(Z_1 + 1, \lambda_1) - \lambda_1(2Z_1 + 1)$. Враховуючи, що зазначені відхилення менше по модулю 0,5, а також їх знаки, робимо висновок, що в такті $(Z_1 + 1)$ по непровідній координаті кроковий приріст не фо-

рмується, тобто в зазначеному такті виконують горизонтальне переміщення

Цілоком аналогічно можна показати, що при непарному значенні M та N в такті $(Z_1 + 1)$ по непровідній координаті виконують одиничний кроковий приріст. Таким чином, послідовність крокових приростів по непровідній координаті симетрична відносно свого центру. Винятком є не більш двох значень крокових приростів, що безпосередньо прилягають до центру і обумовлені парністю або непарністю M та N .

Використовуючи відому властивість подвійності крокових приростів, поширюємо отримані результати на другий напівконтакт (властивість подвійності апроксимацію відрізка прямої з приростами M та N , що належить другому напівконтакту, можна звести до інтерполяції відрізка зі приростами M , $M-N$, що належить першому напівконтакту, шляхом інвертування його крокових приростів по непровідній координаті).

Значення крокових приростів по непровідній координаті в центрі послідовності приведеш в табл. 1.

Важливо зауважити, що при визначенні різниці $M-N$ (у випадку застосування властивості подвійності) парність останньої залежить від парності M та N , наприклад при непарному M та N різниця $M-N$ парна.

З приведених теоретичних викладень випливає, що при апроксимації відрізка прямої в дискретному координатному просторі з максимальною точністю апроксимації через одноваріантність виконання елементарних кроків можлива процедура визначення координат відразу двох точок крокової траєкторії, що і покладено в основу роботи інтерполятора.

На фіг. 4 приведений приклад апроксимації відрізка прямої. Він заданий координатами X_n, Y_n початкової точки вектора, приростами координат $\Delta X, \Delta Y$ і координатами X_k, Y_k кінцевої точки.

Очевидно, що координати другої точки a вектора можна визначити, знаючи X_0, Y_0 і значення крокового приросту в першому інтерполяційному такті. Оскільки крокові прирости по непровідній координаті в першому й останньому такті збігаються, то, знаючи координати кінцевої точки Y_{12}, X_{12} і значення крокового приросту в першому інтерполяційному такті, можна знайти координати точки a_{12} крокової траєкторії. Тут важливо відзначити, що при визначенні координат точок a_1 і a_{12} крокові прирости враховуються різними способами, оскільки в першому випадку інтерполяція робиться з початку вектора, а в другому випадку - з його кінця.

Розрахунок координат точок крокової траєкторії при $N = 4, M = 11$ (фіг. 4) приведений в табл. 2.

З приведених викладень випливає, що при зустрічній інтерполяції з початкової і кінцевої точок вектора тільки при парному M і непарному N крокові прирости в центрі послідовності в сусідніх тактах відрізняються. Це складає особливий випадок інтерполяції, що вимагає особливої реалізації (надалі він буде врахований при синтезі блоку 11 керування).

В якості методу лінійної інтерполяції для запропонованого цифрового інтерполятора викорис-

товується метод оцінювальної функції, початкове значення якої приймають рівним половині більшого приросту M . Метод забезпечує максимальну точність апроксимації при гарантованому попаданні в кінцеву точку вектора. Значення оцінювальної функції $O\Phi$ визначається відповідно до наступних виразів:

$$O\Phi_i = \lfloor M/2 \rfloor;$$

$$O\Phi_{i+1} = O\Phi_i + (M - N) \text{ при } O\Phi_i < 0;$$

$$O\Phi_i = O\Phi_i - N \text{ при } O\Phi_i \geq 0$$

При $O\Phi_i < 0$ виконується комбінований діагональний крок, тобто одночасні кроки по провідній та непровідній координаті. При $O\Phi_i \geq 0$

виконується крок по провідній координаті.

При інтерполяції відрізка прямої від зовнішнього пристрою надходять вихідні операнда, що визначають заданий відрізок прямої і його напрямку у дискретному координатному просторі.

Спочатку в координатні лічильники 81 і 82 блоку 12 вихідних координат записуються значення координат X, Y початкової точки вектора, що виставляються не восьмий інформаційний вхід 17 інтерполятора. Запис робиться сигналом, що надходить на дев'ятий вхід 18 інтерполятора. В координатних лічильниках 83 і 84 під дією сигналу на десятому вході 19 інтерполятора запам'ятовуються координати X_k, Y_k кінцевої точки вектора.

Після цього на інформаційну шину 14 виставляється значення більшого приросту M , що записується в зсувний регістр 1. В лічильнику 4 запам'ятовується значення $\lfloor M/2 \rfloor$, отримане монтажною комутацією. Для цього кожний $i + 1$ -й розряд інформаційної шини 14 з'єднаний з i -м розрядом інформаційного входу лічильника 4. Значення $\lfloor M/2 \rfloor$, що записане в лічильник 4, визначає кількість інтерполяційних тактів. В регістр 3 координатного приросту записується значення меншого приросту, що виставляється на сьомий інформаційний вхід 16 інтерполятора. Оскільки вихід регістра 3 координатного приросту утворене непровідними виходами його тригерів, то регістр 3 координатного приросту забезпечує збереження значення меншого приросту і його інвертування, тобто одержання зворотнього коду меншого приросту.

В блоці 11 керування запам'ятовуються значення молодших розрядів M і N , що виставляються відповідно на входи 14 і 16 інтерполятора. Значення молодших розрядів M і N визначають їхню парність (одичне значення молодшого розряду операнда вказує на його непарність). Крім того, в блоці 12 запам'ятовується ряд ознак, що визначають орієнтацію відрізка прямої відносно координатних осей. Це знаки вихідних приростів, а також ознака, що визначає їхню мажоритарність.

На третій вхід 20 інтерполятора надходить значення логічної одиниці при $\Delta X \geq 0$, де ΔX - значення приросту вихідного відрізка прямої по осі абсцис, і логічного нуля при $\Delta X < 0$.

Логічна одиниця на четвертому вході 21 визначає додатний знак приросту ΔY , де ΔY - значення приросту вихідного відрізка прямої по осі ординат. При $\Delta X < 0$ на четвертому вході 21 інтерполятора виставляється значення логічного

нуля

При $\Delta X > \Delta Y$ на п'ятий вхід 22 інтерполятора виставляється рівень логічної одиниці, а при $\Delta X < \Delta Y$ - рівень логічного нуля

Запис вихідних приростів, а також усіх перерахованих ознак робиться сигналом, що надходить на другий вхід 15 інтерполятора. Передній фронт зазначеного сигналу є сигналом запуску інтерполятора

В першому такті циклу підготовки на виході 34 блоку 11 керування встановлюється значення логічної одиниці, що дозволяє здійснити передачу парафазного коду більшого приросту на вихід блоку 6 ключів. Під дією сигналів із виходу блоку 6 ключів накопичуючий суматор 7 приймає значення більшого приросту

В другому такті циклу підготовки на третьому виході 30 блоку 11 керування формується рівень логічної одиниці, що дозволяє передачу інверсного коду меншого приросту від регістра 3 на перший вхід суматора. В останньому визначається різниця більшого і меншого приростів

В наступний тактовий момент часу різниця більшого і меншого приростів переписується з суматора 7 в реєстр 2 різниці координатних приростів. Одночасно з цим в зсувному реєстрі 1 робиться зсув на один розряд більшого приросту в бік молодших розрядів, тобто визначається значення $[M/2]$

В четвертому такті циклу підготовки значення половини більшого приросту через блок 6 переноситься в суматор 7. Зазначений вміст суматора 7 є початковим значенням оцінювальної функції

Вказані дії передують процесу інтерполяції і становлять цикл підготовки. Причому в реєстрі 3 координатного приросту зберігається значення меншого приросту N , в лічильнику 4 - значення половини більшого приросту, тобто $[M/2]$, в реєстрі 2 різниці координатних приростів -

значення $M-N$, а в накопичуючому суматорі 7 - значення $[M/2]$

В циклі інтерполяції в кожний тактовий момент часу в накопичуючому суматорі 7 визначається значення оцінювальної функції відповідно до приведених виразів. Оскільки $\Phi_0 \geq 0$, то в перший тактовий момент часу із вмісту суматора 7 віднімається значення меншого приросту, тобто забезпечується передача інверсного значення меншого приросту через перший комутатор 5 на інформаційний вхід суматора 7, і на його вхід переносу виставляється значення логічної одиниці. Слід зазначити, що зважаючи на те, що згідно алгоритму роботи запропонованого лінійного інтерполятора при обчисленні значень оцінювальної функції використовується операція віднімання тільки для значень меншого приросту, то сигнал переносу для накопичуючого суматора 7 формується при формуванні для першого комутатора 5 сигналу передачі на його вихід значення меншого приросту

При від'ємному значенні оцінювальної функції, що зберігається в суматорі 7, до вмісту останнього додається значення $M-N$, що зберігається в реєстрі 2. Передача значення $M-N$ на інформаційний вхід суматора 7 досягається подачею на керуючий вхід комутатора логічного нуля. При додатному

знаку оцінювальної функції, що зберігається в суматорі 7, від вмісту останнього віднімається значення $M/2$

В залежності від знака оцінювальної функції, знаків вихідних приростів і їх мажоритарної в блоці 12 вихідних координат на виходах елементів І-АБО 78 і 79 формуються крокові прирости по непровідній і провідній координатам, причому крокові прирости по провідній координаті формуються в кожному інтерполяційному такті

З кожним інтерполяційним тактом відбувається зміна вмісту координатних лічильників 81 і 82, які визначають координати прямої, що інтерполюється в напрямку від початкової до кінцевої точки. Монтажною комутацією забезпечена зміна вмісту координатних лічильників 83 і 84 таким чином, щоб останні інтерполювали відрізок прямої від кінцевої точки до початкової, тобто в зворотному напрямку відносно лічильників 81 і 82

Оскільки пари координатних лічильників 81, 82 і 83, 84 використовують ті ж самі крокові прирости і працюють у протилежних режимах лічби, то забезпечується видача в кожному інтерполяційному такті координат відразу двох точок крокової траєкторії, що симетричні щодо центру прямої. На фіг. 6 показані режими лічби координатних лічильників для конкретних напрямків відрізків. З приведених прикладів видно, що якщо лічильник 81 працює в режимі додавання, то лічильник 84 - в режимі віднімання (оскільки робиться зустрічна інтерполяція відрізка прямої з початкової і кінцевої точок). Аналогічна картина характерна і для координатних лічильників 82 і 83

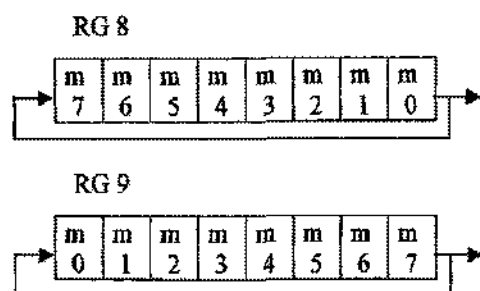
На фіг. 5 показані приклади апроксимації відрізків прямої в залежності від парності і непарності більшого M та меншого N приростів при $M \geq 2N$, причому точки a_i крокової траєкторії одержують координатними лічильниками 81 і 82, а точки b_i - координатними лічильниками 83 і 84

З фіг. 5а видно, що в останньому (сьомому) інтерполяційному такті пари координатних лічильників 81, 82 і 83, 84 формують координати однієї і тієї ж точки. При парному M і непарному N (фіг. 5б) сполучення крокових приростів по непровідній координаті в центрі відрізка повинно бути рівним 0. В запропонованому лінійному інтерполяторі вказане реалізується наступним чином. Координатні лічильники 81, 82 і 83, 84 формують спільно крокову траєкторію, що складається з шести тактів, тобто від точки a_0 - до точки a_6 (лічильники 81 і 82) від точки b_0 до точки b_6 (лічильники 83 і 84). В сьомому інтерполяційному такті забороняється лічба координатним лічильникам 83 і 84, тобто вони зберігають координату точки b_6 . При цьому координатні лічильники продовжують сприймати крокові прирости ще одного інтерполяційного такту, що забезпечує формування точки a_7 крокової траєкторії. При непарному M та парному N пари координатних лічильників працюють спільно протягом семи тактів. При цьому лічильники 81 і 82 відпрацюють траєкторію від точки a_0 до точки a_7 , а лічильники 83 і 84 - від точки b_0 до точки b_7 . Таким чином, формування горизонтального приросту (a_7, b_7) в центрі послідовності одержують автоматично

Аналогічна ситуація, тобто відтворення діаго-

нального переміщення в результаті спільної потакової роботи двох пар координатних лічильників, має місце і при непарних M та N . Цілком очевидно, що аналогічні ситуації характерні і при $M < 2N$. Особливий випадок, як і при $M \geq 2N$, має місце при парному M і непарному N .

Формування значення маски для відповідних точок відрізка, який інтерполюється, здійснюється наступним чином. Обидва регістри 8 і 9 працюють синхронно в режимі зсуву. В першому зсувному регістрі 8 маски формуються значення маски для точок відрізка в напрямку від початку до кінця. Кожний i -й розряд інформаційного входу регістра 9 з'єднаний з $(n - i + 1)$ -м розрядом дванадцятого входу 13 інтерполятора (n - розрядність входу), тобто в другому зсувному регістрі 9 маски зберігається дзеркальне відображення вмісту регістра 8.



Значення маски подаються на інформаційний вхід другого комутатора 10. Другий комутатор 10 здійснює вибір необхідного розряду маски для точок відрізка, при інтерполюванні його в зворотньому напрямку. Отже маска для точок відрізка формується в двох напрямках: від початку до кінця і в зворотньому напрямку. Розрядність маски може бути довільною, але вона повинна бути кратною степені 2.

Розглянемо принцип формування маски для точок відрізка, при побудові його в напрямку від початку до кінця. Формування маски відбувається за допомогою зсувного регістра 8. Значення маски в регістр надходить від зовнішнього пристрою по входу 13. Після цього на вихід 43 надходить значення першого розряду маски для початкової точки відрізка при формуванні відрізка в напрямку від початку до кінця. Сигнал про видачу першого значення маски і зсув вмісту регістра на один розряд вправо надходить з виходу 25 інтерполятора. Рівень логічної одиниці на виході 25 блоку керування забезпечує зсув регістрів 8 і 9 по задньому фронту сигналу і запис значень маски на виходах 43, 44 в відеопам'ять. Видача значень розрядів маски припиняється після закінчення інтерполяції відрізка в напрямку від початку до кінця.

Розглянемо принцип формування маски для точок відрізка при побудові його в зворотньому напрямку. Маска для точок відрізка подається з інформаційного виходу другого зсувного регістра 9 маски на інформаційний вхід другого комутатора 10. Розрядність адресного входу комутатора 10 дорівнює $\log_2 p$, де p - розрядність маски. Значення, що подається на адресний вхід комутатора вказує на розряд регістра, з якого здійснюється вибірка. Молодший розряд адресного входу під-

ключений до виходу тригера 49, в якому знаходиться молодший розряд більшого приросту. Старші розряди адресного входу підключені відповідно до виходу тригера 1, де знаходиться половина більшого приросту.

Особливістю роботи другого комутатора 10 є те, що при поданні на його адресні входи нуля - вибірка починається з молодшого розряду зсувного регістру (першого розряду), при подачі 1 - вибірка починається з другого розряду і так далі. В цьому випадку буде враховуватись те, що значення маски буде видаватися і на початкову і кінцеву точки.

Граф-схема алгоритму роботи інтерполятора приведена на фіг. 7. Розглянемо роботу блоку керування. Для запобігання гонкам та змагань при синтезі блоку був використаний принцип єдиної часової організації.

В циклі підготовки в тригерах 49 і 50 переднім фронтом сигналу на другому вході 15 інтерполятора запам'ятовуються відповідно молодші розряди M і N , що вказують на парність і непарність вихідних приростів. Нульовим рівнем сигналу на другому вході 15 інтерполятора встановлюється в одиничний стан тригер 66, що забороняє в циклі підготовки координатних лічильників 81 - 84. Останнє виключає можливі помилки спрацьовування зазначених лічильників. Одиничний стан тригера 66 забороняє проходження синхроімпульсів запису вихідних координат у зовнішню пам'ять, які формуються на виході елемента 67.

Нульовий рівень сигналу на другому вході 15 інтерполятора переводить - тригер 64 в нульовий стан, що приводить до нульового рівня сигналу на виході елемента 168. Зазначений сигнал є сигналом "Кінець інтерполяції". Переднім фронтом сигналу на вході 15 інтерполятора (зазначеним фронтом сигналу дозволяється робота інтерполятора) встановлюється в одиничний стан тригер 47. При появі після цього переднього фронту сигналу на виході формувача 52 імпульсів встановлюється в одиничний стан тригер 51, що дозволяє проходження імпульсної послідовності від формувача 52 на виході елементів 55 і 56. Зазначені дії по запуску інтерполятора забезпечують його синхронізовану роботу з переднім фронтом імпульсу від формувача 52 після надходження сигналу "Пуск" (передній фронт сигналу на вході 15 інтерполятора).

В інтерполяторі не передбачена початкова установка знакового розряду накопичуючого суматора 7. Карта прошивки вузла 46, приведена в табл. 2, складена таким чином, щоб забезпечити правильну роботу інтерполятора до моменту обнуління.

Оскільки вихідний стан другого регістра 54 нульовий, то з приходом через елемент 55 першого імпульсу від формувача 52 в регістрі 53 заповниться перша мікрокоманда, що має адресу 0000 або 1000 в залежності від значення знакового розряду суматора 7. Мікрокоманди по зазначених адресах ідентичні і мають той самий адресний перехід (вміст регістра 64) - 001. Отже, в другому такті виконується мікрокоманда з адресою 1001 або 0001, які також ідентичні і мають адресний перехід 010. В другому такті циклу підготовки з

більшого приросту віднімається менший, і, отже, знаковий розряд суматора 7 приймає нульовий стан. Подальші переходи робляться відповідно до таблиці істинності (табл. 2) вузла 46 постійної пам'яті.

По закінченні циклу підготовки (граф-схема алгоритму роботи інтерполятора, карта прошивки блоку 46 і часова діаграма роботи інтерполятора в циклі підготування на фіг. 9) на виходах 73 і 74 регістра 53 встановлюється рівень логічної одиниці, що дозволяє проходження імпульсів на лічильник 4 через елемент 54, на накопичуючий суматор 7 через елемент 61.

Одиничний рівень сигналу на виході 73 першого регістра 53 при одиничному рівні сигналу на інверсному виході формувача 63 імпульсів приводить до установки тригера 66 у нульовий стан. Останнє дозволяє проходження імпульсів від формувача 52 через елемент АБО 61. Під дією імпульсної послідовності на виході елемента АБО 67 відбувається запис вихідних координат у зовнішню пам'ять.

Розподіл керуючих впливів стосовно опорної імпульсної послідовності, яка формується елементом 52, приведено на фіг. 8.

З кожним імпульсом, що формується на виході елемента 1 60, вміст лічильника 4 зменшується на одиницю. Після надходження на вхід віднімаючого лічильника $[M/2]$ імпульсів на його виході формується сигнал переносу, що надходить на третій вхід 28 блоку 11 керування. При наявності сигналу переносу лічильника (нульовий рівень сигналу) і появи переднього фронту сигналу на прямому виході формувача 52 імпульсів тригер 64 встановлюється в стан логічної одиниці, що приводить до переходу тригерів 47 і 51 у нульовий стан, а також обнуління регістрів 53 і 54. Нульовий стан тригера 51 забороняє проходження імпульсів через логічні елементи 55 і 56, а нульовий стан регістра 53 приводить до припинення передачі імпульсних послідовностей через елементи 60 - 62. Процес інтерполяції відрізка прямої закінчений, однак для забезпечення запису останніх вихідних приростів у зовнішню пам'ять передбачена установка тригера 66 в одиничний стан тільки переднім фронтом наступного синхроімпульсу від формувача 52 імпульсів. Процес інтерполяції і запис вихідних приростів закінчені. Про це сигналізує одиничний рівень сигналу на виході елемента 1 62, що з'являється при установці тригерів 64 і 66 в одиничний стан. У цьому випадку інтерполятор готовий до прийняття приростів наступного відрізка прямої, що інтерполюється.

Розглянемо характерну особливість роботи блоку 11 керування. Як було показано, при парному M і непарному N сполучення крокових приростів в центрі відрізка повинно бути рівним 01 (фіг. 5). Для забезпечення зазначеного введені два тригери 49 і 50, що зберігають значення ознак, що визначають парність і непарність M та N . Зокрема, при парному M і непарному N , а також при наявності сигналу переносу лічильника 4 на усіх входах елемента АБО 59 будуть рівні логічної одиниці, що приведе до появи логічної одиниці на виході елемента АБО 59. Зазначеним рівнем в останньому інтерполяційному такті забороняється процес лі-

би пари лічильників 83 і 84. При цьому пара лічильників 81 і 82 відпрацює горизонтальний крок. Зазначені дії приводять до формування сполучення крокових приростів по непровідній координаті в центрі відрізка, рівному 01.

Блок 12 вихідних координат працює наступним чином. При заданні вихідного відрізка прямої в тригери 77 і 80 записуються відповідно знаки приростів ΔX , ΔY (додатному знаку відповідає одиничний стан). При цьому в тригері 75 запам'ятовується ознака, що визначає мажоритарність вихідних приростів ΔY та ΔX , причому одиничний стан тригера 75 має місце при $\Delta X \geq \Delta Y$.

В залежності від стану тригера 75, а також від знака оцінювальної функції на виходах елементів 78 і 79 формуються крокові прирости, що надходять на входи лічби координатних лічильників 81 - 84. Режими лічби пар координатних лічильників 81, 82 і 83, 84 визначають тригери 77 і 80. На виходах пари координатних лічильників 81, 82 і 83, 84 формують координати точок крокової траєкторії, що записуються в зовнішню пам'ять заднім фронтом сигналу, формованим на четвертому виході 25 інтерполятора.

Часові діаграми при апроксимації відрізків прямих $M = 9$, $N = 5$ та $M = 10$, $N = 3$ приведені відповідно на фіг. 10 і 11.

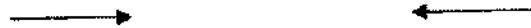
З приведених діаграм видно, що перший задній фронт сигналу на виході 25 формується до моменту видачі перших крокових приростів, що дозволяє записати в зовнішню пам'ять початкові (вихідні) точки вектора.

Після видачі всіх крокових приростів і зміни під їх дією станів координатних лічильників формується задній фронт сигналу запису вихідних координат.

В запропонованому інтерполяторі формуються координати відразу двох точок крокової траєкторії, тобто в два рази скорочується час формування бітової карти.

Розглянемо приклад формування маски при генерації відрізка прямої з більшим приростом, який дорівнює 13, що в двійковій системі дорівнює 1101, при умові, що маска задана восьмирозрядним словом $D_8, D_7, D_6, D_5, D_4, D_3, D_2, D_1$. Враховуючи той факт, що для початкової точки, яка не формується інтерполятором також задається розряд маски, то для всього вектору необхідно задати 14 розрядів маски.

$D_1 \ D_2 \ D_3 \ D_4 \ D_5 \ D_6 \ D_7 \ D_8 \ D_1 \ D_2 \ D_3 \ D_4 \ D_5 \ D_6$



При формуванні відрізка від початку до кінця видача значення маски починається з молодшого розряду першого зсувного регістра маски, в даному випадку з D_1 , потім відбувається зсув значення регістра на один розряд вправо, і вже замість значення D_1 буде видаватись значення D_2 і т.д. Враховуючи те, що відрізок має більший приріст, що дорівнює 13, зсув буде повторюватись 6 разів останнє значення яке буде видане з першого зсувного регістра маски буде D_7 .

$D_8 \ D_7 \ D_6 \ D_5 \ D_4 \ D_3 \ D_2 \ D_1$ - Початковий стан,
 $D_1 \ D_8 \ D_7 \ D_6 \ D_5 \ D_4 \ D_3 \ D_2$ - 1-й зсув,
 $D_2 \ D_1 \ D_8 \ D_7 \ D_6 \ D_5 \ D_4 \ D_3$ - 2-й зсув,

D3 D2 D1 D8 D7 D6 D5 D4 - 3-й зсув,
 D4 D3 D2 D1 D8 D7 D6 D5 - 4-й зсув,
 D5 D4 D3 D2 D1 D8 D7 D6 - 5-й зсув,
 D6 D5 D4 D3 D2 D1 D8 D7 - 6-й зсув

Паралельно з видачею значень маски для точок відрізка, що формуються в напрямку від початку до кінця, відбувається вибір значень маски, для точок відрізка, що формуються в зворотному напрямку. Для цього за допомогою адресних входів комутатора визначається розряд другого зсувного регістра маски, з якого буде проводитись вибірка потрібного значення маски. Розрядність адресного входу розраховується за допомогою формули $\log_2 p$. Підставляючи замість p кількість розрядів маски, в даному випадку $p = 8$, отримуємо що розрядність адресного входу комутатора дорівнює 3. Тобто потрібно на адресні входи подати відповідні молодші розряди більшого приросту відрізка, в даному випадку це 101. Вибір значення маски з зсувного регістра почнеться з розряду, що відпові-

дає виходу R5 комутатора. Спочатку в ньому буде записане значення маски D6, потім після зсуву регістра на один розряд вправо там буде знаходитись

значення маски і т.д. Так як кількість зсувів в зсувному регістрі дорівнює 6, то останнє значення маски, яке вибере комутатор з регістра буде D8.

D7 D8 D1 D2 D3 D4 D5 D6 - Початковий стан,
 D6 D7 D8 D1 D2 D3 D4 D5 - 1-й зсув,
 D5 D6 D7 D8 D1 D2 D3 D4 - 2-й зсув,
 D4 D5 D6 D7 D8 D1 D2 D3 - 3-й зсув,
 D3 D4 D5 D6 D7 D8 D1 D2 - 4-й зсув,
 D2 D3 D4 D5 D6 D7 D8 D1 - 5-й зсув,
 D1 D2 D3 D4 D5 D6 D7 D8 - 6-й зсув

На вхід регістра 8 подається восьмирозрядне значення маски, яке по сигналу 15 записується в даний регістр. Сигнал про видачу першого значення маски на вихід 43 і зсув вмісту регістра на один розряд вправо надходить від 25 виходу інтерполятора.

Таблиця 1

Приріст	Парність M	Парність N	Крокові прирости в центрі послідовності
$M \geq 2$	0	0	00 чи 11
	0	1	01
	1	0	0
	1	1	1
$M \leq 2$	0	0	11 чи 00
	0	1	10
	1	0	0
	1	1	1

Таблиця 2

Інтерполяційний такт	Значення крокового приросту по непровідній координаті	Точка	Координата точок	Точка	Координати точок
0	-	a_0	$X_0 = 2$ $Y_0 = 3$	a_{11}	$X_{11} = 13$ $Y_{11} = 7$
1	0	a_1	$X_1 = 2 + 1 = 3$ $Y_1 = 3 + 0 = 3$	a_{10}	$X_{10} = 13 - 1 = 12$ $Y_{10} = 7 - 0 = 7$
2	1	a_2	$X_2 = 3 + 1 = 4$ $Y_2 = 3 + 1 = 4$	a_9	$X_9 = 12 - 1 = 11$ $Y_9 = 7 - 1 = 6$
3	0	a_3	$X_3 = 4 + 1 = 5$ $Y_3 = 4 + 1 = 4$	a_8	$X_8 = 11 - 1 = 10$ $Y_8 = 6 - 0 = 6$
4	0	a_4	$X_4 = 5 + 1 = 6$ $Y_4 = 4 + 0 = 4$	a_7	$X_7 = 10 - 1 = 9$ $Y_7 = 6 - 0 = 6$
5	1	a_5	$X_5 = 6 + 1 = 7$ $Y_5 = 4 + 1 = 5$	a_6	$X_6 = 9 - 1 = 8$ $Y_6 = 6 - 1 = 5$

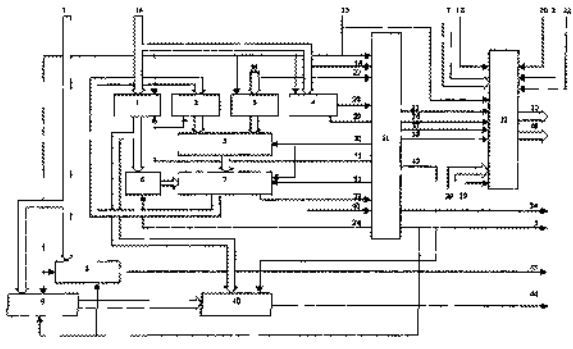


Fig 1

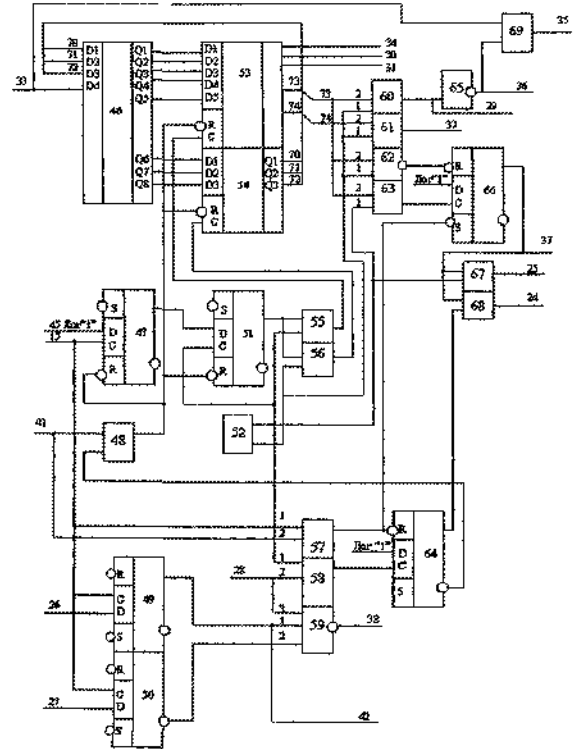


Fig 2

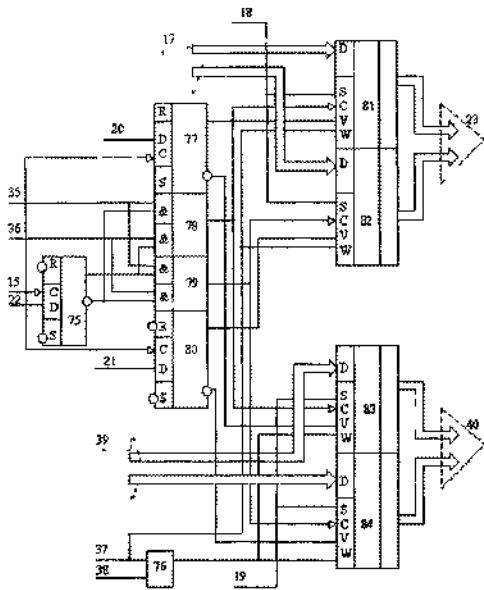


Fig 3

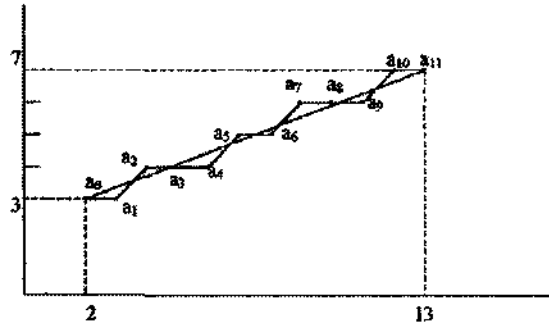
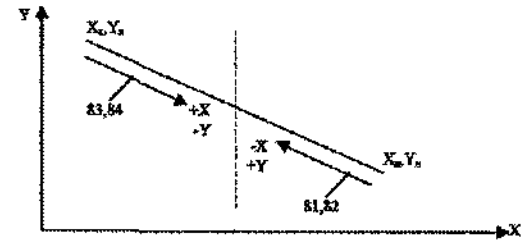
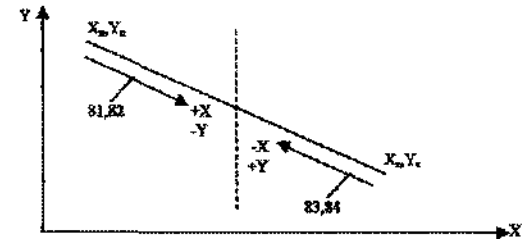
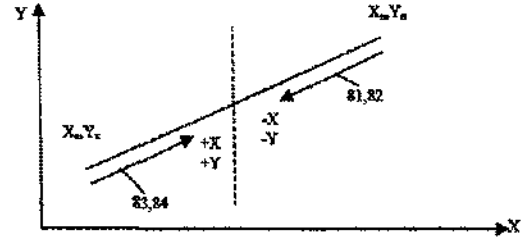
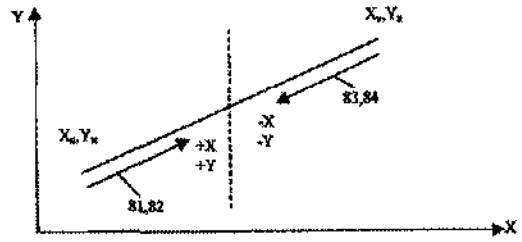
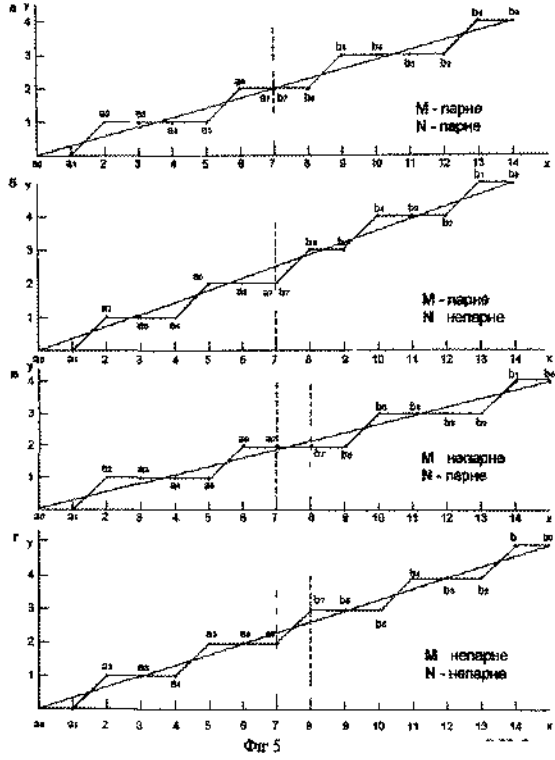
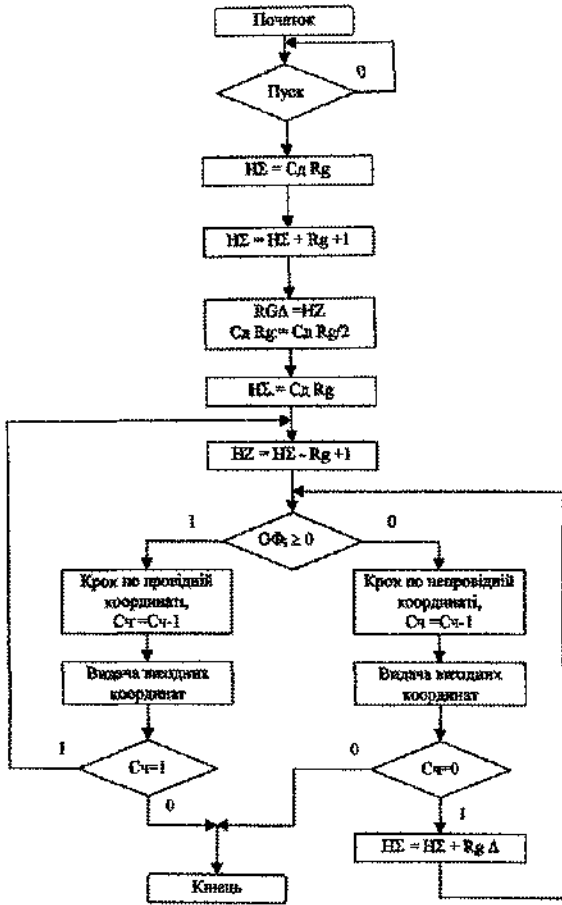


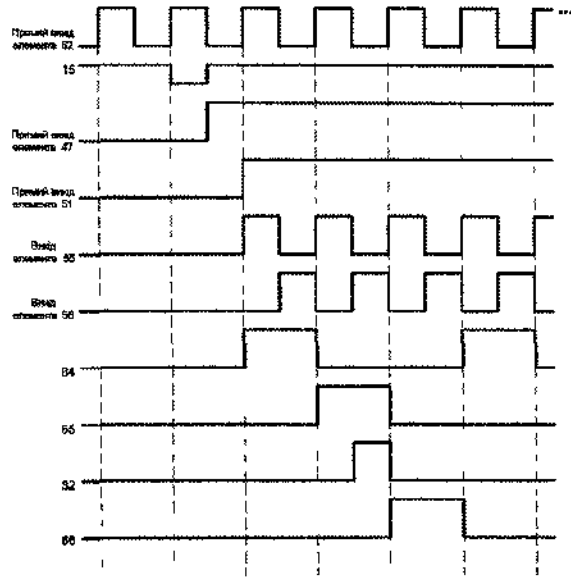
Fig 4



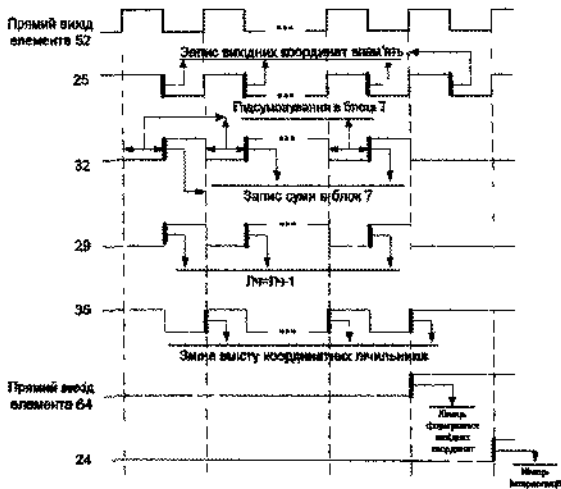
Фиг 6



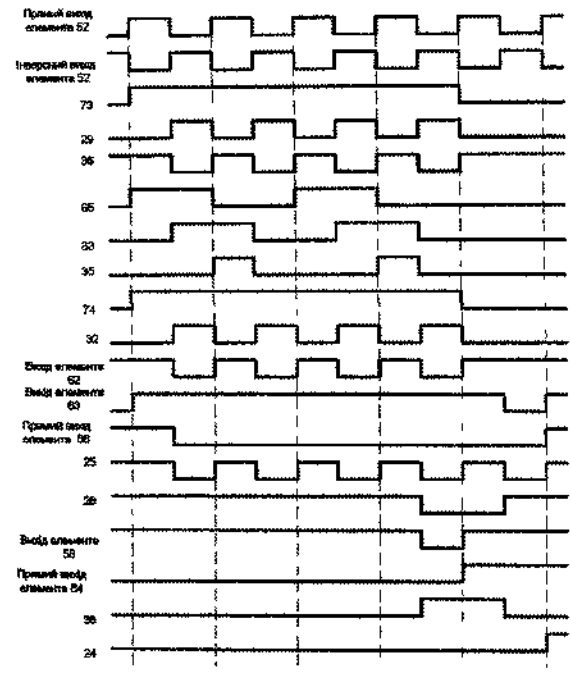
Фиг 7



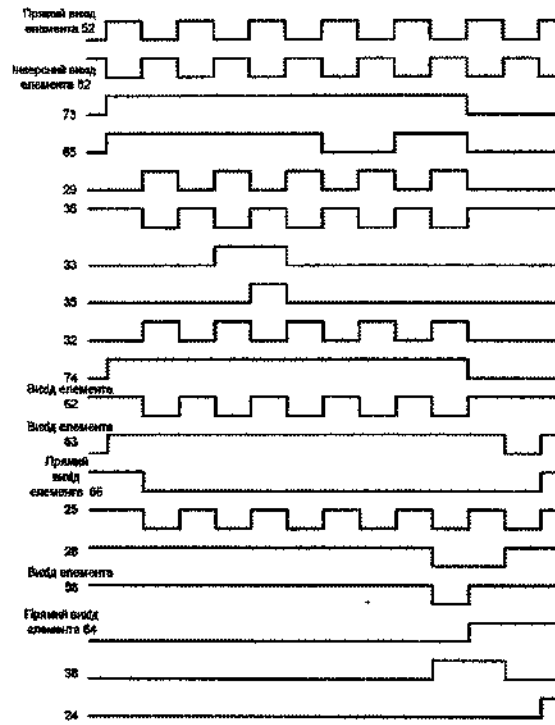
Фиг 9



Фиг 8



Фиг 10



Фиг 11

ДП «Український інститут промислової власності» (Укрпатент)
 вул. Сим'ї Хохлових, 15, м. Київ, 04119, Україна
 (044) 456 – 20 – 90

ТОВ «Міжнародний науковий комітет»
 вул. Артема, 77, м. Київ, 04050, Україна
 (044) 216 – 32 – 71