

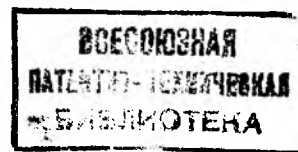


СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1642509 A1

(51)5 G 09 G 3/28

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР



ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(21) 4377096/24

(22) 10.02.88

(46) 15.04.91. Бюл. № 14

(71) Винницкий политехнический институт и
Специальное конструкторско-технологиче-
ское бюро "Модуль" Винницкого политехни-
ческого института

(72) А.М.Петух, О.А.Подольский, А.Н.Рома-
нюк, Д.Т.Ободник и Н.И.Сорока

(53) 681.327(088.8)

(56) Авторское свидетельство СССР
№ 1348898, кл. G 09 G 3/28, 1985.

Авторское свидетельство СССР
№ 813502, кл. G 09 G 3/28, 1978.

(54) УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ
ВЕКТОРОВ НА ГАЗОРАЗРЯДНОЙ ИНДИ-
КАТОРНОЙ ПАНЕЛИ

(57) Изобретение относится к автоматике и

Изобретение относится к устройствам
отображения информации и предназначено
для воспроизведения графической инфор-
мации на газоразрядной индикаторной па-
нели.

Цель изобретения – повышение быстро-
действия.

На фиг. 1 представлена блок-схема ус-
ройства; на фиг. 2 – формат управляющего
слова, на фиг. 3 и 4 – временные диаграммы
работы устройства.

Устройство содержит линейный интер-
полятор 1, первый триггер 2, первый эле-
мент ИЛИ 3, элемент ИСКЛЮЧАЮЩЕЕ
ИЛИ 4, первый элемент И 5, второй элемент
ИЛИ 6, регистр 7, первый счетчик 8, второй
триггер 9, первый 10 и второй 11 коммутато-
ры, третий элемент ИЛИ 12, сумматор 13,
второй 14 и третий 15 элементы И, первый
одновибратор 16, второй счетчик 17, четвер-

2

вычислительной технике и может быть ис-
пользовано для воспроизведения графиче-
ской информации в системах отображения
на газоразрядных индикаторных панелях.
Цель изобретения – повышение быстродей-
ствия. Поставленная цель достигается вво-
дом в устройство двух триггеров, трех
коммутаторов, третьего элемента И, четы-
рех элементов ИЛИ, второго одновибрато-
ра, дешифратора, третьего счетчика,
элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, блока по-
стоянной памяти и интерполятора, что обес-
печивает формирование с помощью
интерполятора участка аппроксимируемой
прямой по ведущей координате и одновре-
менно воспроизведение целого линейного
участка графика при управлении от блока
постоянной памяти. 4 ил.

тый 18 и пятый 19 элементы И, блок 20
постоянной памяти (ПЗУ), второй одновиб-
ратор 21, дешифратор 22, третий счетчик 23,
третий коммутатор 24, первый 25 и второй
26 блоки выбора по координатам X и Y,
матричную индикаторную панель 27, вход
28 начальной координаты X устройства, пер-
вый управляющий 29 вход устройства, вход
30 знака приращения X- координаты устрой-
ства, второй 31 управляющий вход устрой-
ства, вход "Пуск" 32 устройства, входы
приращений по X 33 и по Y 34 координатам,
вход 35 знака приращения Y-координаты,
вход 36 начальной координаты Y устройст-
ва.

Устройство работает следующим обра-
зом.

При воспроизведении отрезка прямой с
определенной заданной точки осуществля-
ется начальная установка третьего 23 и вто-

(19) SU (11) 1642509 A1

рого 17 счетчиков (т. е. выполняется команда позиционирования). Для этого на входы 28 и 36 выставляются соответственно координаты X и Y начальной точки при $|\Delta X| > |\Delta Y|$, где $\Delta X, \Delta Y$ – значения приращения, определяющие заданный вектор. При $|\Delta X| \leq |\Delta Y|$ на входы 28 и 36 устройства выставляются соответственно координаты X_n и Y_n . После установки на входах 28 и 36 координат начальной точки внешнее устройство вырабатывает сигнал "Позиционирование", поступающий на вход 29 устройства. По этому сигналу второй триггер 9 устанавливается в единичное состояние. Поскольку выход второго триггера 9 соединен с младшим разрядом информационного входа счетчика 8, а остальные разряды заземлены, то под воздействием сигнала "Позиционирование" в счетчик 8 записывается значение единицы, так как на установочный вход счетчика 8 от первого элемента ИЛИ 3 поступает активный уровень сигнала записи.

Сигналом "Позиционирование" осуществляется запись координат начальной точки в счетчиках 17 и 23, а также значения четырех младших разрядов с входа 28 устройства в регистр 7. Последнее достигается путем установки в единичное состояние триггера 2, выход которого соединен с первым управляющим входом регистра 7, а также подачи на второй управляющий вход активного уровня сигнала записи от элемента ИЛИ 3.

На входы 30 и 35 от внешнего устройства подаются сигналы, соответствующие знакам приращений. На вход 30 поступает сигнал, соответствующий знаку большего приращения, а на вход 35 – меньшего приращения, причем уровень сигнала лог. "0" соответствует положительному знаку. На вход 31 устройства от внешнего устройства поступает уровень "0", если $|\Delta X| \geq |\Delta Y|$, и уровень логической единицы, если $|\Delta X| < |\Delta Y|$. Сигналы на входах 30, 31 и 35 не изменяются в течение всего цикла отображения вектора.

Задание вектора осуществляется приращениями ΔX и ΔY , которые поступают от внешнего устройства на входы 33 и 34 соответственно. После этого внешнее устройство выставляет на вход 32 сигнал "Пуск", по которому предлагаемое устройство начинает автономную работу по отображению вектора.

Временные диаграммы протокола обмена между внешним и предлагаемым устройствами отражены на фиг. 3.

На фиг. 3 приведены временные диаграммы работы предлагаемого устройства при отображении им вектора со следующими параметрами: $X_n = 10$; $Y_n = 4$; $\Delta X = 11$; $\Delta Y = 2$. При этом предполагается, что начальный обмен между внешним и предлагаемым устройствами произведен. Данные временные диаграммы соответствуют моменту времени, когда внешнее устройство сформировало на входе 32 предлагаемого устройства сигнал "Пуск" и последнее начало автономную работу по отображению вектора. Как было показано ранее, в процессе начального обмена триггер 9 установлен в состояние логической единицы. При этом на установочном входе счетчика 8 присутствует активный уровень записи. Так как выход триггера 9 соединен с младшим разрядом информационного входа счетчика 8, остальные разряды которого заземлены, то в последний и записывается значение логической единицы. На матричной индикаторной панели может отображаться одно временно до P точек.

Рассмотрим работу устройства при $P=16$.

Линейный интерполятор 1 формирует линейный участок вектора, отображение которого происходит в случаях появления комбинированного (диагонального) перемещения, выхода линейного участка за пределы группы из шестнадцати точек и окончания интерполяции всего вектора. В этих случаях на выходе третьего элемента ИЛИ 12 появляется сигнал, запускающий первый одновибратор 16. Импульс записи с выхода первого одновибратора 16 поступает на стробирующие входы блоков 25 и 26 выбора по координатам.

Старшие разряды управляющего слова для блока выбора по координатам определяют номер группы, состоящей из 16 точек, который задается двоичным кодом.

Младшие разряды управляющего слова определяют положение светящихся точек в заданной группе. Предлагаемое устройство формирует управляющие слова блоков 25 и 26 выбора по координатам для ведущей и ведомой координат. В случае ведомой координаты шестнадцать младших разрядов управляющего слова содержат только одну единицу. В случае ведущей координаты количество подряд идущих единиц может колебаться от единицы до шестнадцати.

При поступлении на вход 29 с внешнего устройства сигнала "Позиционирование" последний устанавливает первый 2 и второй 9 триггеры в состояние логической единицы. При этом в регистр 7 записываются четыре

младших разряда, поступающих с входа 28. Остальные записываются в третий счетчик 23. Этот же сигнал записывает в первый счетчик 8 единицу, поступающую с выхода второго триггера 9, а во второй счетчик 17 – данные, поступающие с входа 36.

По сигналу "Пуск", поступающему на вход 32, линейный интерполятор 1 начинает вырабатывать на своих первом и втором выходах импульсы, соответствующие координатным приращениям. Если импульсы присутствуют только на одном из указанных выходов, то, проходя через элемент ИСКЛЮЧАЮЩЕЕ ИЛИ 4, они приводят к увеличению содержимого первого счетчика 8 и сбрасывают второй 9 триггер в "0". Поскольку первый триггер 2 установлен в состояние логической единицы, то на выход регистра 7 поступают данные с его второго входа, указывающие на начало первого линейного участка интерполируемого вектора относительно начала группы из 16 разрядов.

В случае движения вдоль ведущей оси в положительном направлении признаком выхода линейного участка за пределы группы из 16 разрядов будет переполнение сумматора 13, на первый вход которого поступает содержимое регистра 7 через коммутатор 11 в прямом коде, а на второй вход – содержимое первого счетчика 8, в результате чего первый одновибратор 16 выдает импульс записи, который записывает в блоки 25 и 26 выбора по координатам управляющие слова и запрещает работу интерполятора 1. В момент возникновения сигнала переполнения содержимое сумматора 13 равно нулю, что свидетельствует о том, что следующий линейный участок начинается с нулевой позиции группы из 16 разрядов. Данные с выхода сумматора 13 поступают на первый вход регистра 7 через первый коммутатор 10 в прямом коде. По окончании импульса записи на выходе второго одновибратора 21 появляется кратковременный импульс, который сбрасывает первый триггер 2 в состояние логического нуля и, проходя через первый 3 элемент ИЛИ, записывает в регистр 7 данные с выхода первого 10 коммутатора, а в первый счетчик 8 – код нуля, так как второй триггер находится в состоянии "0". Этот же импульс производит увеличение содержимого третьего счетчика 23 на единицу.

Устройство переходит к формированию следующего линейного участка.

Если движение вдоль ведущей координаты происходит в отрицательном направлении, то признаком выхода линейного участка за пределы группы из 16 разрядов будет переполнение сумматора 13, на вто-

рой вход которого поступает содержимое первого счетчика 8, а на первый вход через второй коммутатор 11 поступает инверсное содержимое регистра 7 (начало линейного участка относительно правой границы группы из 16 разрядов). Импульс записи, который формируется на выходе первого одновибратора 16, записывает в блоки 25 и 26 выбора по координатам управляющие слова и запрещает работу интерполятора 1. Содержимое сумматора 13 равно нулю (начало следующего линейного участка относительно правого края группы из 16 разрядов) и поступает на правый вход регистра 7 через первый коммутатор 10 в инверсном коде (начало следующего линейного участка относительно левого края группы из 16 разрядов). По окончании импульса записи второй одновибратор 21 вырабатывает кратковременный импульс, который сбрасывает первый триггер 2 в состояние "0" (при последующих отображениях линейных участков импульс с выхода второго одновибратора 21 подтверждает нулевое состояние первого триггера 2. Этот же импульс, проходя через первый элемент ИЛИ 3, записывает в регистр 7 данные, поступающие с выхода первого 10 коммутатора, а в первый счетчик 8 – код нуля, так как второй 9 триггер находится в состоянии логического нуля, а поступающая на вход четвертого элемента И 18, уменьшает содержимое третьего счетчика 23 на единицу.

Устройство переходит к формированию следующего линейного участка.

Отображение линейного участка происходит при выработке линейным интерполятором 1 комбинированного (диагонального) перемещения. В этом случае импульс, который вырабатывает первый элемент И 5, проходя второй элемент ИЛИ 6, устанавливает второй триггер 9 в состояние логической единицы, а проходя через третий элемент ИЛИ 12, разрешает работу первого одновибратора 16. Импульс, который формирует первый одновибратор 16, поступая на стробирующие входы блоков 25 и 26 выбора по координатам, записывает в них управляющие слова, соответствующие отображаемому линейному участку, а также запрещает работу линейного интерполятора 1. По окончании указанного импульса второй одновибратор 21 вырабатывает кратковременный импульс, который сбрасывает первый 2 триггер в "0" в случае, если отображаемый линейный участок является первым, или подтверждает нулевое состояние первого 2 триггера, если отображаемый линейный участок не является первым. Этот же импульс, проходя первый элемент ИЛИ

3, записывает в регистр 7 данные с выхода первого коммутатора 10, а в первый счетчик 8 – код единицы с выхода второго триггера 9.

Если движение осуществляется в положительном направлении вдоль ведомой оси, то при наличии импульса на выходе второго одновибратора 21 происходит увеличение содержимого второго 17 счетчика на единицу, при движении в отрицательном направлении происходит уменьшение содержимого 17 на единицу. Содержимое счетчика 23 не изменяется.

Сигнал записи формируется также в том случае, когда линейный интерполятор 1 выработывает на своем третьем выходе сигнал об окончании интерполяции вектора.

Сигнал об окончании процесса аппроксимации отрезка прямой, являющийся сигналом запроса блоком 1 нового задания отрезка прямой, формируется на третьем выходе блока 1.

Временные диаграммы работы устройства приведены на фиг. 3 и 4 для отрезка прямой с начальной точкой $X_0=10, Y_0=4$ и $X=11, Y=2$ (фиг. 3). Для указанного примера присущи все характерные ситуации в работе устройства.

На временной диаграмме, приведенной на фиг. 4 имеют место следующие обозначения: "А" – установка блока в состояние А; +1 – изменение содержимого блока на единицу.

Блок 20 постоянной памяти формирует 16 младших разрядов управляющего слова для ведущей координаты. В этом случае количество подряд идущих единиц может изменяться в диапазоне от 1 до 16.

На первый адресный вход блока 20 с входа 30 поступает код знака большего приращения. На вторые адресные входы с выхода регистра 7 поступает информация о начале линейного участка относительно начала группы из 16 разрядов. На третьи адресные входы поступает с выхода счетчика 8 информация о количестве единиц в линейном участке. Причем на втором и третьем адресных входах возможны лишь такие комбинации, при которых сумма кодов на вторых и третьих адресных входах меньше или равна 16.

В случае положительного большего приращения на выходе блока 20 формируется код по следующему принципу: в m старших разрядах формируются нули (m – код на вторых адресных входах), в последующих n разрядах формируются единицы (n – код на третьих адресных входах), в остальных $16-(m+n)$ разрядах формируются нули.

В случае отрицательного большего приращения на выходе блока 20 формируется

код по следующему принципу: в $(m-n)$ старших разрядах формируются нули, в последующих n разрядах – единицы, в оставшихся разрядах – нули.

5 Функциональная схема коммутатора 24 реализована на микросхемах К531КП1 1П. При единичном уровне сигнала на управляющем входе на первый и второй выходы коммутатора 24 передается значение операндов с входом X_1 , а при значении логического нуля – с входов X_2 .

10 Коммутаторы 10 и 11 представляют собой блок элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, первые входы которых соединены и образуют управляющий вход, а на вторые входы поступает значение операнда. При значении лог. "1" на управляющем входе осуществляется инверсия входного операнда, т. е. на выходе коммутатора оказывается проинвертированное значение операнда на его информационном входе.

15 В известных устройствах осуществляется поточечное воспроизведение векторов. Так как время поджига одной точки на газоразрядной индикаторной панели переменного тока составляет 20 мкс, то среднее время отображения вектора из M точек (M – большее приращение) составляет $20 \times M$ мкс.

30 В предлагаемом устройстве отображается одновременно целый линейный участок вектора, среднее время отображения вектора составляет $20 \times T + 20 \left[\frac{M}{16} \right]$ мкс, где T – меньшее приращение, 16 – число одно-временного поджига группы точек.

35 Сопоставление приведенных выражений показывает, что во втором случае достигнуто существенное повышение быстродействия.

40 Ф о р м у л а и з о б р е т е н и я

Устройство для формирования векторов на газоразрядной индикаторной панели, содержащее блоки выбора по координатам X и Y , выходы которых являются выходами устройства для подключения к газоразрядной индикаторной панели, сумматор, первый информационный вход которого подключен к выходу первого счетчика, регистр, первый информационный вход которого подключен к выходу сумматора, первый и второй элементы ИЛИ, первый элемент И, второй счетчик, первый одновибратор, отличающееся тем, что, с целью повышения быстродействия, в него введены два триггера, три коммутатора, третий элемент ИЛИ, со второго по пятый элементы И, блок постоянной памяти, второй одновибратор, дешифратор, третий счетчик, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ и

интерполятор, первый управляющий и первый, второй информационные входы которого являются соответственно входами "Пуск" и приращений по X и Y координатам, первый выход интерполятора соединен с первыми входами элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и первого элемента И, второй вход которого соединен с вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход которого соединен со счетным входом первого счетчика и входом "Установка единиц" второго триггера, вход "Установка нуля" которого подключен к выходу второго элемента ИЛИ, первый вход которого соединен с вторым входом первого элемента ИЛИ, с входом "Установка единиц" первого триггера, с установочными входами второго и третьего счетчиков и является первым управляющим входом устройства, второй вход второго элемента ИЛИ соединен с выходом первого элемента И и с первым входом третьего элемента ИЛИ, второй вход которого подключен к третьему выходу интерполятора, выход третьего элемента ИЛИ соединен с входом первого одновибратора, а третий вход соединен с первыми входами четвертого и пятого элементов И и с выходом переполнения сумматора, информационные выходы которого соединены с информационными входами первого коммутатора, управляющий вход которого соединен с управляющим входом второго коммутатора, с вторыми входами четвертого и пятого элементов И, с первым адресным входом блока постоянной памяти и является первым входом "Знак приращения" устройства, выход первого коммутатора соединен с первым информационным входом регистра, второй информационный вход которого соединен с информационным входом третьего счетчика и является входом начальной координаты X устройства, первый управляющий вход регистра подключен к выходу первого триггера, второй управляющий вход соединен с

выходом первого элемента ИЛИ и с установочным входом первого счетчика, а выход соединен с вторым адресным входом блока постоянной памяти и информационным входом второго коммутатора, выход которого соединен с вторым информационным входом сумматора, третий адресный вход блока постоянной памяти подключен к выходу первого счетчика, а выход блока постоянной памяти и выход третьего счетчика подключены к информационным входам первой группы третьего коммутатора, первый и второй выходы которого соединены с информационными входами блоков выбора по координатам X и Y соответственно, стробирующие входы которых - с выходом первого и входом второго одновибраторов и с вторым управляющим входом интерполятора, выход второго одновибратора соединен с третьими входами четвертого и пятого элементов И, с входом "Установка нуля" первого триггера, с вторым входом первого элемента ИЛИ и с первыми входами второго и третьего элементов И, вторые входы которых являются вторым входом "Знак приращения" устройства, а третьи входы соединены с информационным входом первого счетчика и с выходом второго триггера, выходы второго и третьего элементов И подключены соответственно к вычитающему и суммирующему входам второго счетчика, информационный вход которого является входом начальной координаты Y устройства, выходы младших разрядов второго счетчика подключены к информационному входу дешифратора, выходы которого и выходы старших разрядов второго счетчика подключены к информационным входам второй группы третьего коммутатора, выходы четвертого и пятого элементов И подключены соответственно к вычитающему и суммирующему входам третьего счетчика, управляющий вход третьего коммутатора является вторым управляющим входом устройства.

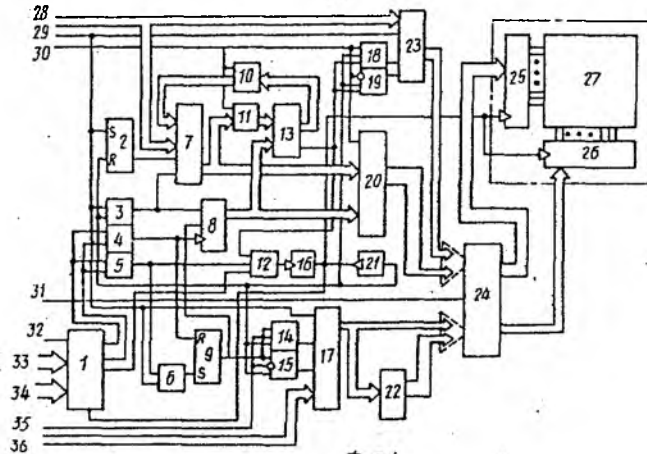
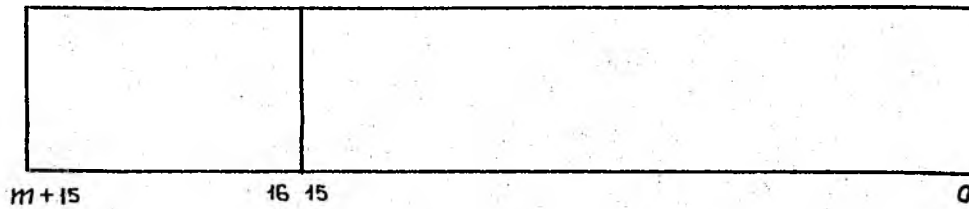
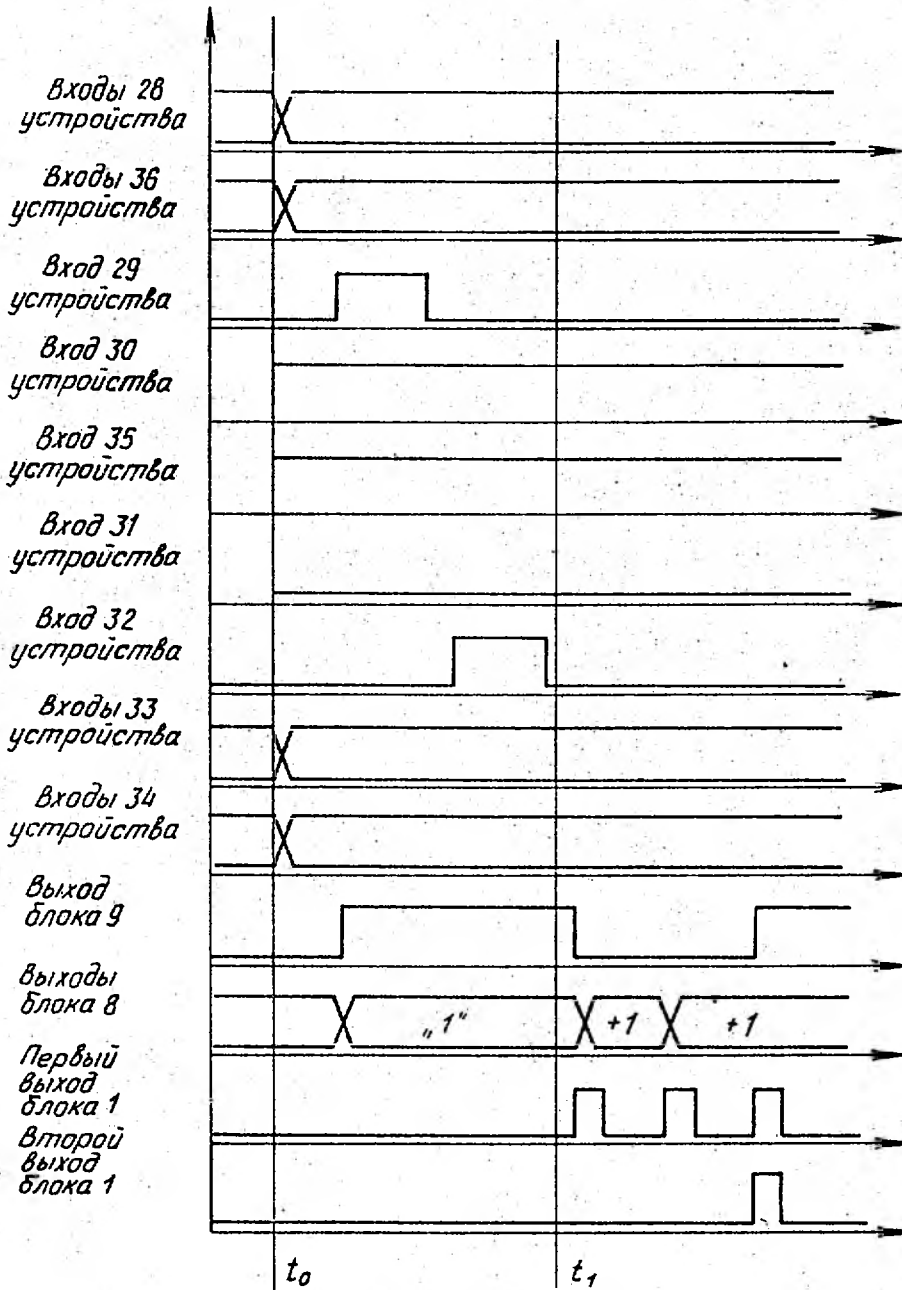


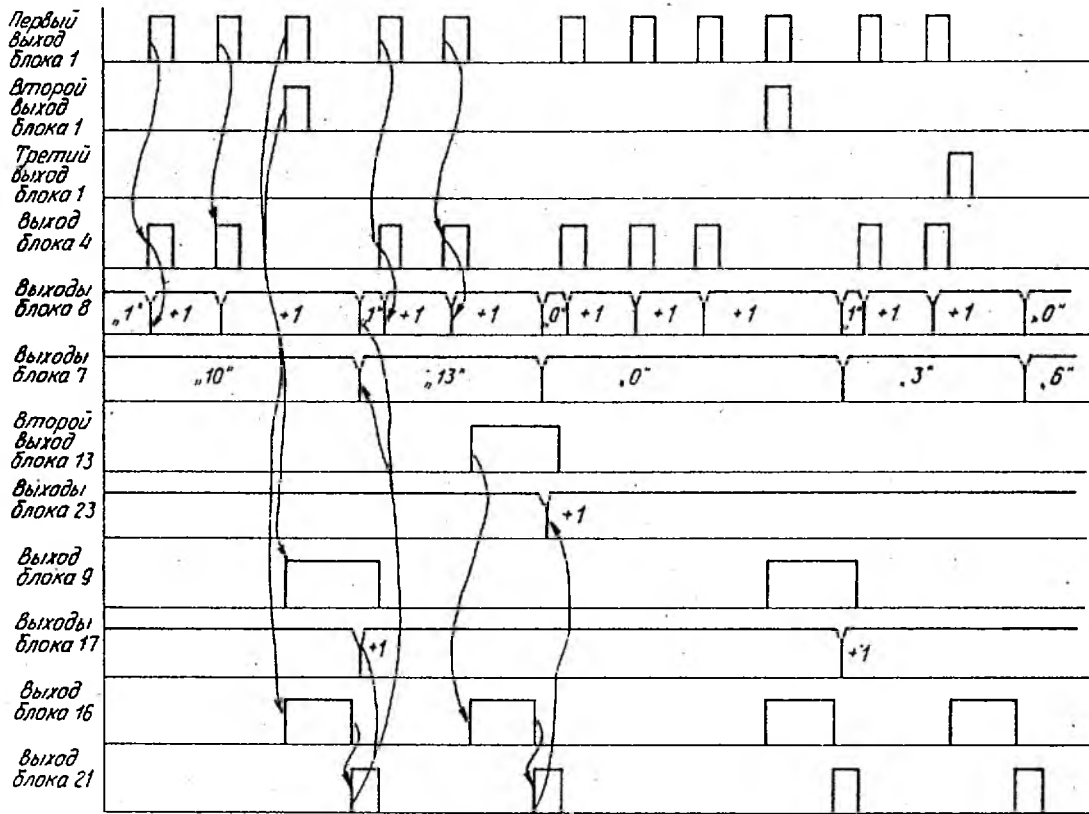
Fig. 1



Фиг. 2



Фиг. 3



Фиг.4

Редактор Л.Веселовская Составитель Е.Конюшенко
 Техред М.Моргентал Корректор Т.Палий

Заказ 1150 Тираж 295 Подписное
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
 113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101