



УКРАЇНА

(19) UA

(11) 60624

(13) A

(51) 7 G11B5/09

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА ВІНАХІДВидається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ КАНАЛЬНОГО КОДУВАННЯ

1

2

(21) 2003010395

(22) 16 01 2003

(24) 15 10 2003

(46) 15 10 2003, Бюл. № 10, 2003 р.

(72) Марценюк Валерій Пантелеймонович, Родін Дмитро Сергійович

(73) ВІННИЦЬКИЙ ДЕРЖАВНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

(57) Пристрій каналного кодування, який містить генератор синхроімпульсів, перший, другий та третій лічильники імпульсів, інвертор, схему І, формувач імпульсів, перший та другий лічильні тригери, перший та другий реєстри зсуву, паралельний реєстр, перший та другий блоки пам'яті, блок запису, цифровий компаратор, шину опорного коду та вхідну шину, причому вхідна шина під'єднана до інформаційного входу першого реєстра зсуву, вхід синхронізації якого з'єднаний зі входом синхронізації третього лічильника імпульсів третім виходом другого лічильника імпульсів, вихід генератора синхроімпульсів під'єднано до входів синхронізації першого та другого лічильника імпульсів, вхід інвертора з'єднано з входом синхронізації паралельного реєстра, а вихід інвертора під'єднано до входу синхронізації першого лічильного тригера, вихід якого під'єднано до входу встановлення режиму роботи другого реєстра зсуву, а вхід встановлення нуля зв'язано з виходом формувача імпульсів, перший-десятий виходи паралельного реєстра під'єднано до першого-десятого виходів першого реєстра зсуву, а перший-десятий виходи паралельного реєстра з'єднано з першим-десятим

виходами цифрового компаратора, входи якого також з'єднано з шиною опорного коду, перший-восьмий виходи паралельного реєстра з'єднано з першим-восьмим виходами першого та другого блока пам'яті, перші-десяти виходи першого та другого блока пам'яті під'єднано до першого-десятого інформаційного входу другого реєстра зсуву, вихід цифрового компаратора під'єднано до одинадцятого входу третього реєстра, вихід якого з'єднано з входом синхронізації другого тригера, прямий вихід якого під'єднано до блока запису, а інверсний - до свого інформаційного входу, який відрізняється тим, що в нього введено схему 2I-NI та другий елемент І, дешифратор, третій та четвертий блоки пам'яті, причому перший-другий вихід третього лічильника імпульсів під'єднано до першого-другого входу схеми 2I-NI виходи якої з'єднано з входом синхронізації паралельного реєстра та формувача імпульсів, а перший та другий входи першого елемента І з'єднано з першим та другим виходами першого лічильника імпульсів, вихід першого елемента І під'єднано до входу інвертора, перший-третій виходи другого лічильника імпульсів під'єднано до першого-третього виходів другого елемента І відповідно, вихід якого з'єднано з входом встановлення в одиницю другого лічильника імпульсів, дев'ятий-десятий виходи другого реєстра під'єднано відповідно до першого-другого виходів дешифратора, перший-четвертий виходи якого під'єднано до входів управління режимами першого, другого, третього та четвертого блоків пам'яті

Вінахід відноситься до обчислювальної техніки, а саме, до пристроїв формування сигналів для високо щільного запису цифрової інформації на магнітний носій

Відомий пристрій для магнітного запису цифрової інформації (А с СРСР №1674232 м.кл., G11B5/09, 20/00, бюл. №32-1991), який розрахований на збільшення щільності магнітного запису за рахунок перекодування інформації в каналний

код Каутса-Фібоначі з параметрами $n=8$, $m=9$, $d=0$, $k=3$

Недоліком пристрою є невисока щільність запису внаслідок малого значення вікна детектування

За прототип обрано пристрій каналного кодування (патент України №36869 м.кл., G11B5/09, 16 04 2001, бюл. №3-2001), який містить генератор синхроімпульсів, перший, другий та третій лічиль-

(13) A
(11) 60624
(19) UA

ники імпульсів, перший та другий інвертори, формувач імпульсів, перший та другий лічильні тригери, схему І, перший та другий регістри зсуву, паралельний регістр, перший блок пам'яті, цифровий компаратор, блок запису, шину опорного коду та вхідну шину, під'єднану до інформаційного входу першого регістру зсуву, перший-восьмий виходи якого з'єднані з першим-восьмим інформаційними входами паралельного регістра, синхровходи першого та другого лічильників імпульсів з'єднані з виходом генератора, синхроімпульсів, вихід першого лічильника імпульсів під'єднаний до входу першого інвертора і синхровходу другого регістра зсуву, перший та другий виходи другого лічильника з'єднані з першим та другим входами елемента "І", вихід якого з'єднаний з R-входом установки в нуль другого лічильника імпульсів, другий вихід якого також під'єднано до синхровходу першого регістру зсуву і до синхровходу третього лічильника імпульсів, вихід якого з'єднаний з виходом другого інвертора, вихід якого під'єднаний до синхровходу паралельного регістру і входу формувача імпульсів, вихід якого з'єднаний з виходом установки в одиницю другого лічильного тригера, вхід синхронізації якого під'єднано до виходу першого інвертора, при цьому вихід другого лічильного тригера з'єднаний з E-входом установки режиму роботи другого регістра зсуву, вихід якого під'єднано до входу синхронізації першого лічильного тригера, прямий вихід якого під'єднано до блоку запису, а зворотній до інформаційного D-входу другого лічильного тригера, перший-восьмий виходи паралельного регістра з'єднані з першим-восьмим входами цифрового компаратора, а перший-п'ятий виходи паралельного регістра з першим-восьмим входами цифрового компаратора, перший-п'ятий виходи паралельного регістра з першим-п'ятим адресними входами першого запам'ятовуючого пристрою, виходи якого під'єднані до першого-п'ятого інформаційних входів другого регістру зсуву, шина опорного сигналу з'єднана з першим-восьмим входами цифрового компаратора, крім цього другий запам'ятовуючий пристрій, перший-четвертий інформаційні входи якого під'єднані до шостого-дев'ятого виходів паралельного регістру, а виходи до шостого-дев'ятого входів другого регістру зсуву, вихід цифрового компаратора під'єднано до десятого входу другого регістра зсуву, дев'ятий вихід першого регістра зсуву під'єднано до дев'ятого входу паралельного регістра, шина опорного сигналу з'єднана з дев'ятим входом цифрового компаратора

Недолік пристрою - недостатня щільність запису цифрової інформації на магнітний носій

В основу винаходу поставлено задачу збільшення щільності запису цифрової інформації на магнітний носій при збереженні умов самосинхронізації

Поставлена задача досягається за рахунок введення нових блоків та зв'язків між ними, що забезпечує збільшення щільності запису інформації на магнітний носій при використанні перекодування в код Каутса-Фібоначі з параметрами $n=10$, $m=11$, $d=0$, $k=3$

Для цього пристрій каналного кодування, який містить генератор синхроімпульсів, перший,

другий та третій лічильники імпульсів, інвертор, схему І, формувач імпульсів, перший та другий лічильні тригери, перший та другий регістри зсуву, паралельний регістр, перший та другий блоки пам'яті, блок запису, цифровий компаратор, шину опорного коду та вхідну шину, причому вхідна шина під'єднана до інформаційного входу першого регістра зсуву, вхід синхронізації якого з'єднаний зі входом синхронізації третього лічильника імпульсів третім виходом другого лічильника імпульсів, вихід генератора синхроімпульсів під'єднано до виходів синхронізації першого та другого лічильника імпульсів, вхід інвертора з'єднано з виходом синхронізації паралельного регістра А вихід інвертора під'єднано до входу синхронізації першого лічильного тригера, вихід якого під'єднано до входу встановлення режиму роботи другого регістра зсуву, а вхід встановлення нуля зв'язано з виходом формувача імпульсів, перший-десятий входи паралельного регістру під'єднані до першого-десятого виходів першого регістра зсуву, а перший-десятий виходи паралельного регістра з'єднані з першим-десятим входами цифрового компаратора, входи якого також з'єднані з шиною опорного коду, перший-восьмий виходи паралельного регістра з'єднані з першим-восьмим входами першого та другого блоку пам'яті, перші-десяті виходи першого та другого блоку пам'яті під'єднані до першого-десятого інформаційного входу другого регістра зсуву, вихід цифрового компаратора під'єднано до одинадцятого входу третього регістра, вихід якого з'єднано з входом синхронізації другого тригера, прямий вихід якого під'єднано до блока запису, а інверсний до свого інформаційного входу, який відрізняється тим, що в нього введено схему 2I-NI та другий елемент "І", дешифратор, третій та четвертий блоки пам'яті, причому перший-другий вихід третього лічильника імпульсів під'єднані до першого-другого входу схеми 2I-NI виходи якої з'єднані з входом синхронізації паралельного регістра та формувача імпульсів, а перший та другий входи першого елемента "І" з'єднані з першим та другим виходами першого лічильника імпульсів, вихід першого елемента "І" під'єднано до входу інвертора, перший-третій виходи другого лічильника імпульсів під'єднані до першого-третього входів другого елемента "І" відповідно, вихід якого з'єднано з входом встановлення в одиницю другого лічильника імпульсів, дев'ятий-десятий виходи другого регістра під'єднані відповідно до першого-другого входів дешифратора, перший-четвертий виходи якого під'єднані до входів управління режимами першого, другого, третього та четвертого блоків пам'яті

На фіг 1 представлено функціональну схему пристрою каналного кодування На фіг 2 представлені часові діаграми роботи пристрою каналного кодування

Пристрій складається з генератора (1), під'єданого виходом до лічильного входу першого (2) і другого (3) лічильника імпульсів Виходи першого лічильника (2) з'єднані з входами першого елемента "І" (7), вихід якого під'єднаний до інвертора (8) та синхровходу третього регістра зсуву (19), вихід інвертора (8) з'єднаний з синхровходом першого тригера (13), вихід якого під'єднаний до керуючого

входу третього регістра (19), вихід якого з'єднаний з лічильним входом другого тригера (20), інверсний вихід якого з'єднано з інформаційним входом цього тригера, а прямий вихід з'єднано з входом блоку запису (21). Вихід блоку запису (21) з'єднується з магнітною голівкою (не показаний). Виходи другого лічильника імпульсів (3) зв'язані через другий елемент "І" (9) з його входом скидання в нуль. При цьому один з виходів другого лічильника (3) під'єднаний до синхровходу третього лічильника імпульсів (4) та синхровходу першого регістру (5). Виходи третього лічильника імпульсів (4) під'єднані до входів схем 2I-NI (10), вихід якої з'єднано з формувачем імпульсів (12) та синхровходом другого регістру (14). Вихід формувача імпульсів (12) з'єднано з входом встановлення в одиницю першого тригера (13). До інформаційного входу D першого регістру (15) підключена вхідна шина (22), перший-десятий інформаційні виходи цього регістру під'єднані до першого-десятого інформаційних входів другого регістру (11). Перший-десятий виходи другого регістру (11) з'єднані з першим-десятим A входами компаратора (14), а входи (B) компаратора (14) під'єднані до шини опорного сигналу (23), вихід компаратора з'єднаний з інформаційним входом D11 третього регістра (19). Перший-восьмий виходи другого регістру (11) під'єднані до першого-восьмого адресних входів (A1-A8) першого (15), другого (16), третього (17) та четвертого (18) блоків пам'яті, виходи яких під'єднані до першого-десятого інформаційних входів третього регістра (19). Виходи 9 та 10 другого регістра (11) під'єднані до входів дешифратора (6), виходи якого з'єднані з входами установочного режиму роботи E відповідно, першого (15), другого (16), третього (17) та четвертого (18) блоків пам'яті.

В запропонованому пристрої кодування двійкового десяти розрядного коду в одинадцяти розрядний код Каутса-Фібоначі інформаційне десяти розрядне слово розвертається за допомогою першого регістра (5) з послідовної двійкової форми в паралельну. В подальшому за допомогою елементів 15, 16, 17, 18, це слово перетворюється в одинадцяти розрядне кодове слово Каутса-Фібоначі. За допомогою третього регістра (19) паралельне кодове одинадцяти розрядне слово Каутса-Фібоначі також переводиться в послідовну форму і подається на блок запису (21) для подальшої реєстрації на магнітний носій (стрічка, диск).

Пристрій працює таким чином. Вхідний двійковий код розділяють на рівномірні часові послідовності по десять бітових інтервалів, перетворюють за допомогою каналних кодів Каутса-Фібоначі в одинадцяти символні послідовності і в подальшому в струм запису. Сигнал тактової частоти (фиг 2а), сформований генератором 1 ділиться на 10 за допомогою лічильника 2 (фиг 2б) та на одинадцять за допомогою лічильника 3 (фиг 2в). Інформаційні сигнали в двійковому коді з виходу першого регістра 5 записуються в другий регістр 11 в момент позитивного перепаду сигналу, який надходить з виходу схеми 2I-NI (10) (фиг 2г). Вихідні імпульси формувача 12 (фиг 2д) надходять на вхід встановлення в одиницю тригера 13, вихідний сигнал (фиг 2е) якого подається на вхід установки режиму роботи E третього регістра 19 і встановлює

режим паралельного чи послідовного зсуву. В блоках пам'яті 15, 16, 17, 18, виконується перекодування інформації з десяти розрядного двійкового коду в одинадцяти розрядний код Каутса-Фібоначі. Третій регістр 19 перетворює паралельний запис цього коду в послідовний зсув кодової інформації, яка після перетворення надходить в блок запису (21) для формування сигналів запису на магнітний носій.

В загальному випадку каналного кодування інформаційні комбінації з n - символів двійкового вхідного коду заміщується групою з m - символів каналного коду. При цьому відношення числа символів n до m визначає параметр, який називають кодовою швидкістю

$$V_k = n/m$$

Параметр кодової швидкості характеризує ступінь зменшення швидкості проходження інформації через фізичний канал магнітної реєстрації при її заміщенні за методами каналного кодування. Як правило, чим вища кодова швидкість каналного коду, тим менша його надлишковість

$$H = \frac{(m-n)}{n} \cdot 100\%$$

Канальні коди є кодами з обмеженням довжин серій нулів та одиниць. Обмеження довжин серій символів каналного коду дозволяє забезпечити можливість самосинхронізації каналу цифрової магнітної реєстрації. З точки зору самосинхронізації всі методи каналного кодування можуть бути охарактеризовані параметрами d та k , причому параметр d визначає мінімальну кількість нулів між двома одиницями (при реакції на одиницю), параметр k визначає максимальну кількість нулів між двома одиницями. Ступінь самосинхронізації буде тим більший, чим менше відношення максимальної та мінімальної довжин переходів намагніченості носія інформації, що визначаються як

$$T_{\min} = V_k \cdot (d+1) \cdot T$$

$$T_{\max} = V_k \cdot (d+1) \cdot T$$

де T - довжина тактового інтервалу, що відповідає одному біту, записаному за методом БПНМ (без повернення до нуля модифікований). Ступінь самосинхронізації оцінюється коефіцієнтом самосинхронізації, що визначається як

$$K_s = T_{\max} / T_{\min} = V_k \cdot (k+1) \cdot T / V_k \cdot (d+1) \cdot T = (k+1) / (d+1)$$

На практиці значення коефіцієнту самосинхронізації вибирають в межах

$$K_s = 2 \quad 4$$

Для визначення параметру густини переходу намагніченості носія інформації, що характеризує можливу щільність та швидкість реєстрації інформації використовують параметр, який називають коефіцієнтом можливої густини. Цей коефіцієнт визначається як

$$K_m = T_{\min} / T$$

і має тим більше значення, чим далі рознесені по магнітному носію переходи намагніченості. Рознесення переходів дозволяє зменшувати верхню частоту в спектрі каналного коду та звукувати АЧХ каналу або ж в існуючому каналі реєструвати інформацію з більшою швидкістю.

На практиці проведення операцій заміщення n - символів двійкової інформації m - символами

канального коду призводить до появи надлишковості l , при $d=0$ параметр $T_{\min} < T$. Тоді K_m , зменшується і швидкість реєстрації також зменшується. В той же час, за твердженням автора, надлишковість канального коду не знижує, а підвищує K_m , щільність та швидкість реєстрації при $d > 0$.

В той же час, можливе значення коефіцієнта збільшення швидкості реєстрації тісно, але обернено пропорційно пов'язане з таким параметром, як вікно детектування. Вікно детектування визначає можливість правильного розпізнавання імпульсів сигналів на виході каналу магнітної реєстрації і залежить від кодової швидкості та довжини тактового інтервалу

$$T_g = V_k \cdot T$$

Зменшення вікна детектування призводить до значного ускладнення схем відтворення (детектування) на виході каналу магнітної реєстрації.

Враховуючи практично взаємо-зворотню дію коефіцієнта густини переходів намагніченості та вікна детектування слід при виборі оптимального методу канального кодування застосувати деякий комплексний показник. Цей показник, назовемо його коефіцієнтом ефективної густини переходів намагніченості, визначається як

$$K_{em} = K_m \cdot T_g / T = K_{em} \cdot V_k$$

Виконавши деякі спрощення шляхом підстановки $T_g / T = V_k$, $T_{\min} = V_k \cdot (d+1) \cdot T$, $V_k = n/m$ одер-

жимо $K_{em} = n^2 \cdot (d+1) / m^2$ або $K_{em} = V_k^2 \cdot (d+1)$.

Використовуючи запропонований коефіцієнт K_{em} , вибір канального коду проводять виходячи з максимального його значення при $K_s=2-4$.

Задачу побудови оптимального канального коду можна вирішити шляхом використання рекурентних рядів Каутса-Фібоначі, для яких вага члена ряду в будь-якій позиції дорівнює деякій сумі попередніх членів ряду. Таке відображення членів ряду дозволяє, при проведенні операції кодування, одержувати обмежені серії нулів та одиниць, що забезпечує самосинхронізацію. Найбільш поширені числові ряди Каутса-Фібоначі і позначення відповідних їм канальних кодів наведені в таблиці 1.

Порівняльний аналіз відомих та запропонованих канальних кодів по параметрах синхронізації K_s , вікна детектування T_d , надлишковості H та коефіцієнтів густини переходів K_m та K_{em} дозволяє побудувати табл. 2. З табл. 2 можна зробити висновок, що при однаковому коефіцієнті самосинхронізації КФ коди з параметрами $n=10$, $m=11$, $d=0$, $k=3$ дозволяють забезпечити найбільш високе значення коефіцієнту ефективної густини переходів K_{em} . Причому K_{em} у кодів КФ зростає відповідно збільшенню кількості розрядів коду.

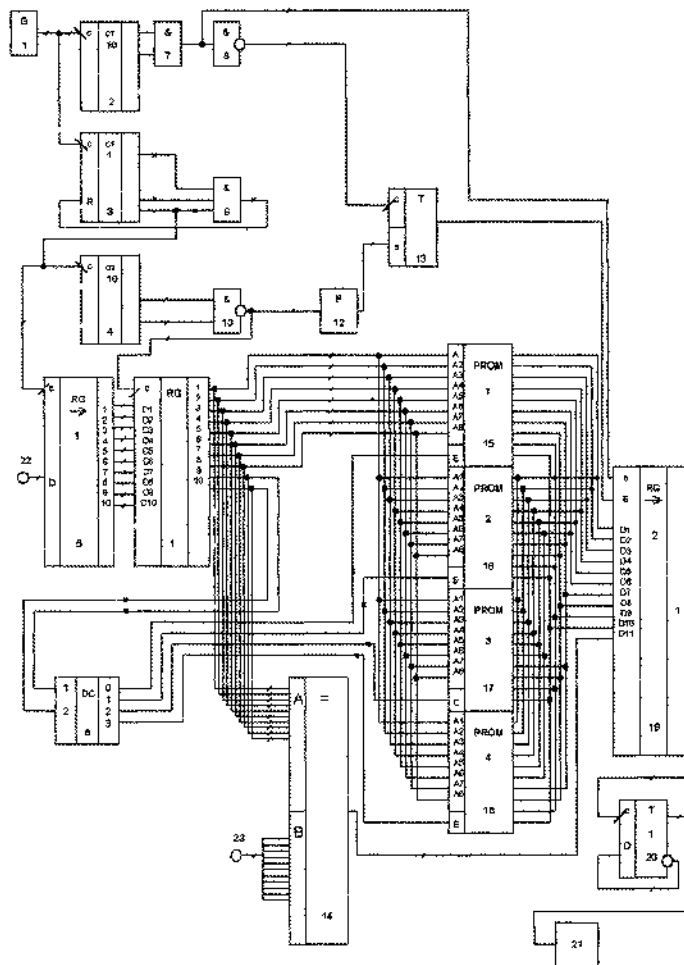
Використання винаходу дозволяє збільшити щільність запису інформації на магнітний носій при умові самосинхронізації.

Таблиця 1

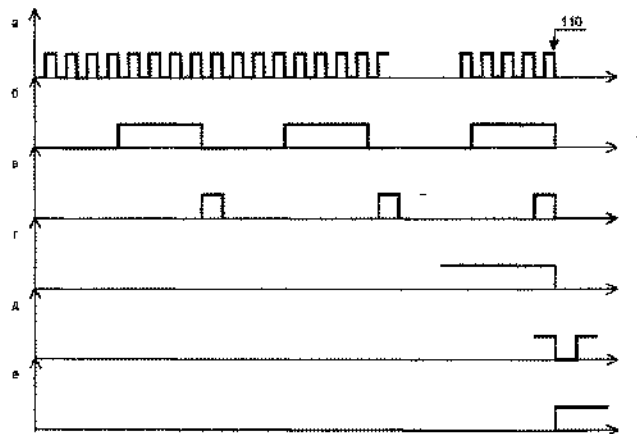
Умовне зображення канального коду КФ (d, k)	Породжуюча формула	Числовий ряд
КФ (0,1)	$Y_i = Y_{i-1} + Y_{i-2}$	1 1 2 3 5 8 13 21 34 55
КФ (0,2)	$Y_i = Y_{i-1} + Y_{i-2} + Y_{i-3}$	1 1 2 4 7 13 24 44 81 149
КФ (0,3)	$Y_i = Y_{i-1} + Y_{i-2} + Y_{i-3} + Y_{i-4}$	1 1 2 4 8 15 29 56 108 208
КФ (1,2)	$Y_i = Y_{i-2} + Y_{i-3}$	1 1 1 2 2 3 4 5 7 9 12
КФ (1,3)	$Y_i = Y_{i-2} + Y_{i-3} + Y_{i-4}$	1 1 2 3 4 6 9 13 19 28
КФ (1,4)	$Y_i = Y_{i-2} + Y_{i-3} + Y_{i-4} + Y_{i-5}$	1 1 1 2 3 5 7 11 17 26 40
КФ (2,3)	$Y_i = Y_{i-3} + Y_{i-4}$	1 1 1 1 2 2 2 3 4 4 5 7 8 9

Таблиця 2

Група кодів	КОД	K_m	$T_d = V_k \cdot T$	K_{em}	$H, \%$
$K_s=4$	ГК5/6	0,833	0,833	0,694	20
$K_s=4$	НДМ-3	2	0,33	0,66	200
$K_s=4$	ЗРМ	1,5	0,5	0,75	100
$K_s=4$	КФ (0,3,8,9)	0,889	0,889	0,79	12,5
$K_s=4$	КФ (0,3,9,10)	0,9	0,9	0,81	11,1
$K_s=4$	КФ (0,3,10,11)	0,91	0,91	0,83	10



Фиг 1



Фиг 2