



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA**

(11) **126401**

(13) **U**

(51) МПК

H03F 3/26 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **а 2017 12885**

(22) Дата подання заявки: **26.12.2017**

(24) Дата, з якої є чинними
права на корисну
модель: **25.06.2018**

(46) Публікація відомостей
про видачу патенту: **25.06.2018, Бюл.№ 12**

(72) Винахідник(и):

**Азаров Олексій Дмитрович (UA),
Богомолов Сергій Віталійович (UA),
Грабовський Євгеній Васильович (UA),
Фігас Анна Сергіївна (UA)**

(73) Власник(и):

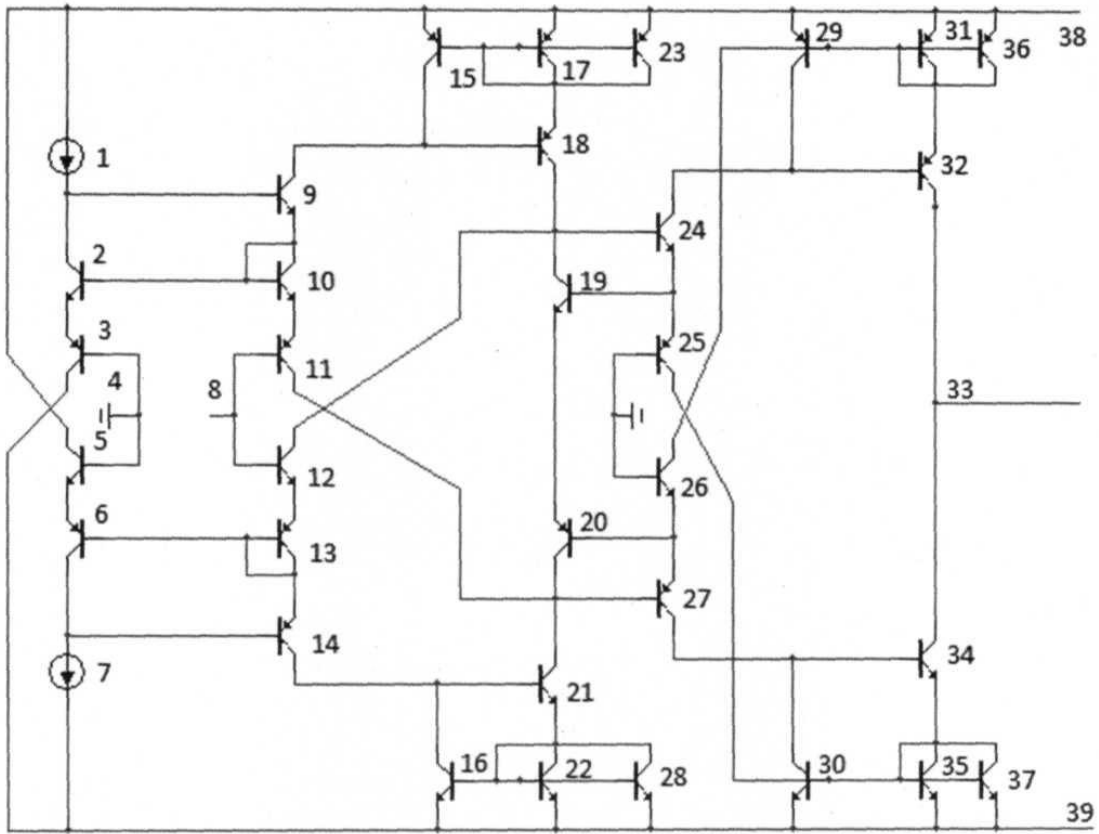
**ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ
ТЕХНІЧНИЙ УНІВЕРСИТЕТ,
Хмельницьке шосе, 95, м. Вінниця, 21021
(UA)**

(54) ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Підсилювач постійного струму призначений для підсилення сигналів, які повільно змінюються у часі, що містить перше, друге, третє та четверте джерела струму, шини додатного та від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, тридцять два транзистора.

UA 126401 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо підсилювач постійного струму (Push-pull amplifier with current mirrors for determining the quiescent operating point. United States Patent 3,852,678, Dec. 3, 1974), який містить перше і
5 друге джерела струму, резистор зворотного зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з емітерами третього четвертого транзисторів відповідно, а також з першим виводам резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з
10 базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і другого джерел струму, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори п'ятого і шостого транзисторів з'єднано з вихідною шиною та другим виводом
15 резистора зворотного зв'язку.

Недоліком аналогу є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

Найближчим аналогом є підсилювач постійного струму (патент України № 41316 МПК H03F 3/26, опубліковано 2009), який містить перше та друге джерела струму, резистор зворотного
20 зв'язку, шини додатного і від'ємного живлення, вхідну і вихідну шини, шину нульового потенціалу, шість транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, колектори третього і четвертого транзисторів з'єднано з базами п'ятого і шостого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з першими виводами першого і
25 другого джерел струму, другі виводи першого і другого джерел струму та емітери п'ятого і шостого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, вихідну шину з'єднано з другим виводом резистора зворотного зв'язку, причому у нього введено сьомий, восьмий, дев'ятий, десятий, одинадцятий, дванадцятий, . тринадцятий, чотирнадцятий, п'ятнадцятий, шістнадцятий, сімнадцятий, вісімнадцятий транзистори, причому бази одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з вхідною шиною, а також з першим виводом резистора зворотного зв'язку, колектори одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери одинадцятого і дванадцятого транзисторів з'єднано з емітерами третього і четвертого транзисторів відповідно, емітери першого і другого транзисторів з'єднано з емітерами сьомого і восьмого транзисторів
35 відповідно, бази і колектори сьомого і восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери дев'ятого, десятого, тринадцятого, чотирнадцятого транзисторів з'єднано з шинами додатного і від'ємного живлення відповідно, колектори дев'ятого і десятого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятого і шостого транзисторів відповідно, бази дев'ятого і десятого транзисторів з'єднано з базами і колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднано, бази п'ятнадцятого і шістнадцятого транзисторів з'єднано з базами і колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами п'ятого і шостого транзисторів відповідно, емітери
45 сімнадцятого і вісімнадцятого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком найближчого аналога є низький коефіцієнт підсилення, що обмежує галузь використання пристрою.

В основу корисної моделі поставлено задачу, що полягає у створенні підсилювача
50 постійного струму, в якому за рахунок введення нових елементів та зв'язків збільшується коефіцієнт підсилення, що розширює галузь використання корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що у підсилювач постійного струму, який містить шини додатного та від'ємного живлення, вхідну і вихідну шини, перше та друге джерела струму, шину нульового потенціалу, вісімнадцять біполярних транзисторів, причому шину додатного живлення з'єднано з колектором третього транзистора та з першим виходом першого джерела струму, а другий вивід з'єднаний з колектором першого транзистора, шину від'ємного живлення з'єднано з колектором другого транзистора та з другим виводом другого джерела живлення, а перший вивід з'єднаний з колектором четвертого транзистора, емітер першого транзистора
60 з'єднаний з емітером другого транзистора, емітер третього транзистора з'єднаний з емітером

четвертого транзистора, бази другого і третього транзисторів виведені на шину нульового потенціалу, базу першого транзистора з'єднано з базою шостого транзистора, а базу четвертого транзистора з'єднано з базою дев'ятого транзистора, емітери шостого і сьомого та восьмого і дев'ятого транзисторів об'єднані, бази сьомого і восьмого транзисторів виведені на вхідну шину, згідно з корисною моделлю, в підсилювач введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий транзистори, причому база другого транзистора з'єднана з базою шостого і емітерами шостого і п'ятого транзисторів, база четвертого транзистора з'єднана з базою дев'ятого і емітерами дев'ятого і десятого транзисторів, база п'ятого транзистора з'єднана з колектором першого транзистора і з другим виводом першого джерела струму, база десятого транзистора з'єднана з колектором четвертого транзистора, та з першим виводом другого джерела струму, колектор восьмого транзистора з'єднаний з базою двадцятого та з колекторами чотирнадцятого і п'ятнадцятого транзисторів, колектор сьомого транзистора з'єднаний з базою двадцять третього та з колекторами шістнадцятого і сімнадцятого транзисторів, колектор п'ятого транзистора з'єднаний з колектором одинадцятого і базою чотирнадцятого транзисторів, колектор десятого транзистора з'єднаний з колектором дванадцятого та з базою сімнадцятого транзисторів, емітери одинадцятого, тринадцятого, дев'ятнадцятого транзисторів виведені на шину додатного живлення, а їхні бази об'єднані та з'єднані з колекторами тринадцятого і дев'ятнадцятого та з емітером чотирнадцятого транзисторів, емітери дванадцятого, вісімнадцятого, двадцять четвертого транзисторів виведені на шину від'ємного живлення, а їхні бази об'єднані та з'єднані з колекторами вісімнадцятого і двадцять четвертого та з емітером сімнадцятого транзисторів, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, а їхні бази з'єднані з емітерами двадцятого, двадцять першого, двадцять другого, двадцять третього транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів виведені на шину нульового потенціалу, колектор двадцятого транзистора з'єднаний з колектором двадцять п'ятого та з базою двадцять восьмого транзисторів, колектор двадцять третього транзистора з'єднаний з колектором двадцять шостого та з базою двадцять дев'ятого транзисторів, емітери двадцять п'ятого, двадцять сьомого, тридцять першого транзисторів виведені на шину додатного живлення, а їхні бази об'єднані та з'єднані з колекторами двадцять сьомого, тридцять першого, двадцять другого та з емітером двадцять восьмого транзисторів, емітери двадцять шостого, тридцятого, тридцять другого транзисторів виведені на шину від'ємного живлення, а їхні бази об'єднані та з'єднані з емітером двадцять дев'ятого та з колекторами двадцять першого, тридцятого, тридцять другого транзисторів, колектори двадцять восьмого та двадцять дев'ятого транзисторів об'єднані та виведені на вихідну шину.

На кресленні представлено принципову схему підсилювача постійного струму.

Пристрій містить шину додатного живлення 38, яку з'єднано з колектором третього 5 транзистора та з першим виходом першого джерела струму 1, а другий вивід з'єднаний з колектором першого 2 транзистора, шину від'ємного живлення 39 з'єднано з колектором другого 3 транзистора та з другим виводом другого джерела живлення 7, а перший вивід з'єднаний з колектором четвертого 6 транзистора, емітер першого 2 транзистора з'єднаний з емітером другого 3 транзистора, емітер третього 5 транзистора з'єднаний з емітером четвертого 6 транзистора, бази другого 3 і третього 5 транзисторів виведені на шину нульового потенціалу 4, базу першого 2 транзистора з'єднано з базою шостого 10 транзистора, а базу четвертого 6 транзистора з'єднано з базою дев'ятого 13 транзистора, емітери шостого 10 і сьомого 11 та восьмого 12 і дев'ятого 13 транзисторів об'єднані, бази сьомого 11 і восьмого 12 транзисторів виведені на вхідну шину 8, база другого 3 транзистора з'єднана з базою шостого 10 і емітерами шостого 10 і п'ятого 9 транзисторів, база четвертого 6 транзистора з'єднана з базою дев'ятого 13 і емітерами дев'ятого 13 і десятого 14 транзисторів, база п'ятого 9 транзистора з'єднана з колектором першого 2 транзистора і з другим виводом першого джерела струму 1, база десятого 14 транзистора з'єднана з колектором четвертого 6 транзистора, та з першим виводом другого джерела струму 7, колектор восьмого 12 транзистора з'єднаний з базою двадцятого 24 та з колекторами чотирнадцятого 18 і п'ятнадцятого 19 транзисторів, колектор сьомого 11 транзистора з'єднаний з базою двадцять третього 27 та з колекторами шістнадцятого 20 і сімнадцятого 21 транзисторів, колектор п'ятого 9 транзистора з'єднаний з колектором одинадцятого 15 і базою чотирнадцятого 18 транзисторів, колектор десятого 14 транзистора з'єднаний з колектором дванадцятого 16 та з базою сімнадцятого 21 транзисторів, емітери одинадцятого 15, тринадцятого 17, дев'ятнадцятого 23 транзисторів виведені на шину 60 додатного живлення 38, а їхні бази об'єднані та з'єднані з колекторами тринадцятого 17 і

дев'ятнадцятого 23 та з емітером чотирнадцятого 18 транзисторів, емітери дванадцятого 16, вісімнадцятого 22, двадцять четвертого 28 транзисторів виведені на шину від'ємного живлення 39, а їхні бази об'єднані та з'єднані з колекторами вісімнадцятого 22 і двадцять четвертого 28 та з емітером сімнадцятого 21 транзисторів, емітери п'ятнадцятого 19 і шістнадцятого 20
 5 транзисторів об'єднані, а їхні бази з'єднані з емітерами двадцятого 24, двадцять першого 25, двадцять другого 26, двадцять третього 27 транзисторів відповідно, бази двадцять першого 25 і двадцять другого 26 транзисторів виведені на шину нульового потенціалу 4, колектор двадцятого 24 транзистора з'єднаний з колектором двадцять п'ятого 29 та з базою двадцять
 10 восьмого 32 транзисторів, колектор двадцять третього 27 транзистора з'єднаний з колектором двадцять шостого 30 та з базою двадцять дев'ятого 34 транзисторів, емітери двадцять п'ятого 29, двадцять сьомого 31, тридцять першого 36 транзисторів виведені на шину додатного живлення 38, а їхні бази об'єднані та з'єднані з колекторами двадцять сьомого 31, тридцять першого 36, двадцять другого 26 та з емітером двадцять восьмого 32 транзисторів, емітери
 15 двадцять шостого 30, тридцятого 35, тридцять другого 37 транзисторів виведені на шину від'ємного живлення 39, а їхні бази об'єднані та з'єднані з емітером двадцять дев'ятого 34 та з колекторами двадцять першого 25, тридцятого 35, тридцять другого 37 транзисторів, колектори двадцять восьмого 32 та двадцять дев'ятого 34 транзисторів об'єднані та виведені на вихідну шину 33.

Пристрій працює наступним чином.

20 Якщо струм на вхідній шині 8 збільшується то сьомий 11 транзистор трохи закривається, а восьмий 12 транзистор трохи відкривається, колекторний струм сьомого 11 і восьмого 12 транзисторів падає, базовий струм двадцятого 24 і двадцять третього 27 транзисторів падає, двадцятій 24 транзистор трохи закривається, а двадцять третій 27 трохи відкривається, при
 25 цьому їхні колекторні струми піднімаються, двадцять восьмий 32 транзистор трохи закривається, двадцять дев'ятий 34 транзистор трохи відкривається, що призводить до збільшення потенціалу точки об'єднання колекторі двадцять восьмого 32 і двадцять дев'ятого 34 транзисторів з вихідною шиною 33 і його наближення до від'ємної напруги живлення.

Якщо струм на вхідній шині 8 зменшується то сьомий 11 транзистор трохи відкривається, а восьмий 12 транзистор трохи закривається, колекторний струм сьомого 11 і восьмого 12
 30 транзисторів зростає, базовий струм двадцятого 24 і двадцять третього 27 транзисторів зростає, двадцятій 24 транзистор трохи відкривається, а двадцять третій 27 трохи закривається, при цьому їхні колекторні струми падають, двадцять восьмий 32 транзистор трохи відкривається, двадцять дев'ятий 34 транзистор трохи закривається, що призводить до збільшення потенціалу точки об'єднання колекторі двадцять восьмого 32 і двадцять дев'ятого
 35 34 транзисторів з вихідною шиною 33 і його наближення до додатної напруги живлення.

Перший 2, другий 3 п'ятий 9, шостий 10 і четвертий 6, третій 5 дев'ятий 13, десятий 14 відбивачі струму разом з першим 1 та другим 7 джерелами струму утворюють схему задання режиму по постійному струмі.

Сьомий 11 і восьмий 12 транзистори утворюють вхідний підсилювальний каскад.

40 П'ятнадцятій 19, двадцятій 24 і шістнадцятій 20, двадцять третій 27 відбивачі разом з двадцять перший 25 і двадцять другим 26 транзисторами утворюють проміжний підсилювальний каскад.

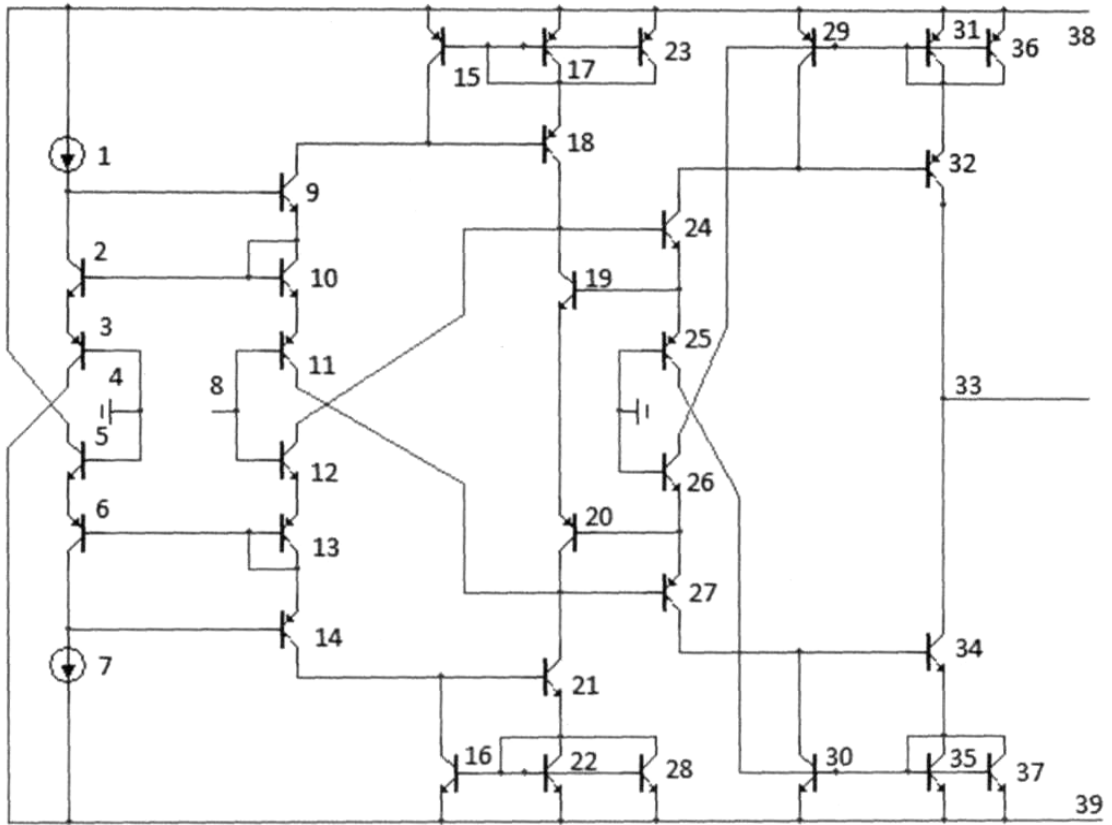
Одинадцятій 15, тринадцятій 17, дев'ятнадцятій 23, чотирнадцятій 18 та дванадцятій 16, вісімнадцятій 22, двадцять четвертий 28 сімнадцятій 21, та двадцять п'ятий 29, двадцять сьомий 31, тридцять перший 36, двадцять восьмий 32, та двадцять шостий 30, тридцятій 35, тридцять другий 37, двадцять дев'ятий 34 транзистори утворюють складений відбивач Уілсона, який забезпечує збільшення вихідного опору, що в свою чергу призводить до підвищення
 45 точності роботи схеми.

Шини додатного 38 і від'ємного 39 живлення, а також шина нульового потенціалу 4
 50 забезпечують необхідний рівень струму для живлення схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Підсилювач постійного струму, який містить шини додатного та від'ємного живлення, вхідну і
 55 вихідну шини, перше та друге джерела струму, шину нульового потенціалу, вісімнадцять біполярних транзисторів, причому шину додатного живлення з'єднано з колектором третього транзистора та з першим виходом першого джерела струму, а другий вивід з'єднаний з колектором першого транзистора, шину від'ємного живлення з'єднано з колектором другого транзистора та з другим виводом другого джерела живлення, а перший вивід з'єднаний з
 60 колектором четвертого транзистора, емітер першого транзистора з'єднаний з емітером другого

транзистора, емітер третього транзистора з'єднаний з емітером четвертого транзистора, бази другого і третього транзисторів виведені на шину нульового потенціалу, базу першого транзистора з'єднано з базою шостого транзистора, а базу четвертого транзистора з'єднано з базою дев'ятого транзистора, емітери шостого і сьомого та восьмого і дев'ятого транзисторів об'єднані, бази сьомого і восьмого транзисторів виведені на вхідну шину, який **відрізняється** тим, що в нього введено дев'ятнадцятий, двадцятий, двадцять перший, двадцять другий, двадцять третій, двадцять четвертий, двадцять п'ятий, двадцять шостий, двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий, тридцять перший, тридцять другий транзистори, причому база другого транзистора з'єднана з базою шостого і емітерами шостого і п'ятого транзисторів, база четвертого транзистора з'єднана з базою дев'ятого і емітерами дев'ятого і десятого транзисторів, база п'ятого транзистора з'єднана з колектором першого транзистора і з другим виводом першого джерела струму, база десятого транзистора з'єднана з колектором четвертого транзистора, та з першим виводом другого джерела струму, колектор восьмого транзистора з'єднаний з базою двадцятого та з колекторами чотирнадцятого і п'ятнадцятого транзисторів, колектор сьомого транзистора з'єднаний з базою двадцять третього та з колекторами шістнадцятого і сімнадцятого транзисторів, колектор п'ятого транзистора з'єднаний з колектором одинадцятого і базою чотирнадцятого транзисторів, колектор десятого транзистора з'єднаний з колектором дванадцятого та з базою сімнадцятого транзисторів, емітери одинадцятого, тринадцятого, дев'ятнадцятого транзисторів виведені на шину додатного живлення, а їхні бази об'єднані та з'єднані з колекторами тринадцятого і дев'ятнадцятого та з емітером чотирнадцятого транзисторів, емітери дванадцятого, вісімнадцятого, двадцять четвертого транзисторів виведені на шину від'ємного живлення, а їхні бази об'єднані та з'єднані з колекторами вісімнадцятого і двадцять четвертого та з емітером сімнадцятого транзисторів, емітери п'ятнадцятого і шістнадцятого транзисторів об'єднані, а їхні бази з'єднані з емітерами двадцятого, двадцять першого, двадцять другого, двадцять третього транзисторів відповідно, бази двадцять першого і двадцять другого транзисторів виведені на шину нульового потенціалу, колектор двадцятого транзистора з'єднаний з колектором двадцять п'ятого та з базою двадцять восьмого транзисторів, колектор двадцять третього транзистора з'єднаний з колектором двадцять шостого та з базою двадцять дев'ятого транзисторів, емітери двадцять п'ятого, двадцять сьомого, тридцять першого транзисторів виведені на шину додатного живлення, а їхні бази об'єднані та з'єднані з колекторами двадцять сьомого, тридцять першого, двадцять другого та з емітером двадцять восьмого транзисторів, емітери двадцять шостого, тридцятого, тридцять другого другого транзисторів виведені на шину від'ємного живлення, а їхні бази об'єднані та з'єднані з емітером двадцять дев'ятого та з колекторами двадцять першого, тридцятого, тридцять другого транзисторів, колектори двадцять восьмого та двадцять дев'ятого транзисторів об'єднані та виведені на вихідну шину.



Комп'ютерна верстка О. Рябко

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601