



УКРАЇНА

(19) **UA**

(11) **127217**

(13) **U**

(51) МПК

G05F 1/10 (2006.01)

H03F 3/26 (2006.01)

G05F 1/62 (2006.01)

МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

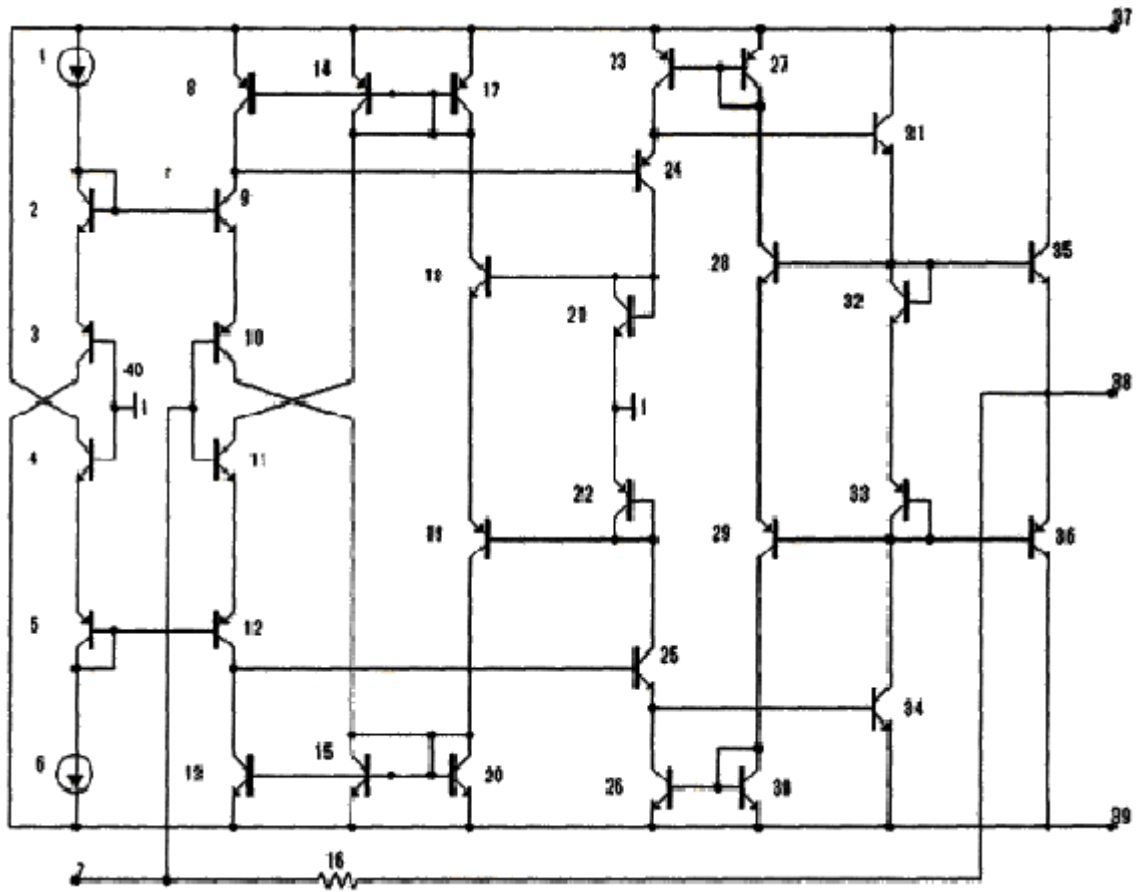
| | |
|--|---|
| <p>(21) Номер заявки: u 2018 00987</p> <p>(22) Дата подання заявки: 02.02.2018</p> <p>(24) Дата, з якої є чинними права на корисну модель: 25.07.2018</p> <p>(46) Публікація відомостей про видачу патенту: 25.07.2018, Бюл.№ 14</p> | <p>(72) Винахідник(и): Азаров Олексій Дмитрович (UA), Богомолов Сергій Віталійович (UA), Михальченко Вікторія Олександрівна (UA), Максюта Максим Олександрович (UA)</p> <p>(73) Власник(и): ВІННИЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ, Хмельницьке шосе, 95, м. Вінниця, 21021 (UA)</p> |
|--|---|

(54) ДВОТАКТНИЙ ПІДСИЛЮВАЧ ПОСТІЙНОГО СТРУМУ

(57) Реферат:

Двотактний симетричний підсилювач струму містить вхідну і вихідну шини, перше та друге джерела струмів, шини додатного і від'ємного живлення, шину нульового потенціалу, резистор зворотного зв'язку, тридцять транзисторів. Додатково введено тридцять перший та тридцять другий транзистори.

UA 127217 U



Корисна модель належить до імпульсної техніки і може бути використана в аналогово-цифрових перетворювачах і цифрових вимірювальних приладах.

Відомо двотактний симетричний підсилювач струму (патент України № 52764, Н03К 5/22, Q05В 1/00, опубл. 10.09.10, бюл. №17), що містить вхідну і вихідну шини, шину нульового потенціалу, перше та друге джерела струмів, шини додатного і від'ємного живлення, резистор зворотного зв'язку, коригуючий конденсатор, двадцять шість транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку та коригуючого конденсатора, а також з емітерами п'ятого і шостого транзисторів, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, емітери першого і другого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами двадцять п'ятого та двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери двадцять першого і двадцять другого транзисторів об'єднано та з'єднано з другим виводом коригуючого конденсатора, емітери третього, сьомого, тринадцятого сімнадцятого, дев'ятнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери четвертого, восьмого, чотирнадцятого, вісімнадцятого, двадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною.

Недоліком аналога є висока нелінійність, та низький коефіцієнт підсилення, що впливає на точність і обмежує галузь використання пристрою.

В якості найближчого аналогу вибраний двотактний симетричний підсилювач струму (патент України №63949, М. Кл. Н03К 5/00, G05В 1/00, опубл. 25.10.11, бюл. №20), що містить вхідну і вихідну шини, шину нульового потенціалу, перше та друге джерела струмів, шини додатного і від'ємного живлення, резистор зворотного зв'язку, двадцять шість транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами двадцять п'ятого та

двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери двадцять першого і двадцять другого транзисторів об'єднано, емітери третього, сьомого, тринадцятого, сімнадцятого, дев'ятнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери четвертого, восьмого, 5 чотирнадцятого, вісімнадцятого, двадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, введено двадцять сьомий, двадцять восьмий, двадцять дев'ятий, тридцятий транзистори, причому бази двадцять сьомого і двадцять восьмого транзисторів об'єднано та 10 з'єднано з вхідною шиною, а також першим виводом резистора зворотного зв'язку колектори двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з емітерами п'ятого і шостого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і 15 тридцятого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно.

Недоліком є низький коефіцієнт підсилення, що впливає на точність і обмежує галузь використання пристрою.

В основу корисної моделі поставлена задача створення двотактного підсилювача постійного струму, в якому за рахунок введення нових елементів та зв'язків між ними підвищується 20 коефіцієнт підсилення, що сприяє підвищенню точності і розширенню галузі використання запропонованої корисної моделі у різноманітних пристроях імпульсної та обчислювальної техніки, автоматики тощо.

Поставлена задача вирішується тим, що двотактний симетричний підсилювач струму містить вхідну і вихідну шини, перше та друге джерела струмів, шини додатного і від'ємного 25 живлення, шину нульового потенціалу, резистор зворотного зв'язку, тридцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і 30 четвертого транзисторів відповідно, а також з базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і 35 дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і 40 чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами двадцять 45 п'ятого та двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери двадцять першого і двадцять другого транзисторів об'єднано, емітери третього, сьомого, тринадцятого, сімнадцятого, дев'ятнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери четвертого, восьмого, чотирнадцятого, вісімнадцятого, двадцятого та колектор двадцять четвертого 50 транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, бази двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з вхідною шиною, а також першим виводом резистора зворотного зв'язку, колектори двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового 55 потенціалу, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з емітерами п'ятого і шостого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, згідно з корисною моделлю додатково введено тридцять перший та тридцять другий транзистори, 60 причому колектори тридцять першого і тридцять другого транзисторів з'єднано між собою та з

колекторами одинадцятого та чотирнадцятого транзисторів відповідно, бази тридцять першого і тридцять другого транзисторів з'єднано з базами та колекторами одинадцятого та чотирнадцятого транзисторів відповідно, базами п'ятого та десятого транзисторів відповідно, емітер тридцять першого транзистора з'єднано з колекторами третього, двадцять п'ятого, 5 двадцять дев'ятого транзисторів, входом першого джерела струму, емітерами п'ятого, одинадцятого, сімнадцятого, двадцять першого транзисторів і шиною додатного живлення, емітер тридцять другого транзистора з'єднано з колекторами другого, та тридцятого транзисторів, виходом другого джерела струму, емітерами десятого, чотирнадцятого, двадцятого, двадцять четвертого та двадцять восьмого транзисторів і шиною від'ємного живлення. 10

На кресленні наведено принципову схему двотактного симетричного підсилювача постійного струму.

Пристрій містить вхідну 7 і вихідну 38 шини, перше 1 та друге 6 джерела струмів, шини додатного 37 і від'ємного 39 живлення, резистор зворотного зв'язку 16, тридцять два 15 транзистори, причому вхідну шину 7 з'єднано з першим виводом резистора зворотного зв'язку двадцять першого 16 та базами сьомого 10 і восьмого 11 транзисторів, емітер сьомого 10 транзистора з'єднаний з емітером шостого 9, база шостого 9 з'єднана з базою першого 2 транзистора, а колектор транзистора шостого 9 об'єднаний з колектором п'ятого 8 і вони з'єднані з базою транзистора вісімнадцятого 24, колектор першого 2 транзистора зв'язаний з 20 власною базою і через перше 1 джерело струму об'єднано з емітерами п'ятого 8, тридцять першого 14, одинадцятого 17, сімнадцятого 23, і колекторами третього 4, двадцять п'ятого 31 та двадцять дев'ятого 35 транзисторів і з'єднано з шиною додатного живлення 37, емітер першого 2 транзистора з'єднано, з емітером другого 3, бази другого 3 та третього 4 транзисторів об'єднано та з'єднано з шиною нульового потенціалу 40, емітер третього 4 транзистора з'єднано 25 з емітером четвертого 5, база четвертого 5 транзистора зв'язана з власним колектором і з базою транзистора дев'ятого 12, колектор четвертого 5 транзистора через друге 6 джерело струму об'єднано з емітерами десятого 13, тридцять другого 15, чотирнадцятого 20, двадцятого 26, двадцять четвертого 30, двадцять восьмого 34, і колекторами другого 3 та тридцятого 36 транзисторів і з'єднано з шиною від'ємного живлення 39, база п'ятого 8 транзистора з'єднана з 30 базою транзистора тридцять першого 14 і вони з'єднані з базою одинадцятого 17 транзистора, колектор одинадцятого 17 транзистора з'єднаний з власною базою та з колектором дванадцятого 18, колектор транзистора тридцять першого 14 об'єднано з базою та колектором одинадцятого 17 та з'єднано з колектором восьмого 11 транзистора, емітер восьмого 11 транзистора з'єднано з емітером дев'ятого 12 транзистора, колектор дев'ятого 12 транзистора з'єднано з базою дев'ятнадцятого 25 та колектором десятого 13 транзисторів, база десятого 13 транзистора з'єднана з базою транзистора тридцять другого 15 і вони з'єднані з базою чотирнадцятого 20 транзистора, колектор чотирнадцятого 20 транзистора з'єднаний з власною базою та з колектором тринадцятого 19, колектор транзистора тридцять другого 15 об'єднано з 40 базою та колектором чотирнадцятого 20 транзистора та з'єднано з колектором сьомого 10 транзистора, емітери транзистора дванадцятого 18 та тринадцятого 19 зв'язані між собою, а бази одночасно зв'язані з колекторами та базами транзисторів п'ятнадцятого 21 та шістнадцятого 22 відповідно, емітери останніх транзисторів зв'язані між собою, бази транзисторів п'ятнадцятого 21 та шістнадцятого 22 зв'язані з колекторами транзисторів вісімнадцятого 24 та дев'ятнадцятого 25 відповідно, емітер транзистора дев'ятнадцятого 25 45 зв'язаний з базою двадцять восьмого 34 та колектором двадцятого 26, який в свою чергу зв'язаний базою з базою та колектором транзистора двадцять четвертого 30, колектор якого зв'язаний з колектором транзистора двадцять третього 29, емітер транзистора вісімнадцятого 24 та база сімнадцятого 23 об'єднано та з'єднано з базою транзистора двадцять п'ятого 31, бази транзистора сімнадцятого 23 об'єднано та з'єднано з колектором транзистора двадцять 50 першого 27, базу якого з'єднано з колектором транзистора двадцять другого 28, емітери транзисторів двадцять другого 28 та двадцять третього 29 зв'язано, базу транзистора двадцять другого 28 об'єднано з емітером двадцять п'ятого 31 і колектором двадцять шостого 32, базу транзистора двадцять шостого 32 з'єднано з власним колектором та базою двадцять дев'ятого 35 транзистора, базу транзистора двадцять третього 29 об'єднано з емітером двадцять 55 восьмого 34 і колектором двадцять сьомого 33, базу транзистора двадцять сьомого 33 з'єднано з власним колектором та базою тридцятого 36 транзистора, емітери двадцять шостого 32 та двадцять сьомого 33 транзисторів з'єднано, емітери двадцять дев'ятого 35 та тридцятого 36 транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку 16, а також з вихідною шиною 38.

Пристрій працює наступним чином. 60

Якщо вхідний струм втікає через вхідну шину 7 у схему, то восьмий 11 та дев'ятий 13 транзистори привідкриваються, а шостий 9 та сьомий 10 транзистори призакриваються. При цьому, базовий струм дев'ятнадцятого 25 транзистора збільшується, а базовий струм вісімнадцятого 24 транзистора зменшується. У свою чергу дев'ятнадцятий 25 транзистор привідкривається, а вісімнадцятий 24 транзистор при закривається. При цьому емітерний струм дев'ятнадцятого 25 транзистора збільшується, а емітерний струм вісімнадцятого 24 транзистора зменшується. У свою чергу базовий струм двадцять восьмого 34 збільшується, що призводить до його привідкривання, а двадцять п'ятого 31 транзистора зменшується, що призводить до його призакривання. При цьому потенціал точки об'єднання емітерів двадцять шостого 21 і двадцять сьомого 33 транзисторів зменшується та прямує напруги шини від'ємного живлення 39. Потенціал точки об'єднання емітерів двадцять дев'ятого 35 і тридцятого 36 транзисторів і з другим виводом резистора зворотного зв'язку 16 та вихідною шиною 38 відслідковує потенціал точки об'єднання емітерів двадцять шостого 21 і двадцять сьомого 33 транзисторів і також зменшується та прямує напруги шини від'ємного живлення 39.

Якщо вхідний струм витікає через вхідну шину 7 у схему, то восьмий 11 та дев'ятий 13 транзистори призакриваються, а шостий 9 та сьомий 10 транзистори привідкриваються. При цьому, базовий струм дев'ятнадцятого 25 транзистора зменшується, а базовий струм вісімнадцятого 24 транзистора збільшується. У свою чергу дев'ятнадцятий 25 транзистор призакривається, а вісімнадцятий 24 транзистор при відкривається. При цьому емітерний струм дев'ятнадцятого 25 транзистора зменшується, а емітерний струм вісімнадцятого 24 транзистора збільшується. У свою чергу базовий струм двадцять восьмого 34 зменшується, що призводить до його призакривання, а двадцять п'ятого 31 транзистора збільшується, що призводить до його привідкривання. При цьому потенціал точки об'єднання емітерів двадцять шостого 21 і двадцять сьомого 33 транзисторів збільшується та прямує напруги шини додатного живлення 37. Потенціал точки об'єднання емітерів двадцять дев'ятого 35 і тридцятого 36 транзисторів і з другим виводом резистора зворотного зв'язку 16 та вихідною шиною 38 відслідковує потенціал точки об'єднання емітерів двадцять шостого 21 і двадцять сьомого 33 транзисторів і також збільшується та прямує напруги шини додатного живлення 37.

Перше 1 та друге 6 джерела струму, перший 2, другий 3, третій 4, четвертий 5, шостий 9, дев'ятий 12 транзистори утворюють схему завдання режиму по постійному струму каскадів схеми. На сьомому 10 та восьмому 11 транзисторах побудовано вхідний підсилювальний каскад за рахунок зміни схеми включення якого підвищується точність роботи та коефіцієнт підсилення.

Дванадцятий 18, тринадцятий 19, п'ятнадцятий 21, шістнадцятий 22 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з компенсаторами струму, які побудовано на п'ятому 8, тридцять першому 14, одинадцятому 17 та десятому 13, тридцять другому 15, чотирнадцятому 20 транзисторах відповідно задають режим по постійному струму проміжних підсилювальних каскадів, які побудовано на вісімнадцятому 24 і дев'ятнадцятому 25 транзисторах відповідно.

Двадцять другий 28, двадцять третій 29, двадцять шостий 32, двадцять сьомий 33 транзистори утворюють двонаправлений відбивач струму, який у поєднанні з компенсаторами струму, які побудовано на сімнадцятому 23, двадцять першому 27 та двадцятому 26, двадцять четвертому 30 транзисторах відповідно задають режим по постійному струму проміжних підсилювальних каскадів, які побудовано на двадцять п'ятому 31 і двадцять восьмому 34 транзисторах відповідно.

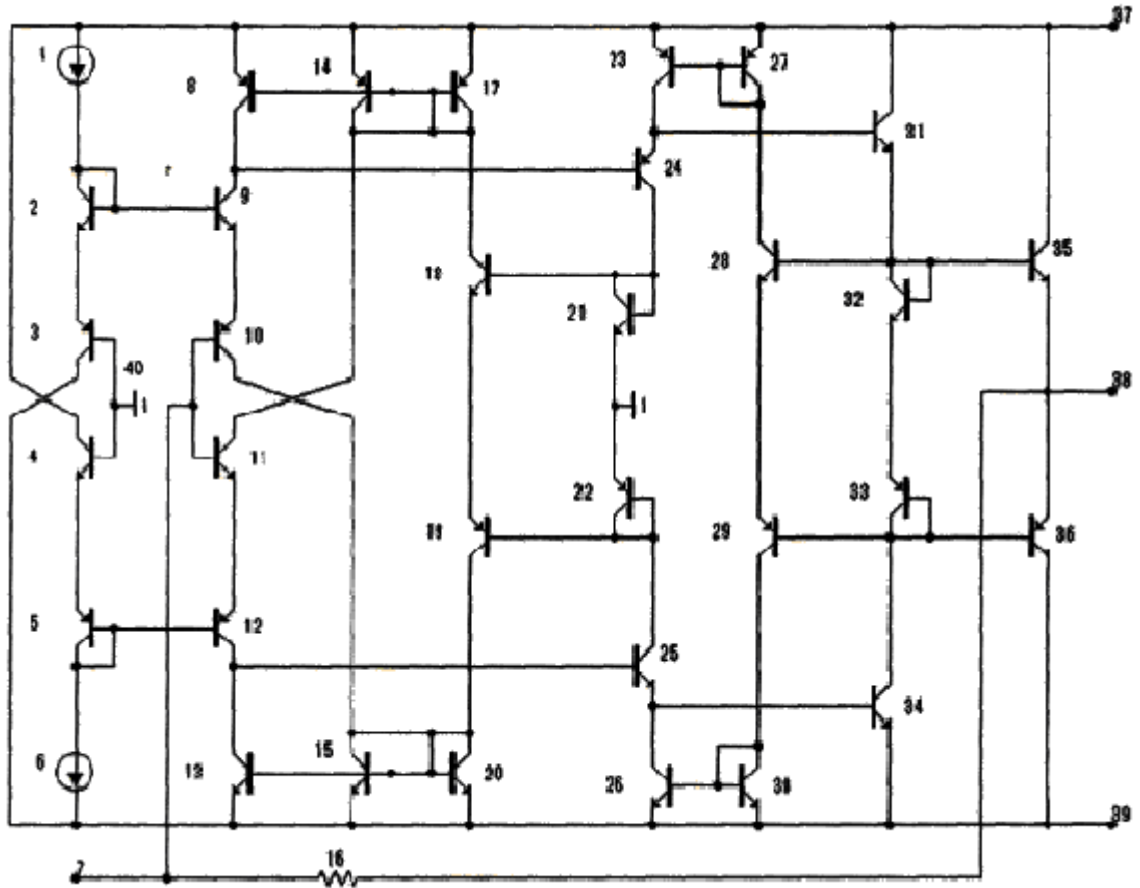
Двадцять шостий 32, двадцять сьомий 33, двадцять дев'ятий 36, тридцятий 36 транзистори утворюють двотактний вихідний підсилювальний каскад.

Резистор зворотного зв'язку 16 задає коефіцієнт підсилення схеми. Шини додатного 37 і від'ємного 39 живлення, а також шина нульового потенціалу 40 забезпечують напруги живлення каскадів схеми.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Двотактний симетричний підсилювач струму, що містить вхідну і вихідну шини, перше та друге джерела струмів, шини додатного і від'ємного живлення, шину нульового потенціалу, резистор зворотного зв'язку, тридцять транзисторів, причому вхідну шину з'єднано з першим виводом резистора зворотного зв'язку, бази п'ятого і шостого транзисторів з'єднано з базами та колекторами першого і другого транзисторів відповідно, а також з шинами додатного і від'ємного живлення через перше та друге джерела струму відповідно, колектори п'ятого і шостого транзисторів з'єднано з колекторами третього і четвертого транзисторів відповідно, а також з

базами п'ятнадцятого і шістнадцятого транзисторів відповідно, бази третього і четвертого транзисторів з'єднано з базами та колекторами сьомого і восьмого транзисторів відповідно, а також з колекторами дев'ятого і десятого транзисторів відповідно, емітери дев'ятого і десятого транзисторів об'єднано, бази дев'ятого і десятого транзисторів з'єднано з базами та колекторами одинадцятого і дванадцятого транзисторів відповідно, а також з колекторами п'ятнадцятого і шістнадцятого транзисторів відповідно, емітери одинадцятого і дванадцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери п'ятнадцятого і шістнадцятого транзисторів з'єднано з колекторами тринадцятого і чотирнадцятого транзисторів відповідно, а також з базами дев'ятнадцятого і двадцятого транзисторів відповідно, бази тринадцятого і чотирнадцятого транзисторів з'єднано з базами та колекторами сімнадцятого і вісімнадцятого транзисторів відповідно, а також з колекторами двадцять п'ятого і двадцять шостого транзисторів відповідно, колектори дев'ятнадцятого і двадцятого транзисторів з'єднано з базами та колекторами двадцять першого і двадцять другого транзисторів відповідно, з базами двадцять третього і двадцять четвертого транзисторів відповідно, а також з базами двадцять п'ятого та двадцять шостого транзисторів відповідно, емітери двадцять п'ятого і двадцять шостого транзисторів об'єднано, емітери двадцять першого і двадцять другого транзисторів об'єднано, емітери третього, сьомого, тринадцятого, сімнадцятого, дев'ятнадцятого та колектор двадцять третього транзисторів з'єднано з шиною додатного живлення, емітери четвертого, восьмого, чотирнадцятого, вісімнадцятого, двадцятого та колектор двадцять четвертого транзисторів з'єднано з шиною від'ємного живлення, емітери двадцять третього і двадцять четвертого транзисторів об'єднано та з'єднано з другим виводом резистора зворотного зв'язку, а також з вихідною шиною, причому бази двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з вхідною шиною, а також першим виводом резистора зворотного зв'язку, колектори двадцять сьомого і двадцять восьмого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять сьомого і двадцять восьмого транзисторів з'єднано з емітерами п'ятого і шостого транзисторів відповідно, бази та колектори двадцять дев'ятого і тридцятого транзисторів об'єднано та з'єднано з шиною нульового потенціалу, емітери двадцять дев'ятого і тридцятого транзисторів з'єднано з емітерами першого і другого транзисторів відповідно, який **відрізняється** тим, що додатково введено тридцять перший та тридцять другий транзистори, причому колектори тридцять першого і тридцять другого транзисторів з'єднано між собою та з колекторами одинадцятого та чотирнадцятого транзисторів відповідно, бази тридцять першого і тридцять другого транзисторів з'єднано з базами та колекторами одинадцятого та чотирнадцятого транзисторів відповідно, базами п'ятого та десятого транзисторів відповідно, емітер тридцять першого транзистора з'єднано з колекторами третього, двадцять п'ятого, двадцять дев'ятого транзисторів, виходом першого джерела струму, емітерами п'ятого, одинадцятого, сімнадцятого, двадцять першого транзисторів і шиною додатного живлення, емітер тридцять другого транзистора з'єднано з колекторами другого, та тридцятого транзисторів, виходом другого джерела струму, емітерами десятого, чотирнадцятого, двадцятого, двадцять четвертого та двадцять восьмого транзисторів і шиною від'ємного живлення.



Комп'ютерна верстка Л. Ціхановська

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601